

Università degli Studi Roma Tre

Scuola Dottorale in Scienze Matematiche e Fisiche - Sezione di Fisica

XXI ciclo

**Realizzazione e caratterizzazione di TFTs in polisilicio su substrati
in polyimide per elettronica su plastica**

Coordinatore

prof. Guido Altarelli

.....

Relatore interno

prof. Gianni Stefani

Relatore esterno

dott. Guglielmo Fortunato

Dottorando Luca Maiolo

-A.A. 2008-

Indice

Capitolo 1	1
1.1 Introduzione	2
1.2 Elettronica flessibile	4
1.2.1 Stabilità	4
1.2.2 Permeabilità	5
1.2.3 Proprietà superficiali	5
1.2.4 Proprietà ottiche	5
1.3 Diversi approcci al problema fabbricativo	5
1.4 Individuazione del polimero per la realizzazione dei dispositivi	7
1.5 Analisi della rugosità superficiale	8
1.6 Indagine sul restringimento della plastica	9
1.7 Test di irraggiamento laser su plastica	11
1.8 Test di distacco del substrato plastico	12
1.9 Test di compatibilità della plastica con solventi e acidi	13
Bibliografia capitolo 1	15
Capitolo 2	16
2.1 Proprietà di trasporto elettrico nel silicio policristallino	17
2.2 Modello di intrappolamento ai bordi di grano	17
2.3 Proprietà elettriche dei TFT	21
2.3.1 Il campo elettrico all'interfaccia	22
2.3.2 La conduttanza del canale	24
2.3.3 Regime di sottosoglia	24
2.3.4 Regime di soprasoglia	26
2.4 Effetti dovuti ad alti campi elettrici	27
2.4.1 Il "kink effect"	27
2.4.2 Hot-carrier effect	31
2.4.3 Self-heating effect	32
Bibliografia capitolo 2	34
Capitolo 3	35
3.1 Tecniche di micro-fabbricazione	36
3.1.1 Litografia	36
3.1.2 Attacco chimico	42

3.2 Lift-off	46
3.3 Tecniche di deposizione di film sottili	46
3.3.1 Tecniche di deposizione fisica da fase vapore (PVD)	47
3.4 ECR-PECVD	52
3.4.1 Apparato sperimentale di crescita	56
3.5 Tecniche di realizzazione del silicio policristallino	57
3.5.1 Proprietà strutturali del silicio policristallino	57
3.5.2 Crescita del silicio policristallino tramite LPCVD	58
3.5.3 SPC del silicio amorfo	60
3.5.4 ELC Excimer Laser Crystallization	62
3.5.4.0 Tecniche di omogeneizzazione dei grani	67
3.5.4.1 Irraggiamento a molti colpi	67
3.5.4.2 Profilatura del fascio	68
3.5.4.3 Two step annealing	70
3.5.4.4 Controllo della crescita laterale	71
3.6 Tecniche di caratterizzazione morfologica e strutturale dei materiali depositati per la realizzazione dei TFTs a polisilicio su substrato plastico	72
3.6.1 Spettroscopia infrarossa	72
3.6.2 Ellissometria	73
3.6.3 Microscopia a Forza Atomica (AFM)	75
3.6.4 Microscopia Elettronica a Scansione (SEM)	77
Bibliografia capitolo 3	80
Capitolo 4	82
4.1 Deposizione e caratterizzazione morfologica di materiali isolanti come strati barriera	83
4.2 Messa a punto del processo di formazione e caratterizzazione dello strato attivo in silicio policristallino mediante ricristallizzazione con laser ad eccimeri	90
4.3 Caratterizzazione delle interfacce isolante/semiconduttore	102
4.4 Deposizione e caratterizzazione di ossidi di gate su substrati polimerici realizzati mediante ECR-PECVD	106
4.5 Progettazione dei TFT a polisilicio su plastica	109
4.5.1 Realizzazione dei TFT a polisilicio su plastica	111
4.6 Caratterizzazione elettrica dei TFT a polisilicio su plastica	115
4.7 Circuiti a polisilicio realizzati su substrato flessibile	121
4.7.1 L'inverter	121

4.7.2 Il ring oscillator	123
4.7.3 Inverter e ring oscillator realizzati su polyimide	124
4.8 Sensori realizzati su polyimide ed integrati con circuiti flessibili a polisilicio	128
Bibliografia capitolo 4	133
Conclusioni	136

Capitolo 1

Elettronica flessibile e tecnologie emergenti

In questo capitolo verranno esplicitate le motivazioni e l'interesse che suscita ad oggi l'elettronica flessibile nel campo della microelettronica e le possibili implicazioni che nuovi materiali possono avere in tale mercato. Verranno trattate le problematiche di integrazione di questi materiali con i sistemi industriali di produzione attualmente in uso per la realizzazione di dispositivi a silicio amorfo, cristallino e policristallino. Si analizzeranno, quindi, le diverse tecniche di fabbricazione dell'elettronica su plastica ipotizzate in questi anni, esaminando eventuali soluzioni e ottimizzazioni di processi già esistenti e valutando l'impatto di tecniche di nuova concezione. In particolare verranno introdotte diverse tipologie di plastiche, oggi in commercio, analizzando le proprietà chimico-fisiche di tali substrati e valutando un possibile impiego di questi materiali nella microelettronica basato su silicio policristallino. Verranno, infine, proposte le soluzioni adottate per superare i problemi relativi all'handling del substrato plastico, alla sua stabilizzazione fisica e termica e al suo distacco dal supporto alla fine del processo di fabbricazione.

1.1 Introduzione

La società dell'informazione ha drasticamente modificato il nostro stile di vita garantendo un accesso sempre più semplice, rapido ed interattivo a dati, immagini, musica ecc., attraverso efficienti sistemi e protocolli di comunicazione. Il motore di questa rivoluzione è la disponibilità di tecnologie e soluzioni di sistema ad alte prestazioni e a basso costo per elaborare, immagazzinare, veicolare e visualizzare queste informazioni. I dispositivi ed i circuiti basati sulla tecnologia del silicio cristallino, caratterizzati da un continuo perfezionamento delle prestazioni negli ultimi 30 anni, sono stati al centro di questa rivoluzione. Tuttavia, la tecnologia del silicio presenta un costo di circa 500-1000 \$/m² (a seconda della complessità del circuito implementato) e, quindi, non è adatta per applicazioni di tipo "a larga area" (large area electronics) dove il basso costo è un requisito essenziale. Per soddisfare i requisiti di queste applicazioni è, quindi, necessario implementare un approccio industriale nuovo che utilizzi materiali, tecnologie di fabbricazione e soluzioni circuitali, diversi da quelli tipici dei circuiti integrati in silicio cristallino. Negli ultimi anni è maturato un crescente interesse per l'uso di substrati polimerici per la realizzazione di un'ampia gamma di applicazioni elettroniche, quali display, etichette elettroniche, identificatori a radiofrequenza (RFID), celle solari, scanner per impronte, memorie. Sebbene le prestazioni dei dispositivi elettronici basati su tali substrati siano al momento inferiori a quelle dei dispositivi basati su silicio cristallino, i vantaggi dei substrati polimerici sono notevoli: flessibilità, leggerezza, spessore ridotto, robustezza e basso costo.



Figura 1.1.1 : Esempi di vari dispositivi su substrati plastici.

E'importante sottolineare, inoltre, come l'utilizzo di substrati plastici flessibili consenta anche l'impiego di tecniche di fabbricazione a basso costo ed alta resa quali ad esempio la cosiddetta roll-to-roll (R2R) e, comunque, tecniche di stampaggio ad alta efficienza. Infine, la semplicità di fabbricazione e il basso costo per superficie, consentiti dai substrati plastici, uniti ad alcune caratteristiche fisiche dei materiali organici/polimerici, consentono di integrare sullo stesso substrato (oltre alle funzioni elettroniche per l'elaborazione e l'immagazzinamento delle

informazioni) anche molte altre funzioni quali: 1) antenne per comunicazione RF (ad esempio per RFIDs); 2) sistemi per la generazione di energia (celle solari, micro celle a combustibile, micro-batterie); 3) displays; 4) sensori (di pressione, temperatura, chimici, ecc). Pertanto è possibile pensare all'integrazione di sistemi intelligenti (smart systems) su substrato plastico (vedi figura 1.1.1) [1-5].

Tutti i dispositivi mostrati in figura 1.1.1, sono basati su transistor a silicio amorfo o su sistemi elettroforetici, dove cioè l'immagine si forma grazie alla migrazione di micro celle, all'interno delle quali è confinato un pigmento di colore carico elettricamente: applicando la tensione al dispositivo le celle migrano in alto o in basso colorando il pixel [6]. Questi dispositivi hanno lo svantaggio di essere relativamente lenti nella formazione dell'immagine, a causa o del processo stesso di funzionamento o della bassa mobilità intrinseca del silicio amorfo (circa $1 \text{ cm}^2/\text{Vs}$). E' stato, infatti dimostrato che per pilotare ad esempio un display a cristalli liquidi con circuiti basati su tecnologia a silicio, occorre realizzare transistor con mobilità intorno a $100 \text{ cm}^2/\text{Vs}$ [7]. Tali valori sono propri del silicio policristallino come si può facilmente osservare dalla figura 1.1.2. Le tecniche di fabbricazione di dispositivi elettronici basati su silicio policristallino tuttavia non sono finora state compatibili con l'integrazione su substrati polimeri e flessibili: obiettivo di questo lavoro di tesi è quello di progettare e realizzare tali dispositivi, quali transistor a film sottile (TFT), porte logiche, oscillatori, sensori ecc. su un substrato flessibile.

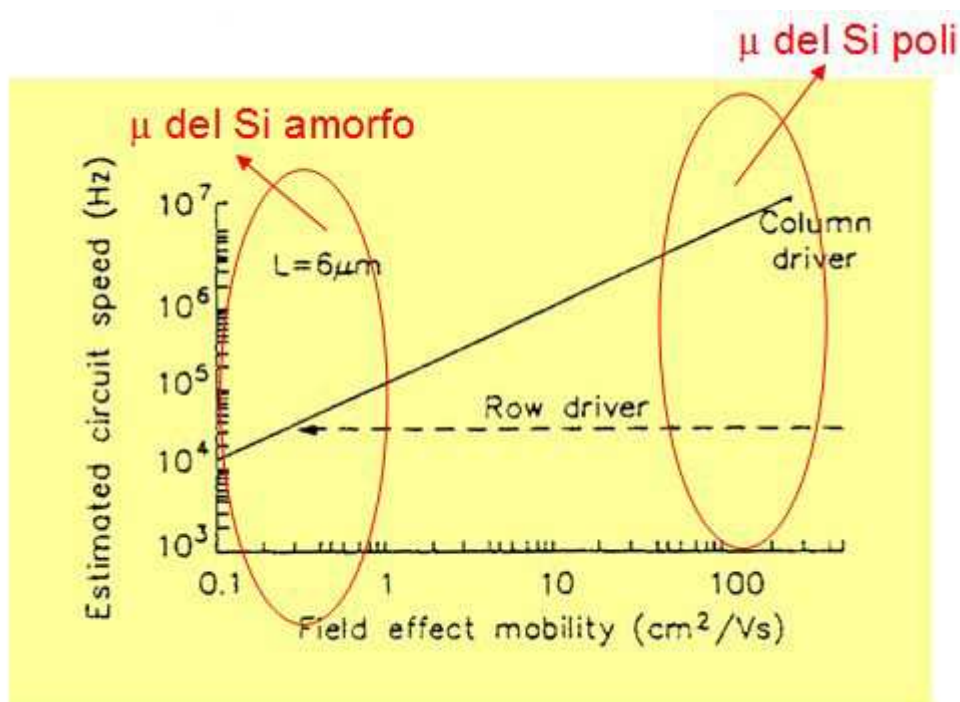


Figura 1.1.2 : Mobilità tipiche per il silicio amorfo e policristallino. Per far funzionare i circuiti di pilotaggio delle colonne di un display LCD occorre avere delle mobilità dei transistor intorno ai $100 \text{ cm}^2/\text{Vs}$ [7].

1.2 Elettronica flessibile

Per elettronica flessibile si intende un tipo di tecnologia capace di assemblare ed integrare insieme diversi dispositivi elettronici su un unico substrato pieghevole generalmente plastico (poliammidi, polietilene, ecc.) o metallico (acciaio). L'elettronica flessibile può avere il potenziale per rivoluzionare il modo in cui l'elettronica viene applicata ai prodotti oggi in commercio e può favorire lo sviluppo di una nuova generazione di dispositivi da impiegare in molteplici settori come quello medico, biotecnologico, militare, multimediale, automobilistico, ecc. Come già ricordato precedentemente, i vantaggi nell'utilizzo di un substrato flessibile sono molteplici: la leggerezza e la robustezza rispetto ai convenzionali substrati di vetro o di silicio, la libertà di forma, la compattezza e ovviamente il costo. Esistono tuttavia alcune barriere tecnologiche da superare per una completa integrazione con l'odierna industria del silicio e un materiale che soddisfi a pieno tutti i requisiti non è stato ancora individuato. Il substrato flessibile deve infatti presentare ottime proprietà in termini di stabilità chimica e fisica, permeabilità ad agenti atmosferici (umidità, ossigeno), planarità superficiale, trasparenza ottica e conducibilità termica. Vediamo in dettaglio le proprietà che deve avere un materiale plastico per essere un buon candidato nel mercato dell'elettronica flessibile.

1.2.1 Stabilità

Un materiale da utilizzare come substrato flessibile deve, ovviamente, essere capace di mantenere le sue proprietà elastiche a seguito di operazioni di piegatura e di arrotolamento senza mostrare delaminazioni o, peggio ancora, crack dei materiali depositati sulla sua superficie. Idealmente, il substrato deve essere concepito per subire un numero notevole di piegature (migliaia di volte) durante il tempo di vita del dispositivo, sebbene esistano anche applicazioni in cui la piegatura avviene una sola volta come per insegne luminose, display integrati in sistemi automobilistici o nella telefonia. Il substrato poi deve poter sostenere elevate temperature di processo (fino a 400°C) senza perdere le proprietà elastiche e senza subire restringimenti o allargamenti apprezzabili. Inoltre, il coefficiente termico di espansione (CTE) deve essere sufficientemente basso (pochi ppm/°C) per poter essere compatibile con i valori dei layer inorganici (tipicamente silicio, ossido di silicio, metalli vari) al fine di evitare delaminazioni e stress meccanici durante le varie fasi del processo di realizzazione dei dispositivi. Un'altra proprietà fondamentale è la stabilità chimica del materiale flessibile a solventi (alcol isopropilico, acetone, toluene, ecc.), ad acidi (acido fluoridrico, solforico, nitrico, ecc.) ed a sostanze che rientrano nella procedura di fabbricazione.

1.2.2 Permeabilità

Se si vuole che i polimeri o, più in generale, le plastiche, possano sostituire i materiali inorganici, essi devono, per lo meno, presentare le stesse caratteristiche di interazione con gli agenti esterni e altri contaminanti dei layer inorganici. Questo risulta essere uno dei problemi maggiori in quanto ogni componente organico per sua stessa natura ha la possibilità di interagire con ossigeno, umidità, biossido di carbonio, ecc. E' dunque necessario, se il tipo di dispositivo lo permette, utilizzare strati incapsulanti che isolino i materiali o trovare nuovi materiali organici, capaci di resistere alla continua presenza di ossigeno, acqua, ecc.

1.2.3 Proprietà superficiali

A causa della natura stessa dei transistor a film sottile è indispensabile che la superficie del substrato sul quale si crescono gli strati inorganici del dispositivo sia planare e liscia. Ogni picco esistente sulla superficie, infatti, potrebbe generare crack e delaminazioni, portando ad un mal funzionamento dei dispositivi e, conseguentemente, ad una diminuzione della resa ed a un aumento del prezzo. Oltre alla planarità della superficie del substrato, occorre che questa sia resistente ai solventi e agli agenti chimici che si utilizzano durante la fase di fabbricazione e che offra una buona aderenza per gli strati che verranno depositati successivamente, minimizzando lo stress meccanico e permettendo così di mantenere le proprietà di elasticità durante la piegatura.

1.2.4 Proprietà ottiche

Uno dei campi di maggior impiego per l'elettronica flessibile è il mercato dei display ed in questo settore il substrato deve essere otticamente trasparente per permettere la retro-illuminazione nelle matrici LCD. In aggiunta un secondo substrato deve essere utilizzato nella fase di incapsulamento ed anche questo deve presentare le stesse proprietà ottiche di trasparenza e non esibire birifrangenza.

1.3 Diversi approcci al problema fabbricativo

Esistono diversi approcci per la realizzazione di dispositivi legati all'elettronica flessibile: quello più radicale consiste nella fabbricazione di dispositivi basati su materiali esclusivamente flessibili e principalmente organici, al fine di ridurre notevolmente i costi e le tempistiche di realizzazione dei chip. Questo approccio rimane l'obiettivo finale dell'industria microelettronica ed è quello che abbiamo chiamato R2R (vedi figura 1.3.1).



Figura 1.3.1: *Schema di un apparato roll-to-roll (R2R).*

Oggi tuttavia, per problemi di compatibilità con gli apparati di produzione già in uso, si cercano soluzioni ibride basate ancora sulla tecnologia al silicio, impiegando materiali inorganici per le parti attive dei dispositivi e substrati plastici flessibili da integrare al prodotto finale. Negli ultimi anni, diverse procedure sono state investigate come quella di fabbricare i dispositivi elettronici su wafer di silicio attraverso le convenzionali tecniche di tecnologia a film sottile e poi rimuovere chimicamente il substrato e trasferire tutto su substrato flessibile; sono state sviluppate anche tecniche di rimozione laser del substrato polimerico con i circuiti realizzati sopra, da un supporto di vetro, come le tecniche EpLar (concepita dalla Philips) e SUFTLA (concepita da Seiko-Epson) [8-9]. Tali tecniche tuttavia richiedono processi piuttosto lunghi in termini temporali e conseguentemente risultano poco appetibili in termini economici, inoltre l'utilizzo del laser, per la rimozione del substrato plastico dal wafer di supporto, causa uno stress termico elevato direttamente a carico del substrato plastico, danneggiando in parte le proprietà elastiche del polimero. Una soluzione sicuramente più vantaggiosa, in termini economici, è quella di riutilizzare il supporto rigido (wafer di silicio e/o di vetro) distaccando alla fine del processo di fabbricazione il substrato plastico attraverso tecniche chimiche o meccaniche. Questo approccio fabbricativo è sicuramente molto interessante, ma porta con sé una serie di problematiche non indifferenti da superare: occorre trovare un polimero o una colla capaci di resistere alle elevate temperature di processo (~350-400 °C), che allo stesso tempo siano facilmente rimuovibili senza danneggiare il sottile substrato plastico su cui vengono realizzati i dispositivi. Inoltre, per quanto incapsulato in opportuni strati di packaging, il film polimero sacrificale deve resistere ad una serie di solventi e acidi che normalmente si utilizzano nella fase di realizzazione dei dispositivi.

1.4 Individuazione del polimero per la realizzazione dei dispositivi

Esiste oggi in commercio una gamma vastissima di differenti polimeri plastici ampiamente utilizzati nell'industria elettronica come strati incapsulanti, passivanti e, più in generale, per la cosiddetta fase di packaging di un sistema elettronico. Questi polimeri, poi, possono essere depositati, cresciuti e funzionalizzati sui substrati in questione attraverso svariate tecniche da fase liquida o solida, come lo spinning, l'elettrospinning, l'indurimento attraverso radiazione UV, la deposizione in vuoto con sistemi alla fiamma, a corona o al plasma, ecc. Per scegliere il polimero più adatto al processo di fabbricazione dei nostri dispositivi, abbiamo preso in considerazione alcuni parametri fondamentali quali la temperatura massima di vetrificazione, il coefficiente termico di espansione (CTE), il modulo di Young e la compatibilità con gli agenti chimici comunemente usati durante il processo. Riportiamo in tabella 1 i valori di questi parametri per diversi polimeri che sono stati investigati durante questo lavoro di tesi.

Tab. 1

Base polymer	PET	PEN	PC	PES	PCO	PAR	PI
CTE (-55 to 85 C) ppm/°C	15	13	60-70	54	74	53	3-20
% Transparency (400-700 nm) > 85		85	> 90	90	91.6	90	Yellow
Water absorption (%)	0.14	0.14	0.2-0.4	1.4	0.03	0.4	1.8
Young's modulus/Gpa	5.3	6.1	1.7	2.2	1.9	2.9	2.5
Tensile strength/MPa	225	275	NA	83	50	100	231
Tg °C	150	200	150	220	-	300	350/400

Riportiamo di seguito i nomi dei polimeri studiati: Polyethylene terephthalate (PET), Polyethylene naphthalate (PEN), Polycarbonate (PC), Polyethersulfone (PES), Polycyclic Olefin (PCO), Polyarylite (PAR), Polyimide (PI).

Come si evince dalla tabella 1, i materiali plastici più idonei al nostro processo di fabbricazione risultano essere la polyarylite e il polyimide. La prima ha il vantaggio di essere quasi completamente trasparente nel campo del visibile, ma tollera temperature più basse ed ha un CTE piuttosto elevato (quello del silicio è pari a 3 ppm/°C misurato a temperatura ambiente). Il polyimide, invece, pur non presentando le proprietà di trasparenza della PAR, ha un CTE compatibile con quello del silicio e degli altri materiali dielettrici che verranno utilizzati nelle fasi del processo di fabbricazione, ma soprattutto ci permette di raggiungere temperature di processo più elevate e di conseguenza di incrementare le performance dei dispositivi che vogliamo realizzare. Sotto la famiglia delle polyimide però si raggruppa un ingente numero di polimeri con proprietà anche abbastanza diverse in termini di rugosità superficiale, aderenza al substrato, elasticità, ecc. In particolare con il nome polyimide possiamo indicare diversi prodotti in commercio come per esempio il Kapton, l'Apical, l'Upilex, il Kaptrex ed altri polimeri basati sul PI come il Vespel, il

Meldin e il Plavis ecc. Al fine di individuare la plastica più adatta nella famiglia delle polyimide sono stati eseguiti studi di rugosità superficiale, di adesione di dielettrici inorganici, di stabilità agli agenti chimici usati nel processo e di compressione dimensionale (shrinkage).

1.5 Analisi della rugosità superficiale

Al fine di garantire un'adeguata aderenza dei film sottili di dielettrico da depositare sul substrato plastico è necessario che questo non presenti sulla sua superficie picchi o difetti superiori ai pochi nanometri. Anche se il substrato in questione potrebbe essere planarizzato con polimeri organici come, ad esempio, il Cyclotene (BCB), nessuna di queste resine planarizzanti sopporta temperature superiori ai 250°C ed è, dunque, incompatibile con il processo di fabbricazione che si vuole adottare. Un'altra possibilità è quella di depositare, ad alta pressione e direttamente sulla plastica, strati di materiale inorganico come, ad esempio, ossi-nitruri per coprire le asperità del polimero: tuttavia tale tecnica risulta costosa e molto lunga in termini temporali in quanto occorrono svariati micron di materiale inorganico per seppellire i picchi solitamente presenti sulla superficie e deposizioni molto conformi sono difficili da ottenere per difetti così pronunciati.

Attraverso un'indagine morfologica con microscopia a forza atomica (AFM) è stato possibile valutare la rugosità media di diversi polimeri della famiglia delle polyimide analizzando svariate aree di 50x50 µm. Lo studio è stato anche comparato con la rugosità di fogli di acciaio planarizzati con BCB. Quest'analisi è stata eseguita su fogli solidi di plastica ritagliati opportunamente. Come si può notare dalla fig.1.5.1 se si vogliono evitare materiali planarizzanti come il BCB non adatti alle temperature di processo in gioco, ci dobbiamo indirizzare su campioni di polyimide del tipo Upilex.

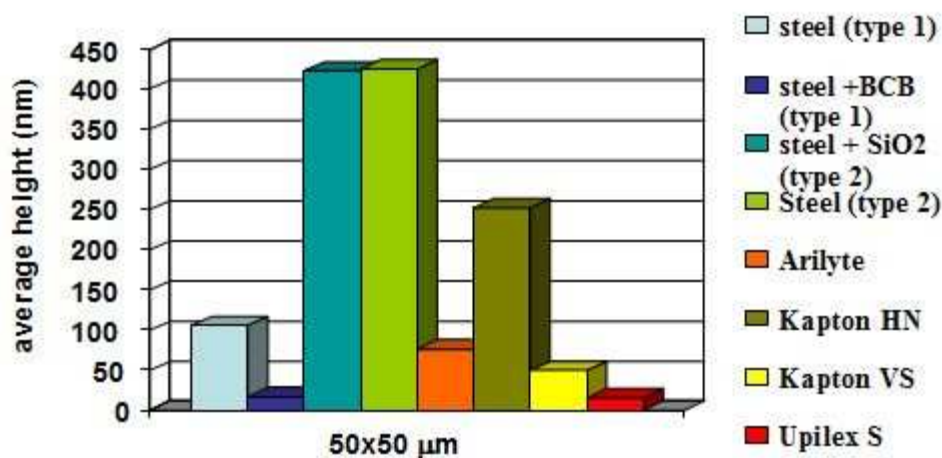


Figura 1.5.1: Analisi della rugosità superficiale di diversi polimeri solidi e di un film di acciaio planarizzato con BCB o con SiO₂.

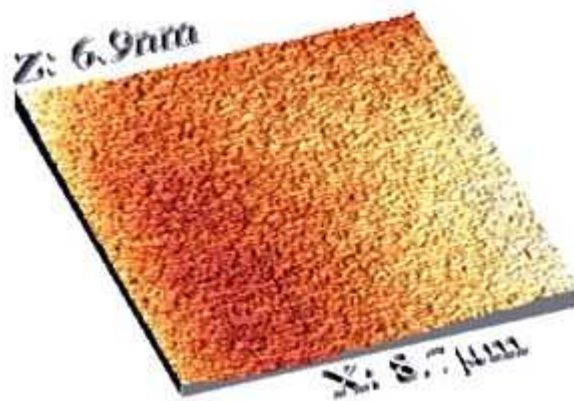


Figura 1.5.2: Analisi AFM della rugosità superficiale di uno strato di polyimide HD2611 spesso circa 8 μm .

Un'altra strada, che può essere percorsa per minimizzare la rugosità superficiale di un substrato plastico, è quella di lavorare con polimeri liquidi che possono essere depositati su wafer o su un altro supporto rigido attraverso tecniche di spinning: in questo modo, il polimero aderisce al substrato rigido e, con opportune procedure di riscaldamento in forno (denominati processi di curing e di annealing), esso viene stabilizzato per le fasi successive della fabbricazione. Come si può vedere in figura 1.5.2, dove è analizzato con AFM uno strato di circa 8 μm di polyimide HD2611, i substrati plastici depositati da fase liquida presentano una rugosità superficiale molto bassa ($< 10 \text{ nm}$), ma presentano un altro problema, quello cioè del distacco. Occorre, infatti, trovare un metodo non distruttivo per rimuovere il substrato plastico dal supporto rigido senza danneggiare i dispositivi realizzati su di esso una volta finito il processo di fabbricazione.

1.6 Indagine sul restringimento della plastica

Un'altra problematica che si deve affrontare, quando si vogliono integrare dispositivi elettronici su substrati plastici, è quella relativa al restringimento o alla dilatazione del substrato durante le varie fasi di fabbricazione, in seguito a stress termici.

La deformazione dimensionale di un polimero può essere principalmente di due tipi: reversibile o irreversibile. La prima è legata, in larga parte, all'assorbimento di acqua o di altri solventi all'interno del substrato, durante ad esempio gli step di pulizia o di rimozione di materiali organici e/o inorganici (wet etching), e può provocare una dilatazione dimensionale del polimero maggiore rispetto agli strati sovrastanti (questo a causa del diverso CTE dei materiali in gioco), dando origine a stress meccanici e a possibili crack e delaminazioni di tali film. Questo problema, naturalmente, dipende anche dallo spessore del substrato plastico e dalle tecniche utilizzate per la deposizione di materiali sovrastanti (ad esempio crescite a basso stress meccanico). Tale deformazione dimensionale, se non ha prodotto danni evidenti, può essere minimizzata facendo desorbire

l'umidità tramite riscaldamento in forno a temperature non superiori ai 150°C. Nel secondo caso, invece, cioè per una deformazione irreversibile, bisogna tenere presente che un foglio di plastica, ad esempio Upilex, sottoposto a prolungati trattamenti termici vicini alla sua temperatura di vetrificazione (fino a 350°C), tende progressivamente a restringersi in maniera permanente, rendendo impossibile l'allineamento litografico e quindi la realizzazione dei dispositivi elettronici secondo le tecniche di fabbricazione standard.

Per valutare la gravità di tale fenomeno, abbiamo analizzato il restringimento di un substrato di Upilex, in seguito a trattamenti termici prolungati, misurando tale deformazione dimensionale su dei quadrati di alluminio evaporati sul substrato. In figura 1.6.1 è possibile apprezzare tale restringimento, dopo un annealing progressivo fino a 20 ore a 350°C in atmosfera di azoto. Alla fine di questo trattamento abbiamo calcolato una deformazione di circa lo 0.0024% in ambedue le dimensioni planari, pari ad un restringimento di circa 90 µm su una lunghezza originale di circa 3.75 cm. Questa misura ci ha indicato, pertanto, il tempo minimo di curing per la stabilizzazione del polimero plastico prima di cominciare la fase di fabbricazione dei dispositivi. Dopo tale trattamento assistiamo, ancora, ad una deformazione irreversibile, ma tale fenomeno tende a saturarsi su valori compatibili con gli allineamenti litografici che hanno una tolleranza di alcuni µm.

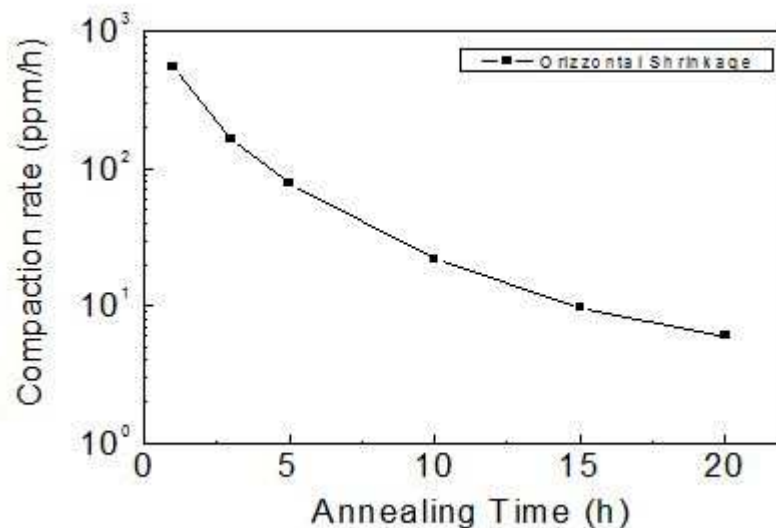


Figura 1.6.1 : Restringimento di un substrato di Upilex a seguito di annealing progressivi nel tempo.

Questo problema del restringimento, poi, viene del tutto superato quando si utilizzano polimeri depositati da fase liquida: in questo caso, infatti, il fenomeno viene minimizzato perché si lavora con spessori molto sottili (alcune decine di µm) ed inoltre, l'adesione della plastica ad un supporto rigido, come un wafer di silicio, forza il polimero a restare fissato alle dimensioni del supporto. Se

si trova un substrato plastico con un CTE compatibile con gli strati inorganici, usare un polimero da fase liquida risulta una soluzione ottimale per ridurre stress meccanici legati alle deformazioni reversibili ed irreversibili.

1.7 Test di irraggiamento laser su plastica

Se si vuole realizzare un sistema di elettronica su plastica, con dispositivi basati su silicio sufficientemente performanti, occorre poter fabbricare transistor a polisilicio. Il polisilicio, infatti, permette di raggiungere mobilità dell'ordine delle centinaia cm^2/Vs e di conseguenza permette di ottenere sistemi elettronici abbastanza veloci, operanti cioè nel range dei MHz. Le tecniche attualmente in uso per la ricristallizzazione del silicio amorfo sono molteplici e verranno trattate ampiamente in questa tesi nei prossimi capitoli: tuttavia, l'unica tecnica realmente compatibile con la fabbricazione di transistor a polisilicio su un substrato plastico è quella di ricristallizzazione tramite irraggiamento laser. Questo a causa del fatto che lo stress termico a carico della plastica, durante la fase di irraggiamento, è minimizzato dal tempo estremamente breve dell'impulso laser (pochi ns). Il sistema, utilizzato nel nostro laboratorio, consiste in un laser ad eccimeri con una lunghezza d'onda pari 308 nm. Al fine di investigare il comportamento del substrato plastico (in particolare Upilex, Kapton e HD2611) sono stati eseguiti una serie di test preliminari di irraggiamento laser su tali polimeri nudi o con materiali inorganici quali ossi-nitruri di silicio e silicio amorfo. Tutte queste plastiche assorbono la radiazione laser per circa il 90-100% e di conseguenza vengono danneggiate irrimediabilmente se non protette da strati termici isolanti e/o da strati assorbenti, come il silicio amorfo dello spessore adeguato.

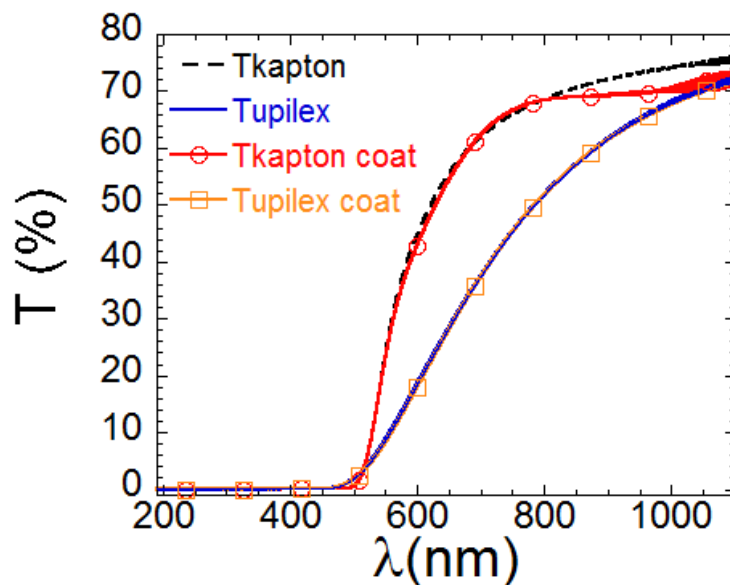


Figura 1.7.1 : Analisi della trasmittanza per lunghezze d'onda, nel range 200-1000 nm su campioni di Kapton e Upilex. Per tutti i tipi di plastiche osserviamo un assorbimento completo della radiazione con una lunghezza d'onda intorno a 308 nm, che è il valore del fascio laser utilizzato per la ricristallizzazione del silicio amorfo.

Le misure di trasmittanza eseguite tramite spettrofotometro su campioni di Upilex e Kapton, nudi o ricoperti da un coating di nitruro di silicio dello spessore di 400 nm, confermano le proprietà di assorbimento di queste plastiche (figura 1.7.1). Come si evince dalla figura 1.7.2, occorre quindi depositare tra lo strato attivo in silicio amorfo (quello da ricristallizzare) ed il substrato plastico, ad esempio Upilex, una serie di strati barriera per disaccoppiare lo stress termico che altrimenti provoca delaminazioni del film inorganico e protrusioni del substrato plastico all'interno dello strato attivo.

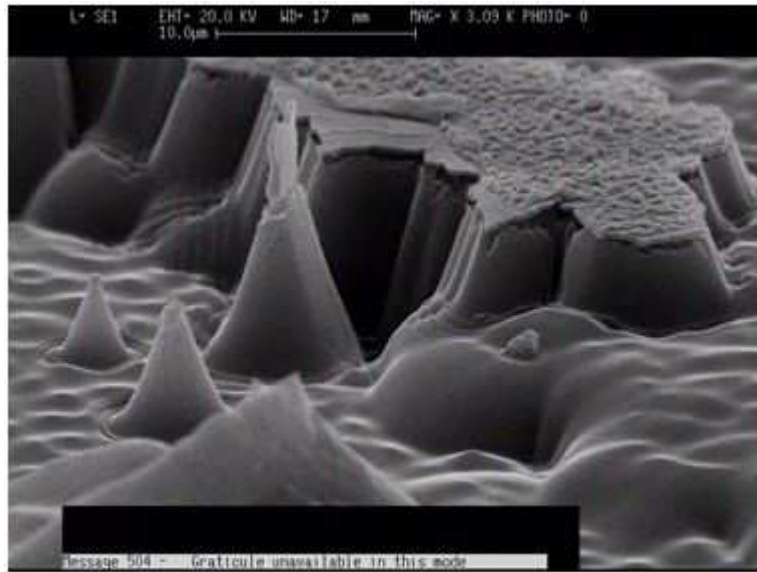


Figura 1.7.2 : Immagine SEM che mostra delaminazioni e protrusioni della plastica nel film di silicio a causa dell'elevato stress termico subito dopo l'irraggiamento laser.

1.8 Test di distacco del substrato plastico

Come abbiamo documentato fino ad ora, il substrato plastico appartenente alla famiglia delle polyimide più promettente per la fabbricazione di transistor su supporto flessibile è l'HD2611 depositato da fase liquida. Tale materiale, infatti, presenta un CTE del tutto compatibile con quello del silicio e degli ossi-nitrucci di silicio, ha una temperatura di transizione vetrosa estremamente elevata (400°C), è sottile (pochi μm) e possiede una rugosità superficiale molto bassa (<10 nm). Si deve ora verificare se sia possibile distaccare tale substrato flessibile dal suo supporto rigido, una volta finito il processo di fabbricazione dei dispositivi. Per studiare questa problematica, sono stati eseguiti diversi test di distacco da differenti superfici (silicio, ossido di silicio, oro) prima e dopo le procedure di stabilizzazione termica (curing), utilizzando diversi promotori di adesione: una prima serie di test ha evidenziato che è possibile distaccare meccanicamente l'HD2611 e che il polimero presenta le migliori caratteristiche di distacco da una wafer di silicio ossidato, mentre sulla superficie d'oro presenta una bassa adesività. Inoltre, tale fenomeno è risultato indipendente dalla procedura di stabilizzazione termica e dall'effettiva temperatura con cui si effettua il curing. Altri

test di distacco sono stati eseguiti su un altro tipo di polyimide a base acquosa chiamata HD8820, che differisce dal primo PI solo per il tipo di solvente: su tale polimero, dopo la procedura di stabilizzazione termica, abbiamo registrato un indurimento del substrato ed una perdita progressiva delle sue caratteristiche di flessibilità, anche per curing a temperature molto inferiori a quelle di transizione vetrosa. Il distacco meccanico, infatti, da qualsiasi superficie in esame ha prodotto la rottura del film polimerico e ogni altro tentativo di distacco dal supporto rigido, anche con tecniche di attacco chimico, si è rivelato infruttuoso. In figura 1.8.1 si può vedere un film HD2611 durante la fase di distacco da wafer di silicio ossidato.



Figura 1.8.1 : Immagine registrata durante la fase di distacco meccanico di un film di polyimide HD2611 da wafer di silicio ossidato termicamente.

1.9 Test di compatibilità della plastica con solventi e acidi

Durante il processo di fabbricazione dei transistor a polisilicio su substrato flessibile, il polyimide deve sopportare l'attacco di una serie di sostanze che si usano comunemente nell'industria microelettronica senza evidenziare alcuna modifica delle sue proprietà fisiche e chimiche. Fortunatamente, il materiale utilizzato non è nuovo all'impiego in questo campo e presenta delle buone caratteristiche di compatibilità con solventi largamente usati nelle fasi di pulizia del polimero come acetone, toluene, alcool isopropilico ecc.

Sono state sperimentate anche soluzioni debolmente basiche, come gli sviluppi impiegati negli step litografici quali MF319 e AZ400K; sono stati eseguiti test con acidi per la rimozione dell'ossido di silicio come l'acido fluoridrico e per l'attacco del silicio amorfo come l'acido nitrico. Inoltre, una volta incapsulato in diversi strati barriera inorganici, il film di polyimide è risultato compatibile con tecniche di pulizia chimica in soluzione come "l'attacco piranha" (acido solforico ed acqua ossigenata) e acido fluoridrico bufferato (BHF). Questi ultimi test di compatibilità si sono dimostrati fortemente dipendenti dall'uniformità degli strati barriera e dall'assenza di difetti sulla superficie: se infatti i film incapsulanti presentano piccoli fori o crack è possibile assistere alla

formazione di crepe e delaminazioni degli strati attivi, depositati sul polyimide, a causa dell'infiltrazione della soluzione d'attacco al di sotto degli strati barriera attraverso cammini percolativi. E' stato pertanto necessario affinare le tecniche di deposizione assistite da plasma a bassa temperatura per ottenere film incapsulanti esenti da difetti ed uniformi al fine di proteggere il substrato plastico e di preservare le proprietà di adesione tra i film depositati.

Bibliografia Capitolo 1

- [1] H. Takao, M. Miyasaka, H. Kawai, H. Hara, A. Miyazaki, T. Kodaira, S. Inoue and T. Shimoda “Flexible Semiconductor Devices: Fingerprint Sensor and Electrophoretic Display on Plastic”, *ESSDERC Proceeding of the 34th European*, pp. 309-312, September 2004.
- [2] G. H. Gelinck et al., “Flexible active-matrix displays and shift registers based on solution-processed organic transistors”, *Nature Materials*, vol.3, pp. 106-110, 2004
- [3] J. M. Xu, “Plastic electronics and future trends in microelectronics”, *Synth.. Metals*, vol. 115, pp. 1-3, 2000.
- [4] K. J. Allen, “Reel to Real: Prospects for Flexible Displays”, *Proceedings of the IEEE Conf.*, vol.93 N.8, pp. 1394-1399, 2005.
- [5] J.A. Rogers and Z. Bao, “Printed Plastic Electronics and Paperlike Displays”, *J. of Polymer Chem., Part A*, Vol.40, pp. 3327-3334, 2002.
- [6] A.L. Dalisa, “Electrophoretic Display Technology”, *IEEE Trans. on El. Dev.*, vol.24-7, 1977
- [7] S. D. Brotherton, “Polycrystalline silicon thin-film transistors”, *Semiconductor Science and Technology*, 10(6) pp. 721–738, 1995.
- [8] I. French, D. McCulloch, I. Boerefijn, N. Kooyman, “Thin plastic electrophoretic displays fabricated by a novel process”, *SID 2005 Boston Conf. Proc.*, 36 p.1634, 2005.
- [9] S. Inoue, S. Utsunomiya, T. Saeki and T. Shimoda, “Surface-Free Technology by Laser Annealing (SUFTLA) and Its Application to Poly-Si TFT-LCDs on Plastic Film With Integrated Drivers”, *IEEE Trans. on El. Dev.*, vol.24-8, 2002.

Capitolo 2

Teoria e proprietà di trasporto elettrico e di dissipazione termica in TFT a polisilicio

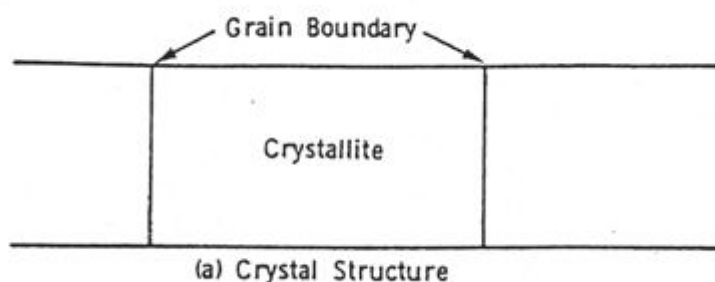
In questo capitolo verranno discusse le proprietà elettriche di trasporto nei TFTs a polisilicio e verranno descritti tutti i fenomeni fisici che possono intervenire nei dispositivi durante il loro funzionamento. Verranno poi analizzati i meccanismi che si possono innescare all'interno del canale dei TFT e provocare danneggiamenti e malfunzionamenti dei dispositivi in esame. Verranno, infine, investigati i processi di dissipazione termica attraverso diversi substrati quali wafer di silicio, supporti metallici (acciaio) e plastici, al fine di prevedere l'importanza dello stress termico e dei fenomeni di auto-riscaldamento (self-heating) nei dispositivi oggetto di questa tesi.

2.1 Proprietà di trasporto elettrico nel silicio policristallino

A differenza di quanto accade nel silicio cristallino, l'analisi e lo studio delle proprietà di trasporto elettrico nel silicio policristallino sono complicati dalla sua particolare struttura. In prima approssimazione possiamo, infatti, considerare gli atomi all'interno dei grani organizzati in maniera periodica e, quindi, trattabili come tanti piccoli monocristalli; la struttura a bordo di grano è, invece, molto complessa e si può considerare costituita da pochi strati atomici disordinati che rappresentano la regione di transizione tra i vari grani diversamente orientati. L'alta densità di difetti in tale zona dà luogo alla formazione di barriere di potenziale tra i vari grani che riducono notevolmente la mobilità dei portatori. Per quanto detto è, quindi, evidente che, a parità di concentrazione di drogante, sia la conducibilità sia la mobilità del silicio policristallino saranno inferiori a quelle del silicio cristallino.

2.2 Modello di intrappolamento ai bordi di grano

Nel silicio policristallino, la struttura a bordo di grano è sede di stati elettronici localizzati, dovuti alla presenza di legami non saturati (*dangling bonds*), deboli o distorti. Questi stati agiscono come "trappole" per i portatori che, occupandoli, vengono sottratti al processo di conduzione e determinano barriere di potenziale dovute all'accumulo di carica localizzata. La situazione è illustrata in figura 2.1, in cui gli stati localizzati occupati ai bordi dei monocristalli creano le barriere mostrate nel diagramma a bande.



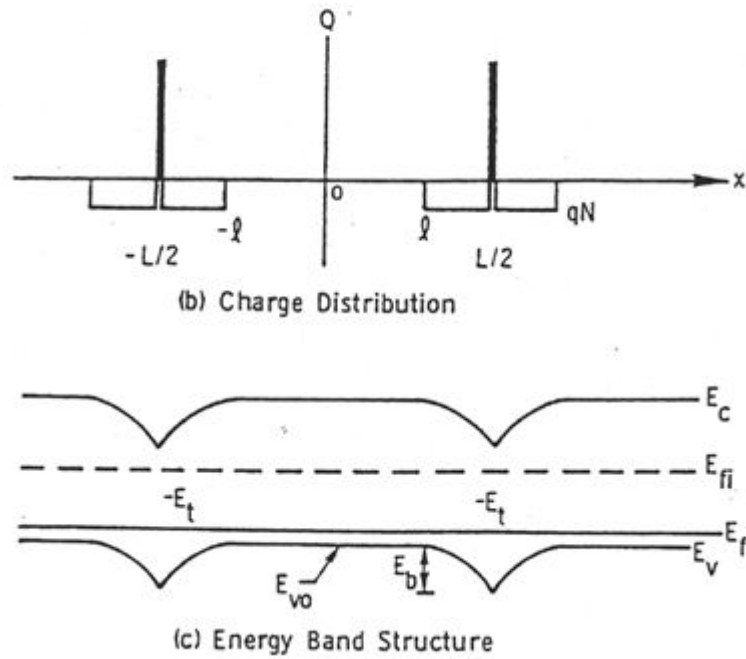


Figura 2.1 : (a) Modello per la struttura del film di silicio policristallino. (b) Distribuzione di carica all'interno ed al bordo di grano. (c) Struttura delle bande di energia.

Perciò, oltre che della riduzione del numero di portatori utili, il processo di trasporto risente della presenza delle barriere. Il meccanismo, secondo il quale la conduzione ha luogo, è l'emissione termica e il *tunneling* attraverso la barriera. Dato che nel silicio policristallino la larghezza della barriera è grande quando la sua altezza è massima [1], la componente di tunneling si può trascurare rispetto a quella di emissione termica (j_{th}):

$$j_{th} = qp_a \sqrt{\frac{kT}{2m\pi}} \exp\left(-\frac{qV_b}{kT}\right) \left[\exp\left(\frac{qV_a}{kT}\right) - 1\right] \quad (2.1)$$

in cui m è la massa efficace dei portatori, p_a è la concentrazione media dei portatori (lacune, in questo caso), k è la costante di Boltzmann, V_b è l'altezza delle barriere di potenziale e V_a è la d.d.p. applicata al grano. L'equazione 2.1, nel limite di $qV_a \ll kT$ si espande in serie al primo ordine come:

$$j_{th} = qp_a \sqrt{\frac{kT}{2m\pi}} \exp\left(-\frac{qV_b}{kT}\right) V_a \quad (2.2)$$

La formula 2.2 corrisponde ad adottare, per i portatori, una mobilità efficace pari a:

$$\mu_{eff} = L_q \sqrt{\frac{1}{2\pi mkT}} \exp\left(-\frac{qV_b}{kT}\right) \quad (2.3)$$

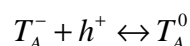
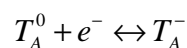
Quindi la presenza dei bordi di grano può essere tenuta in conto, per quanto riguarda il trasporto, riscaldando la mobilità dei portatori.

Per quanto riguarda l'influenza degli stati nei bordi di grano sulle caratteristiche elettriche dei dispositivi, si può assumere che la distribuzione spaziale degli stati di trappola sia uniforme all'interno di tutto il canale [2]. Tale assunzione è lecita in quanto i difetti si collocano ai bordi dei grani di cristalli molto piccoli rispetto alle dimensioni del canale, per cui la densità per unità di area degli stati localizzati spazialmente è pressoché costante su distanze macroscopiche. Inoltre, l'effetto sul potenziale elettrostatico dei bordi di grano si estende su una distanza dell'ordine della lunghezza di Debye, che nel canale, dato che il materiale è intrinseco, può raggiungere valori relativamente alti. L'approssimazione di distribuzione uniforme dei difetti è tanto più valida quanto più la lunghezza di Debye è grande rispetto alle dimensioni dei grani.

Dunque, i difetti ai bordi di grano, ed eventualmente anche quelli all'interno dei grani stessi, si possono schematizzare come livelli energetici nella *gap* del semiconduttore, corrispondenti a stati localizzati (o di "trappola"), che influenzano le caratteristiche del transistor (*densità di stati localizzati*, DOS). La DOS nella *gap* determina l'efficacia del drogaggio, le proprietà di trasporto e la cinetica di ricombinazione. Inoltre influenza il profilo del potenziale (lunghezza di Debye) e la densità spaziale di carica del semiconduttore.

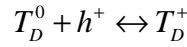
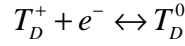
Gli stati di trappola, indotti dai legami non saturati, sono localizzati in energia circa a metà della banda proibita, per cui vengono denominati stati "profondi"; quelli dovuti a legami deboli o distorti, indotti dal disordine strutturale, si collocano vicino alle bande di valenza o di conduzione e sono chiamati "stati di coda" di banda. Ci sono due tipologie di stati di trappola, entrambi presenti nel materiale:

stati di tipo accettore (T_A): che si caricano negativamente quando catturano un elettrone e danno luogo a questi processi:



Hanno una sezione d'urto per le lacune maggiore di quella per gli elettroni, in quanto il processo di intrappolamento delle lacune coinvolge un centro carico, che interagisce con i portatori di carica opposta a distanze maggiori di un centro neutro.

stati di tipo donore (T_D): che si caricano positivamente quando catturano una lacuna e danno luogo a questi processi:



Hanno una sezione d'urto per gli elettroni maggiore di quella per le lacune, in quanto, questa volta, è il processo di intrappolamento degli elettroni che coinvolge un centro carico. La densità totale di carica presente nel semiconduttore può essere scritta come:

$$\rho_{tot} = -n^- + p^+ + N_D^+ - N_A^- - N_{TA}^- + N_{TD}^+$$

in cui N_{TA}^- e N_{TD}^+ sono le densità di cariche intrappolate in stati accettori e donori.

La carica intrappolata (per esempio gli accettori) all'equilibrio si calcola tramite questo integrale:

$$N_{TA}^- = \int_{-\infty}^{E_c} f(E, E_F - \psi(x)) N_{TA}(E) dE$$

con $f(E, E_F - \psi(x)) = 1/(1 + \exp[-(E - E_F + \psi(x))/kT])$ funzione di Fermi e $\psi(x)$ potenziale elettrostatico, E_c è il livello inferiore della banda di conduzione. Gli stati di tipo accettore sono localizzati in energia maggiormente a ridosso della banda di conduzione, mentre i donori si trovano nella metà inferiore della gap. Le densità degli stati di trappola, $N_{TA}(E)$ ed $N_{TD}(E)$ per differenti film di silicio policristallino (vedi figura 2.2a), sono state ottenute da Fortunato e Migliorato misurando la conduttanza ad effetto di campo e la dipendenza dalla temperatura della derivata prima della conduttanza ad effetto di campo rispetto alla tensione di gate [3]. In base a questi risultati è possibile approssimare la DOS all'interno della gap con la somma di quattro esponenziali, come mostrato in figura 2.2b:

$$\begin{aligned} N_{TA}(E) &= N_{TA,deep}^0 \exp\left(\frac{E - E_c}{E_{TA,deep}}\right) + N_{TA,tail}^0 \exp\left(\frac{E - E_c}{E_{TA,tail}}\right) \\ N_{TD}(E) &= N_{TD,deep}^0 \exp\left(\frac{E_v - E}{E_{TD,deep}}\right) + N_{TD,tail}^0 \exp\left(\frac{E_v - E}{E_{TD,tail}}\right) \end{aligned} \quad (2.4)$$

in cui $E_{TA,deep}$, $E_{TA,tail}$, $E_{TD,deep}$, $E_{TD,tail}$, sono le energie caratteristiche con cui decrescono le distribuzioni, ed $N_{TA,deep}^0, N_{TA,tail}^0, N_{TD,deep}^0, N_{TD,tail}^0$, sono le densità di stati *deep* (profondi) e *tail* (di coda) agli estremi della gap, E_V è il livello superiore della banda di valenza.

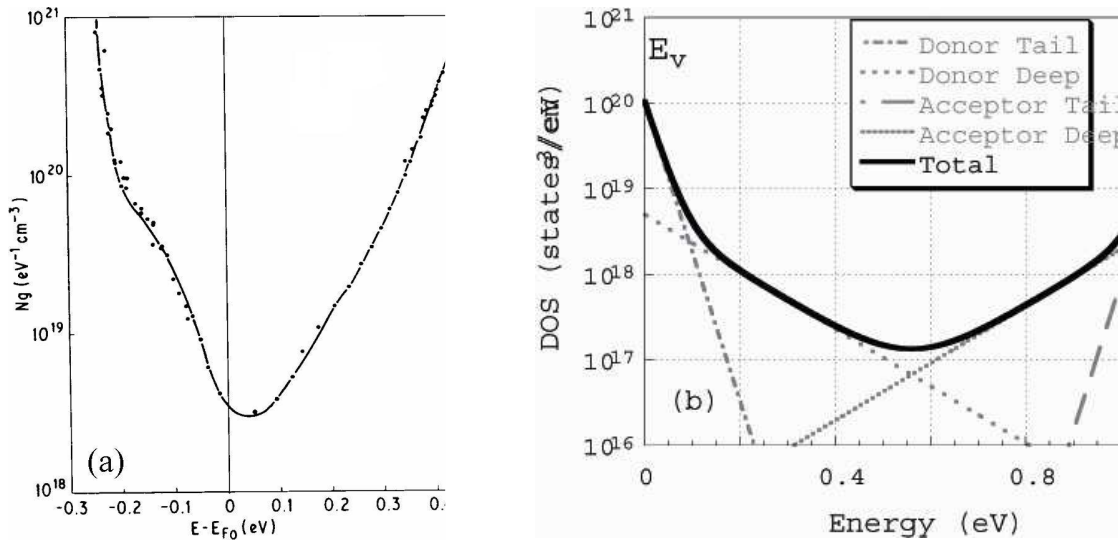


Figura 2.2 : Densità di stati nella gap per un campione di silicio policristallino. L'energia è riferita alla posizione del livello di Fermi in condizioni di bande piatte. I dati per $E - E_{F0} > 0$ sono ottenuti da dispositivi a canale n, quelli con $E - E_{F0} < 0$ sono stati ottenuti da dispositivi a canale p (figura a); densità di stati localizzati utilizzata nelle simulazioni: sono messe in evidenza le distribuzioni di stati di "coda" (tail) e "profondi" (deep) per i donori e gli accettori (figura b).

2.3 Proprietà elettriche dei TFT

Il funzionamento di un transistor a film sottile con strato attivo di silicio policristallino è molto simile a quello di un MOSFET a silicio cristallino [4]. Il transistor può essere schematizzato da un condensatore MOS, più due giunzioni p-n adiacenti alla zona di semiconduttore sotto l'ossido di gate, il tutto su un substrato isolante. Ecco alcune caratteristiche che differenziano i dispositivi TFT dai MOSFET:

- Il substrato su cui è realizzato il dispositivo è un isolante, tipicamente vetro o SiO_2 , caratteristica che lo rende molto simile ad una struttura SOI
- Lo strato attivo di un TFT è solitamente intrinseco
- I vari grani del silicio policristallino sono separati da interfacce dette "bordi di grano", che non compaiono nei MOSFET cristallini.

Gli stati localizzati intrappolano i portatori, sottraendoli al processo di conduzione. La densità di carica totale ha pertanto due contributi:

$$\rho_{tot} = \rho_f + \rho_t \quad (2.5)$$

in cui ρ_f indica la carica mobile, dovuta ai portatori in banda di conduzione o di valenza, e ρ_t indica la carica localizzata, cioè portatori catturati dagli stati di trappola. Il peso relativo di questi due contributi determina il regime di funzionamento del TFT:

$\rho_t \gg \rho_f$ regime sottosoglia, in cui la dipendenza della conduttanza del dispositivo dipende fortemente dalla densità di stati nella *gap*.

$\rho_t \approx \rho_f$ regime di transizione, in cui le densità di portatori liberi e intrappolati sono paragonabili.

$\rho_t \ll \rho_f$ regime soprasoglia, meno dipendente dalla DOS, poiché la maggior parte degli stati di trappola sono già riempiti. In questo regime la conduttanza del canale aumenta linearmente con la V_{gs} .

Allo scopo di analizzare quantitativamente il funzionamento del TFT di silicio policristallino è necessario derivare quelle che si possono definire le equazioni fondamentali che governano la fisica del dispositivo.

2.3.1 Il campo elettrico all'interfaccia

Prendendo in considerazione un transistor a canale n, l'incurvamento delle bande viene ricavato risolvendo l'equazione di Poisson unidimensionale:

$$\frac{d^2\psi(x)}{dx^2} = -\frac{\rho_{tot}(x)}{\epsilon_s}$$

con $\psi(x)$ potenziale elettrostatico ed ϵ_s costante dielettrica del semiconduttore, in cui x è la coordinata perpendicolare alla direzione del canale, nel verso della profondità del dispositivo. Il campo elettrico in superficie (cioè all'interfaccia con l'ossido di gate), può essere scritto come:

$$F_s^2 \equiv \left(\frac{\partial \psi}{\partial x} \Big|_{x=0} \right)^2 = \frac{2}{\epsilon_s} \int_0^{\psi_s} \rho_{tot}(\psi) d\psi \quad (2.6)$$

in cui ψ_s è il potenziale elettrostatico di superficie. La 2.6 è valida fin quando il potenziale elettrostatico all'interfaccia con il substrato si annulla.

Per semplificare la trattazione, nel seguito si può assumere che nel materiale ci siano solo stati di tipo accettore, distribuiti su una sola coda esponenziale,

$$N_{TA}(E) = N_{TA}^0 \exp\left(\frac{E - E_c}{E_{TA}}\right) \quad (2.7)$$

assunzione che può descrivere egualmente bene un dispositivo a canale n per $V_{gs} > 0$, con il livello di Fermi situato nella metà superiore della gap, dominata dalla presenza di stati accettori. Ricordando l'equazione 2.5, ρ_f e ρ_t sono espresse in funzione della distribuzione di Fermi:

$$\begin{aligned} \rho_f &= -\frac{2qN_c}{(kT)^{3/2} \pi^{1/2}} \int_{E_c}^{\infty} (E - E_c)^{1/2} (f - f_0) dE \\ \rho_t &= -q \int_{E_v}^{E_c} N_{TA}(E) (f - f_0) dE \end{aligned} \quad (2.8)$$

con $f_0 = f(\psi = 0)$. Sostituendo le 2.8 nella 2.6 e cambiando l'ordine di integrazione si ottiene l'espressione del campo elettrico in superficie in funzione della densità di stati nella gap:

$$F_s^2 = \frac{2q}{\epsilon_s} \int_{E_c}^{E_v} N_{TA}(E) H(\psi, E, E_F) dE + \frac{4qN_c}{(kT)^{3/2} \pi^{1/2} \epsilon_s} \int_{E_c}^{\infty} (E - E_c)^{1/2} H(\psi, E, E_F) dE \quad (2.9)$$

con

$$H(\psi, E, E_F) = \frac{kT}{q} \ln \left\{ f_0 \left[\exp\left(\frac{q\psi_s}{E_{TA}}\right) + \exp\left(\frac{E - E_c}{E_{TA}}\right) \right] \right\} - \psi_s f_0$$

L'equazione 2.9 rappresenta l'espressione del campo elettrico all'interfaccia ossido/semiconduttore e si risolve con metodi numerici.

2.3.2 La conduttanza del canale

In approssimazione di canale uniforme, cioè $V_{ds} \ll V_{gs}$, la conduttanza nel canale si può scrivere:

$$G = G_0 + \frac{G_0}{t_{Si}} \int_0^{t_{Si}} \left[\exp\left(\frac{q\psi(x)}{kT}\right) - 1 \right] dx \quad (2.10)$$

con t_{Si} spessore dello strato attivo di silicio policristallino e G_0 conduttanza di strato in condizioni di bande piatte.

Avendo ricavato le 2.9 e 2.10, si può analizzare il comportamento del TFT nei vari regimi operativi.

2.3.3 Regime di sottosoglia

Per valori di V_{gs} tali che $\rho_i \gg \rho_f$ si ha che la 2.9 diventa:

$$F_s^2 = \frac{2q}{\epsilon_s} \int_{E_v}^{E_c} N_{TA}(E) H(\psi, E, E_F) dE \quad (2.11)$$

Sostituendo nella 2.11 l'espressione della DOS data da 2.7 ed approssimando la distribuzione di Fermi con una funzione a gradino, si ha:

$$F_s^2 = F^2 L(\psi_s) \quad (2.12)$$

con

$$L(\psi_s) = \exp\left(\frac{q\psi(x)}{kT_A}\right) - \frac{q\psi(x)}{kT_A} - 1$$

$$F^2 = \frac{2N_T kT_A}{\epsilon_s}$$

$$N_T = N_{TA}^0 \exp\left[\left(\frac{E_F - E_C}{kT_A}\right)\right]$$

$$kT_A = E_{TA}$$

Differenziando l'equazione 2.10 si ottiene:

$$\frac{dG}{d\psi_s} = -\frac{G_0}{t_{Si}} \frac{\exp\left(\frac{q\psi(x)}{kT}\right) - 1}{\frac{\partial \psi}{\partial x} \Big|_{x=0}} \quad (2.13)$$

La relazione $V_{gs} - V_{FB} = V_{ox} + \psi_s$, con V_{ox} tensione che cade ai capi dell'ossido e V_{FB} tensione di bande piatte, può essere riscritta come:

$$V_{gs} - V_{FB} = t_{ox} \frac{\epsilon_s}{\epsilon_{ox}} \frac{\partial \psi}{\partial x} \Big|_{x=0} + \psi_s \quad (2.14)$$

in cui t_{ox} è lo spessore dell'ossido di gate.

A questo punto la relazione $G - V_{gs}$ si ottiene una volta nota la densità degli stati di trappola N_{TA} dalle equazioni 2.12, 2.13 e 2.14 con un procedimento di integrazione numerica. Nel caso di alti valori del potenziale di superficie ψ_s , si può ottenere per l'espressione analitica per la derivata di G rispetto a V_{gs} :

$$\frac{dG}{dV_{gs}} = -\frac{G_0 \epsilon_{ox}}{q N_T t_{Si} t_{ox}} \left(\frac{V_{gs} - V_{FB}}{V_0} \right)^{\left(\frac{2T_A}{T} - 2 \right)} \quad (2.15)$$

con $V_0 = \epsilon_s t_{ox} F / \epsilon_{ox}$. Integrando la 2.15 si arriva a:

$$G - G_0 = K_0 (V_{gs} - V_{FB})^{\left(\frac{2T_A}{T} - 1 \right)}$$

con

$$K_0 = q\mu N_c \frac{T}{2T_A - T} \sqrt{\frac{2\epsilon_s}{q^2 N_{TA}}} \left(\frac{\epsilon_{ox}^2}{2\epsilon_s t_{ox}^2 N_{TA} k^2 T_A^2} \right)^{\left(\frac{T_A - 1}{T - 2} \right)}$$

E' evidente che i parametri della DOS entrano in modo determinante in tale espressione a testimonianza della forte influenza della DOS in questa regione di funzionamento del dispositivo.

Nella figura 2.3 è riportato l'andamento della dG/dV_{gs} in funzione della $V_{gs} - V_{FB}$ a varie temperature: come si vede l'accordo è molto buono a conferma della robustezza del modello teorico utilizzato che riesce a riprodurre i dati sperimentali su un ampio intervallo di temperature di funzionamento.

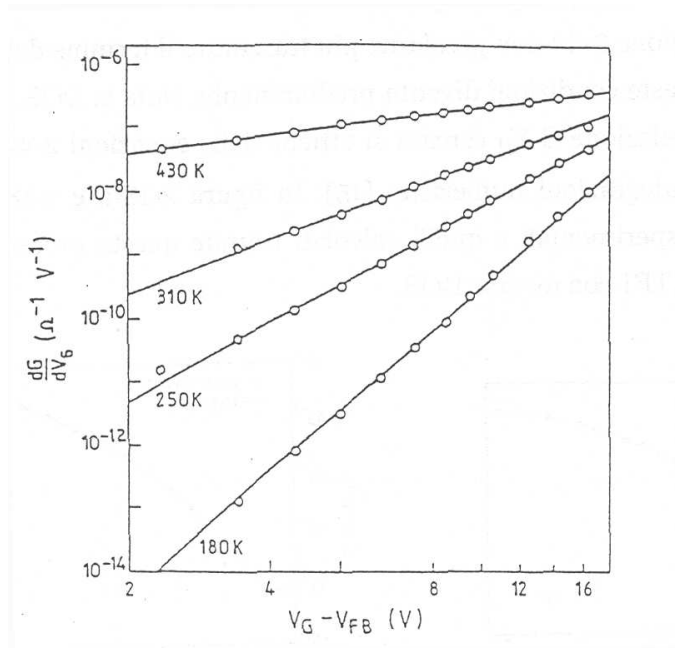


Figura 2.3 : Grafico (su scala doppio-logaritmica) di dG/dV_{gs} in funzione di $V_{gs} - V_{FB}$ per diverse temperature.

I risultati ottenuti sono anche un'indiretta conferma della validità dell'approssimazione degli stati di trappola distribuiti in maniera uniforme e della necessità di utilizzare una distribuzione in energia continua di questi stati attraverso la gap e crescente avvicinandosi agli estremi di banda. Lo stesso tipo di procedura ora descritto, infatti, non riesce a riprodurre i dati sperimentali in nessun modo se si considerano trappole monoenergetiche.

2.3.4 Regime di sopra-soglia

In questo caso, per determinare il modello per la conduttanza in funzione della tensione di gate a bassi valori della V_{ds} , si procede esattamente come nel caso precedente. L'unica differenza è che in questo caso nell'equazione 2.9 non si può più trascurare il termine della carica libera che in queste condizioni diventa predominante. Nota la DOS, anche in questo caso la relazione $G - V_{gs}$ si ottiene dalle equazioni 2.12, 2.13, 2.14 tramite integrazioni numeriche.

In figura 2.4 sono riportati i dati sperimentali e quelli calcolati tramite questa procedura per un TFT. Come si vede, si ottiene un ottimo accordo sia in regione di sotto-soglia sia in regione di sopra-soglia. Dalla figura 2.4b si nota come inizialmente (per bassa V_{gs}) la G aumenti rapidamente al

variare della tensione di gate fin quando, per valori di V_{gs} sufficientemente elevati, si arrivi ad un andamento lineare.

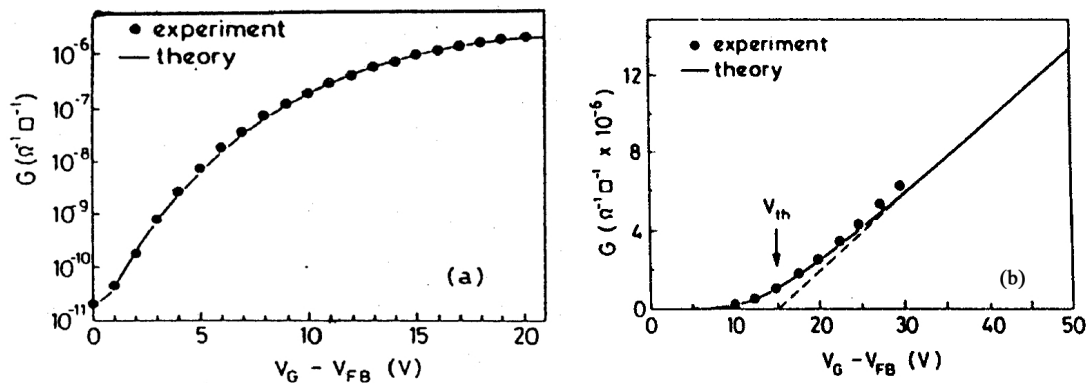


Figura 2.4 : Andamento sperimentale (punti) e teorico (linee continue) delle caratteristiche $G-V_{gs}$ su scala logaritmica (a) e su scala lineare (b).

2.4 Effetti dovuti ad alti campi elettrici

I TFT realizzati utilizzando tecniche di autoallineamento hanno delle giunzioni di source e drain con profilo di drogaggio “a gradino” (*abrupt*) tra un lato pesantemente drogato ed uno, sostanzialmente, intrinseco. A questa configurazione è associato un campo di giunzione molto alto, in quanto la caduta di potenziale intrinseca viene ad essere localizzata in un unico punto. L’applicazione di una tensione al drain superiore ad 1 V rende il campo alla giunzione ancora più alto e permette il passaggio di correnti di elevata entità. In questa situazione i fenomeni innescati da campi elettrici molto elevati, come, per esempio, la ionizzazione da impatto e l’iniezione di portatori nell’ossido, assumono un ruolo di primo piano nel determinare il funzionamento del dispositivo.

Nei prossimi paragrafi descriveremo il cosiddetto “*kink effect*” ed il fenomeno dei portatori caldi (*hot carrier*), che sono due degli effetti dovuti alla presenza di campi elettrici elevati. Verrà descritto, inoltre, il fenomeno dell’auto-riscaldamento del dispositivo, detto *self-heating effect*.

2.4.1 Il “*kink effect*”

Nei TFT in silicio policristallino si osserva un aumento della corrente di drain ad alte polarizzazioni della giunzione di drain. Il fenomeno viene chiamato “*kink effect*”, in analogia con il termine utilizzato per descrivere un fenomeno simile nei dispositivi SOI (*Silicon On Insulator*). In figura 2.5 vengono mostrate le tipiche caratteristiche di uscita per TFT convenzionali: il *kink effect* è ben evidente per alti V_{ds} .

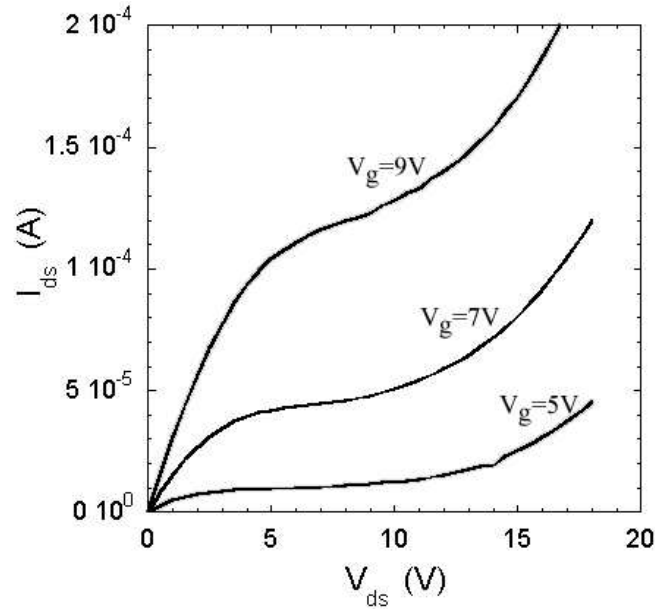


Figura 2.5 : Caratteristiche di trasferimento di TFT con $L = 6 \mu\text{m}$ a varie V_{gs} . È ben evidente l'effetto kink, cioè l'aumento della corrente di drain per alti valori della V_{ds} .

La spiegazione di questo effetto può essere data considerando che ad alte V_{ds} diventano importanti i fenomeni di generazione di coppie elettrone-lacuna per ionizzazione da impatto. I portatori acquistano energia dai campi elettrici e la dissipano per mezzo di svariati meccanismi di scattering: uno di questi è la produzione di coppie elettrone-lacuna per ionizzazione da impatto. Un portatore, molto energetico, per esempio un elettrone in banda di conduzione accelerato da un campo elettrico molto intenso, viene ad interagire con un elettrone in banda di valenza, fornendogli energia sufficiente perché passi in banda di conduzione. L'elettrone molto energetico ha così prodotto una coppia elettrone-lacuna addizionale. Ovviamente è possibile anche il processo analogo che vede protagonista una lacuna.

Questo fenomeno fisico viene tenuto in conto nelle equazioni che descrivono il semiconduttore introducendo i tassi di generazione per ionizzazione da impatto, G_n'' per gli elettroni e G_p'' per le lacune nelle equazioni di continuità. G_n'' e G_p'' possono essere scritti come

$$\begin{aligned}
 G_n'' &= \alpha_n \frac{|J_n|}{q} \\
 G_p'' &= \alpha_p \frac{|J_p|}{q}
 \end{aligned}
 \tag{2.16}$$

La quantità α che compare nella 2.16 è il tasso di ionizzazione, definito come numero di coppie elettrone-lacuna generate per unità di percorso per ogni portatore. Diversi studi, teorici [5] e sperimentali [6], indicano che la forma funzionale di α debba essere esponenziale

$$\alpha_{n,p} = \alpha_{n,p}^{\infty} \exp \left[- \left(\frac{F_{n,p}^0}{F_{//}} \right)^{\beta_{n,p}} \right] \quad (2.17)$$

in cui F^0 è il cosiddetto campo critico e $F_{//}$ è la proiezione del campo elettrico parallelamente alla corrente. Baraff [7] assegna all'esponente $\beta_{n,p}$ il valore 1 e il valore 2 rispettivamente nei limiti di bassi e alti campi. Le formule 2.16 e 2.17 indicano che la generazione per ionizzazione da impatto è tanto più rilevante quanto più intensi sono le correnti ed i campi elettrici.

La corrente dovuta alla produzione di coppie per ionizzazione da impatto può valere al massimo, cioè non tenendo conto dei fenomeni di ricombinazione,

$$I_{g,\max} = \int_{\Omega} (\alpha_n J_n + \alpha_p J_p) d\Omega$$

in cui l'integrale è su tutto il volume del dispositivo. Questa corrente di generazione non è sufficiente a spiegare tutto l'aumento di corrente rispetto al valore di saturazione che si registra sperimentalmente e nelle simulazioni. Questo significa che non c'è solo la ionizzazione da impatto a far aumentare la corrente di drain, ma esiste qualche altro processo che contribuisce al kink.

Il meccanismo responsabile è il cosiddetto *effetto transistor bipolare parassita (Parasitic Bipolar Transistor, PBT)* [8]. La spiegazione è schematizzata in figura 2.6: un elettrone (A) produce in (B) un evento di ionizzazione da impatto. Mentre gli elettroni prodotti raggiungono subito il drain (C), le lacune fluiscono nel retro del dispositivo (D) e procedono verso il source. Una volta giunte in prossimità della giunzione al source, le lacune iniziano ad accumularsi nella buca di potenziale all'inizio del canale (E). La barriera di potenziale tra source e canale viene così ad essere ridotta da questo accumulo di carica positiva e l'iniezione di elettroni (F) risulta maggiorata.

Il source si comporta come l'emettitore di un transistor bipolare che inietta nel canale (la base) un maggior numero di elettroni che vengono raccolti al drain (collettore). Se il canale è abbastanza lungo e la sezione d'urto di cattura sufficientemente grande, tutte le lacune generate si ricombinano prima di raggiungere il source. Ne risulta, quindi, solo una corrente addizionale data dagli elettroni provenienti dal source per neutralizzare le lacune generate.

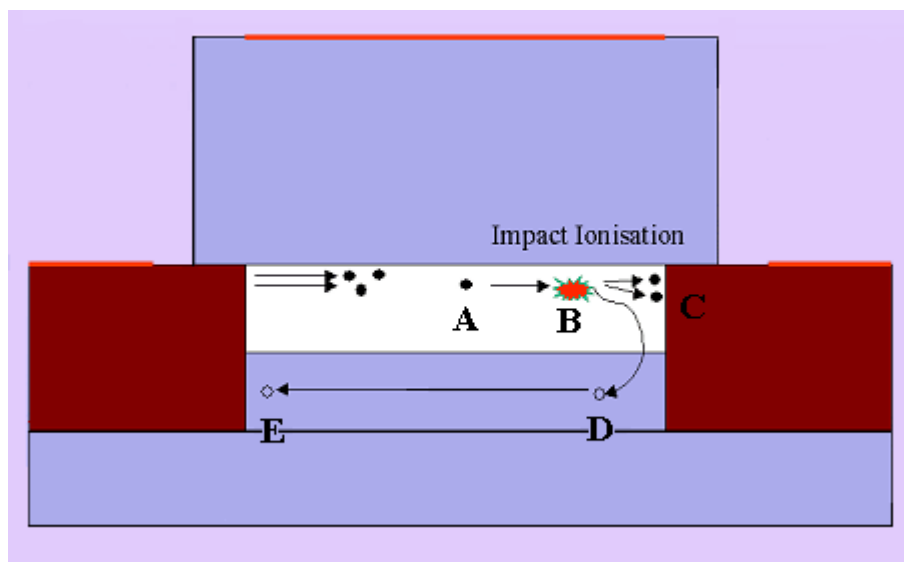


Figura 2.6 : Schema del meccanismo PBT.

In figura 2.7 è mostrato l'effetto delle lacune sul profilo del potenziale al source quando il dispositivo è in regime di kink: l'effetto della riduzione della barriera è chiaramente visibile.

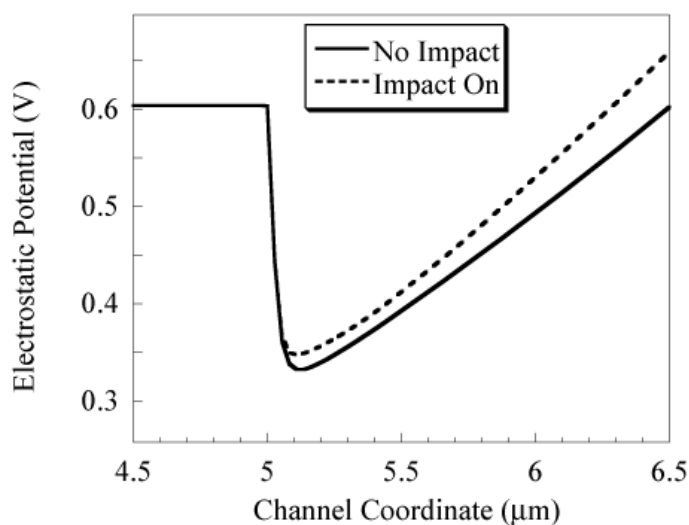


Figura 2.7 : Potenziale elettrostatico all'interfaccia front del dispositivo, dedotto da simulazioni fatte con e senza ionizzazione da impatto. La giunzione di source è a $x = 5\mu m$, $V_g = V_t$, $V_{ds} = 6V$.

L'aumento della conduttanza di uscita dovuto al kink nei TFT convenzionali polarizzati ad alti V_{ds} pone grossi problemi nella realizzazione di circuiti con dispositivi in silicio policristallino: infatti, in regime di kink, la potenza dissipata dal dispositivo aumenta sensibilmente. Inoltre il guadagno massimo ottenibile diminuisce, così come diminuisce il rapporto di reiezione di modo comune (CMRR).

2.4.2 Hot-carrier effect

In un dispositivo a semiconduttore, i portatori acquistano energia dai campi elettrici applicati e la dissipano tramite svariati meccanismi di scattering che conducono all'emissione di fotoni, fononi o altri tipi di eccitazione. Quando l'energia acquisita dai campi è molto più alta dell'energia determinata dall'agitazione termica, si parla di portatori caldi (*hot-carrier*). Questo avviene quando i campi diventano particolarmente intensi. In dispositivi di tipo MOS, in seguito ad eventi di scattering, può accadere che alcuni portatori con energia cinetica sufficiente a superare la barriera di potenziale tra ossido e semiconduttore, vengano diretti verso l'ossido e vi vengano iniettati dando così origine a stati interfacciali e carica fissa intrappolata. La presenza di stati e carica all'interfaccia modifica, degradandole, le caratteristiche del dispositivo.

I TFT a silicio policristallino, come già illustrato, trovano impiego quali elementi di switch digitale per i pixel dei display a cristalli liquidi; in questo tipo di applicazioni accade che la giunzione di drain sia sede di campi elettrici elevati. Il degrado da hot-carrier diventa una delle principali ragioni che limitano la vita media di questi dispositivi ed uno studio volto a chiarire i meccanismi, tramite i quali il degrado ha luogo, è di grande aiuto nella progettazione di transistor più affidabili. La figura 2.8 riporta le caratteristiche di trasferimento, rispettivamente in scala semilogaritmica e lineare, misurate a basse V_{ds} (0.1 V), per TFT di polisilicio di tipo n. All'aumentare del tempo di stress, la pendenza sottosoglia diminuisce ed aumenta la tensione di soglia, a causa di un consistente degrado della trans conduttanza (vedi figura 2.8a). A parità di tempo di stress, la corrente di drain diminuisce anche all'aumentare di V_{ds} , (vedi figura 2.8b).

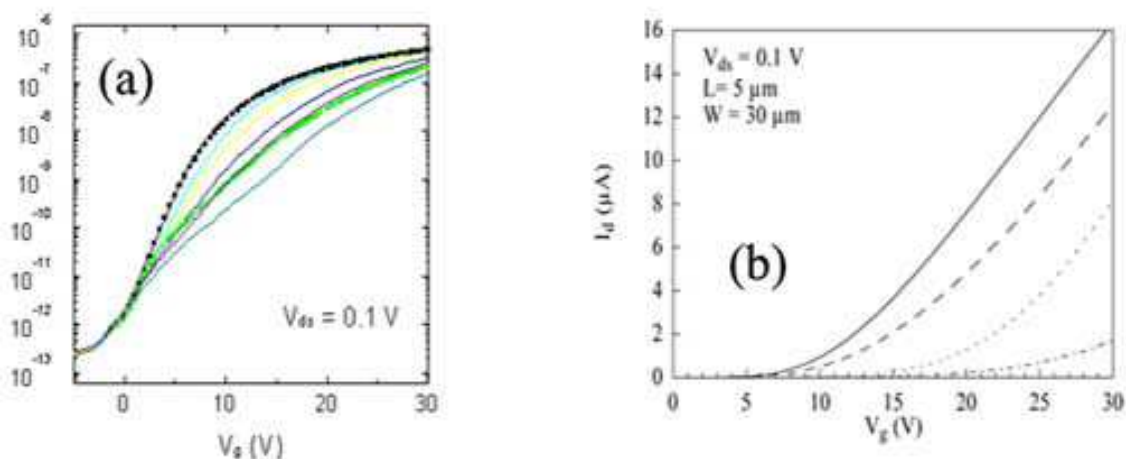


Figura 2.8 : (a) Caratteristiche di trasferimento misurate a basse V_{ds} (0.1V) prima dello stress (quadri) e dopo differenti tempi di stress (0-43200 s). Le condizioni di stress sono: $V_g = 16V$; $V_{ds} = 20V$. (b) Caratteristiche di trasferimento misurate a $V_{ds} = 0.1V$, prima (linea continua) e dopo (linee tratteggiate) 43200 s di stress a $V_{gs} = 16V$ e differenti V_{ds} : 18 V (linea tratteggiata), 20 V (linea punteggiata) e 22 V (linea tratteggiata-punteggiata) [9].

2.4.3 Self-heating effect

Questo effetto nei transistor a film sottile è legato alla generazione di calore, essenzialmente dovuta ad effetto Joule, all'interno del dispositivo: quando, infatti, il transistor opera in regime di saturazione (on-state), la corrente che passa nel canale tende a far innalzare la temperatura del dispositivo stesso. In particolare, se il transistor è fabbricato su un substrato isolante, come ad esempio uno plastico, il calore, generato dal passaggio della corrente, si dissipa molto lentamente, a causa della bassa conducibilità termica del substrato, e questo può causare fenomeni di degrado rilevanti. Tale scenario può addirittura aggravarsi nei dispositivi commerciali, dove i transistor sono inglobati in strati passivanti isolanti per evitare contaminazioni con l'ambiente esterno e per proteggerli da stress meccanici, diminuendo così ulteriormente la dissipazione termica del substrato. Il fenomeno del self-heating compare, in genere, quando i transistor operano ad alti campi di drain e per elevate tensioni di gate: i meccanismi di degrado che intervengono nel dispositivo sono principalmente legati alla generazione di stati interfacciali, a causa della rottura di legami di tipo Si-H e a causa della dissociazione di H₂O presente all'interno dell'ossido (intrappolata in micro-vuoti), e coinvolgono fenomeni anche piuttosto diversi in base al tipo di transistor, ad esempio se il canale è di tipo *p* o *n* [10]. Il fenomeno del self-heating è poi correlato alla specifica geometria del dispositivo: si può infatti dimostrare che, diminuendo la larghezza del canale di un transistor, si riduce anche la temperatura massima raggiunta al centro del canale, a causa del maggior contributo, in termini di dissipazione termica, dei flussi laterali di calore e del minor contributo verso il substrato. Tale dipendenza dalla larghezza di canale può essere evidenziata in figura 2.9, grazie ad una sezione dei flussi termici all'interno di un dispositivo a silicio policristallino calcolati tramite una simulazione numerica 3D, che accoppia i modelli termodinamici con quelli di diffusione della corrente nel canale del transistor. Come si può facilmente notare, maggiore è la larghezza del canale, maggiore è la quantità di calore che viaggia verso il substrato e che rimane così intrappolata più tempo all'interno del dispositivo, innalzando la temperatura dello stesso e favorendo quei meccanismi di degrado sopra citati.

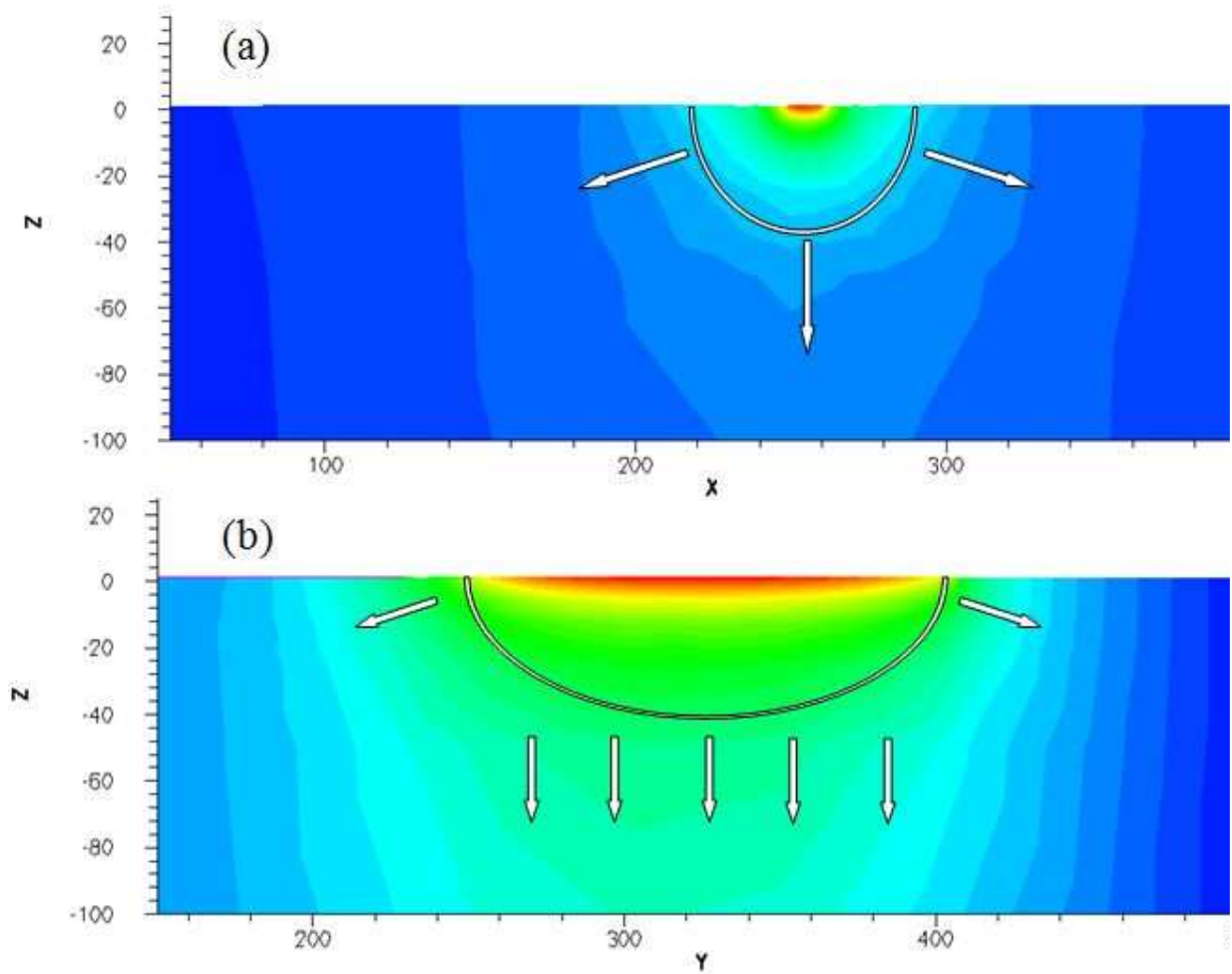


Figura 2.9 : Sezione verticale della dissipazione termica, calcolata tramite simulazioni numeriche 3D, lungo la larghezza di canale di due dispositivi (a) $W=10 \mu\text{m}$ e (b) $W=150 \mu\text{m}$, realizzati su un substrato di vetro. La regione attiva si estende per una zona di $X=250 \mu\text{m}$ e $Z=260 \mu\text{m}$ nel caso (a) e $Y=250 \mu\text{m}$ e $Z=400 \mu\text{m}$ nel caso (b). Le frecce rappresentano i cammini del flusso di calore.

Bibliografia Capitolo 2

- [1] J.Y.W. Seto, "The electrical properties of polycrystalline silicon films," *J. Appl. Phys.*, vol. 46, p. 5247, 1965.
- [2] G. Fortunato, D.B. Meakin, P. Migliorato, and P.G. Le Comber, "Field effect analysis for the determination of gap-state density and fermi level temperature dependence in polycrystalline silicon", *Philosophical Magazine B*, vol. 57, no. 5, pp. 573-586, 1988.
- [3] G. Fortunato and P. Migliorato, *Appl. Phys. Lett.*, vol. 49, p. 1025, 1986.
- [4] S.M. Sze, *Physics of semiconductor devices*. New York: John-Wiley and sons, second ed., 1981.
- [5] W. Shockley, "Problems related to p-n junctions in silicon," *Solid-State Electron.*, vol. 2, pp. 35-67, 1961.
- [6] A.G. Chynoweth, "Ionization rates for electrons and holes in silicon," *Phys. Rev.*, vol. 109, pp. 1537-1543, 1958.
- [7] G.A. Baraff, "Distribution functions and ionization rates for hot electrons in semiconductors," *Phys. Rev.*, vol. 128, pp. 2507-2517, 1962.
- [8] J.Y. Choi and G. Fossum, "Analysis and control of floating-body bipolar effects in fully depleted submicrometer SOI MOSFET's," *IEEE Trans. Electron Devices*, vol. 38, p. 1384-1391, 1991.
- [9] S.K. Lai, "Interface trap generation in silicon dioxide when electrons are captured by trapped holes," *J. Appl. Phys.*, vol. 54, p. 2240, 1983.
- [10] G. Fortunato, M. Cuscunà, P. Gaucci, L. Maiolo, L. Mariucci, A. Pecora and A. Valletta, "Self-heating effects in p-channel polysilicon TFTs fabricated on different substrates", *J. Korean Phys. Soc.*, in press

Capitolo 3

Tecniche di micro-fabbricazione per la realizzazione di dispositivi elettronici a larga area

In questo capitolo saranno descritte le apparecchiature e le tecniche per la fabbricazione dei dispositivi oggetto di questa tesi. Tali apparati sono collocati presso la camera pulita dell'Istituto di Fotonica e Nanotecnologie e il laboratorio dell'Istituto per la Microelettronica e i Microsistemi del CNR di Roma.

Inizieremo col presentare le tecniche di definizione dei pattern dei dispositivi attraverso la litografia ottica e le successive metodologie di rimozione dei materiali mediante attacco chimico dei semiconduttori. Saranno esplicitate le procedure per la preparazione dei campioni alle litografie, le diverse proprietà dei resist utilizzati, la tecnica del lift-off, etc .

Saranno inoltre descritti gli apparati per deposizione di film dielettrici e per la realizzazione degli strati attivi in silicio amorfo e dei film di silicio drogato con sistemi di deposizione assistiti da plasma (PECVD ed ECR-PECVD); saranno poi menzionate le tecniche per la evaporazione e la deposizione di film metallici atti a realizzare le aree di contatto e le zone di gate dei transistor mediante sistemi di sputtering ed evaporatori; si tratteranno poi gli apparati per la ricristallizzazione del silicio amorfo in policristallino con particolare attenzione nei confronti di sistemi di laser annealing.

Nella seconda parte del capitolo saranno analizzate le diverse procedure di caratterizzazione morfologica e strutturale dei materiali depositati, quali tecniche di spettroscopia nell'infrarosso (FTIR), tecniche spettroscopiche di desorbimento termico (TDS), tecniche di ellissometria e analisi di superficie mediante microscopia a forza atomica (AFM) ed elettronica (SEM).

3.1 Tecniche di micro-fabbricazione

La realizzazione dei TFTs richiede l'utilizzo delle tecnologie per la produzione di dispositivi microelettronici su larga area. Tali tecniche sono ben conosciute grazie alla maturità raggiunta dal materiale silicio nella moderna industria elettronica e sono legate principalmente alla tecnica della litografia ottica per la definizione di strutture e alle tecniche di rimozione dei diversi materiali metallici e semiconduttori mediante attacchi chimici e fisici in sistemi assistiti da plasma.

3.1.1 Litografia

La litografia è un processo di trasferimento di una struttura geometrica (*pattern*) su un film polimerico depositato su un substrato. Esso permette di selezionare specifiche regioni di una superficie e viene usato ogniqualvolta si voglia eseguire un processo, ad esempio, di deposizione o di attacco, solo in alcune zone del campione.

La litografia si basa sulla proprietà che hanno alcune sostanze polimeriche (*resist*) di interagire con la radiazione luminosa di definita lunghezza d'onda o con gli elettroni. I fotoni o gli elettroni che colpiscono un resist causano un rafforzamento dei legami tra le catene polimeriche (*cross link*) o un indebolimento dei legami molecolari, con l'effetto di modificare la solubilità del resist in specifiche soluzioni dette "sviluppi".

Esponendo alla radiazione o agli elettroni solo alcune aree di un film di resist e immergendolo successivamente nello sviluppo, si ottiene una rimozione selettiva del film. Il resist è di tipo positivo se lo sviluppo rimuove le aree esposte, la cui solubilità aumenta in seguito all'esposizione, negativo se lo sviluppo non rimuove le aree esposte, la cui solubilità invece diminuisce (figura 3.1.1).

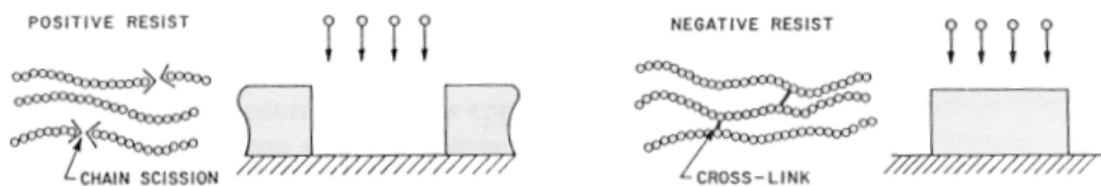


Figura 3.1.1 : Effetto della radiazione o degli elettroni su un resist positivo e negativo.

Ogni resist è caratterizzato da una specifica curva di risposta che esprime la percentuale dello spessore di resist residuo in funzione dell'energia dell'esposizione: la *sensibilità* rappresenta la soglia di energia per avere totale rimozione, mentre il *contrasto* è una misura della rapidità con cui la solubilità passa dal valore massimo al valore minimo.

Lo scopo della litografia è, dunque, quello di ottenere sulla superficie del campione una maschera protettiva di resist di forma voluta, al fine di eseguire un dato processo solo sulle regioni non

coperte del campione. Al termine del processo la maschera di resist verrà rimossa con un opportuno solvente. I processi di litografia, come del resto tutti i processi di realizzazione dei dispositivi, devono essere eseguiti in un ambiente con temperatura e umidità controllate e con basso contenuto di polvere nell'aria, per evitare che le particelle di polvere depositate sul resist provochino dei difetti nel disegno trasferito sul campione.

A seconda che la sorgente sia ottica o elettronica, le tecniche di esposizione e le caratteristiche della litografia risultano diverse. Le descriviamo brevemente qui di seguito.

Litografia ottica

In un tipico sistema di litografia ottica la sorgente è una lampada ultravioletta (nel nostro caso è a vapori di mercurio, con lunghezza d'onda di 365 nm) la cui radiazione viene fatta incidere sul campione attraverso una maschera posta a contatto con esso (vedi figura 3.1.2). La maschera è costituita da una lastra di vetro su cui è depositato uno strato metallico riflettente che riproduce il disegno da trasferire e che impedisce che le zone del resist protette dal metallo vengano colpite dalla radiazione. Il limite di risoluzione ottenibile con la litografia ottica è dovuto a fenomeni di diffrazione ed è quindi dell'ordine di qualche lunghezza d'onda della radiazione incidente. Per ottenere risoluzioni migliori si deve ricorrere alla litografia elettronica.

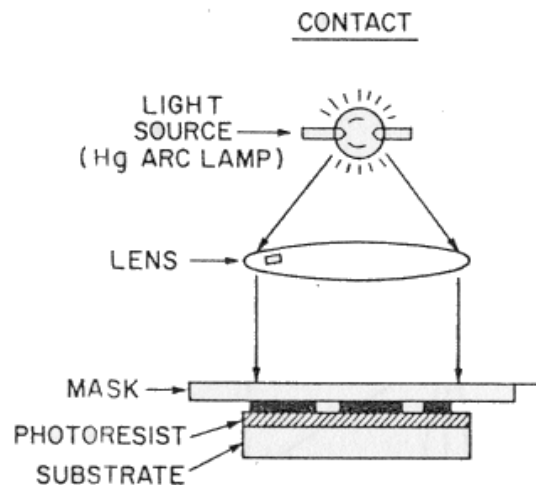


Figura 3.1.2 : Schema di un apparato di litografia ottica.

Per lavorazioni del campione che richiedono più processi litografici, occorre predisporre su ogni maschera dei riferimenti (*markers*) che ne permettano un corretto allineamento rispetto alle precedenti litografie eseguite sul campione. I markers sono tipicamente a forma di croci e di nonii, in modo da ridurre al minimo l'errore di allineamento ($<1 \mu\text{m}$). L'apparecchiatura usata per la litografia ottica, il *mask aligner*, permette di controllare tutti i parametri dell'esposizione (intensità della radiazione, tempo di esposizione, ecc.) e di realizzare l'allineamento della maschera sopra il

campione attraverso rotazioni e spostamenti micrometrici, osservati mediante un microscopio a luce filtrata.

La fotolitografia deve essere eseguita in ambienti, oltre che depolverizzati, privi di radiazione ultravioletta a cui il resist è sensibile.

Litografia elettronica

La litografia a fascio elettronico (EBL) richiede un apparato complesso, ma consente di raggiungere risoluzioni molto più spinte rispetto alla litografia ottica. L'EBL è certamente la tecnica [1] più indicata per la nanofabbricazione poiché l'elevata risoluzione, che rappresenta la sua principale caratteristica, rende possibile definire strutture di dimensioni nanometriche, essenziali per la realizzazione di dispositivi mesoscopici.

Il trasferimento del pattern sul resist avviene secondo una modalità di scrittura diretta: un fascio collimato di elettroni incide sulla superficie eseguendo una scansione delle regioni da impressionare per riprodurre il disegno. La litografia elettronica è estremamente flessibile e versatile poiché è possibile programmare il fascio per realizzare tracciati di forma arbitraria sul film di resist depositato su materiali di varia natura, forma e dimensioni.

Oltre alla scrittura diretta sui singoli campioni, la tecnica di EBL può essere impiegata per la realizzazione delle maschere usate nella litografia ottica.

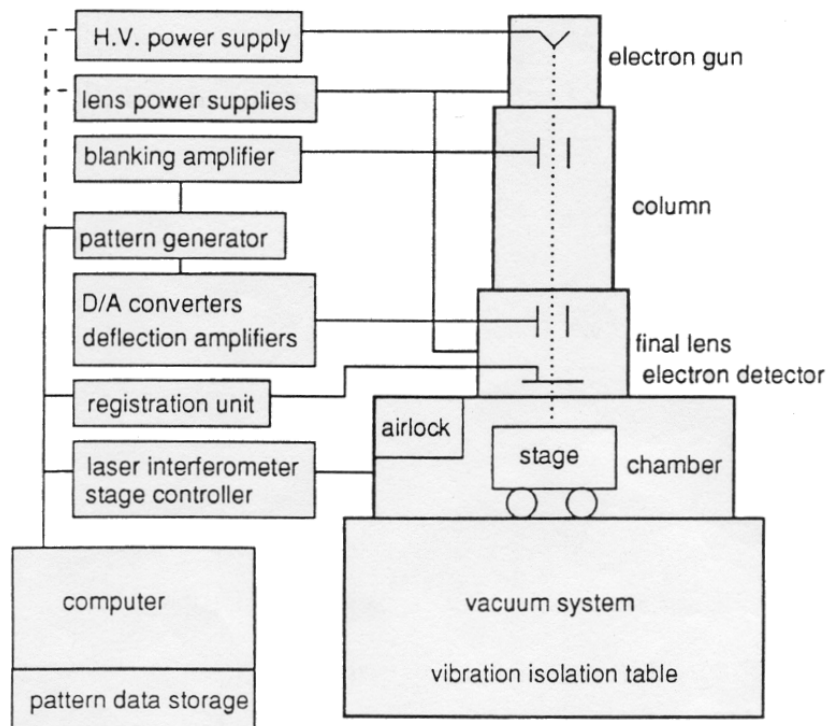


Figura 3.1.3 : Diagramma a blocchi delle principali componenti di un tipico apparato di litografia a fascio elettronico.

Gli elementi che costituiscono un apparato di litografia a fascio elettronico sono mostrati nello schema della figura 3.1.3. Tra questi i principali sono la colonna, la camera di esposizione, il sistema di vuoto ed il sistema di controllo.

La colonna è la parte del sistema nella quale si forma il fascio elettronico. E' formata dalla sorgente, da un sistema di lenti elettromagnetiche per far convergere il fascio, da un meccanismo per defletterlo, da un otturatore elettrostatico per interromperlo, da una serie di diaframmi che ne limitano l'apertura, da un sistema di correzione dell'astigmatismo e delle aberrazioni, da un sistema di allineamento del fascio, da un misuratore della corrente, da un rivelatore di elettroni per la messa a fuoco, per la calibrazione della deflessione e per l'identificazione dei markers di allineamento.

La sorgente è costituita da un filamento che emette elettroni per emissione di campo o per effetto termoionico. La tensione di accelerazione degli elettroni è di alcune decine di kV. I parametri che caratterizzano la sorgente sono la dimensione ($\sim 10\text{-}20\ \mu\text{m}$), la luminosità, ossia la corrente emessa per unità di superficie e di angolo solido ($\sim 10^6\div 10^8\ \text{A/cm}^2\ \text{sr}$), e la distribuzione in energia (2-3 eV). La colonna deve essere di materiale conduttivo per evitare che accumuli di carica deflettano in modo incontrollato il fascio. Il vuoto deve essere spinto ($P < 10^{-8}$ Torr) nella colonna e nella camera per poter mantenere collimati fasci di elevata energia ed evitare un rapido degrado della sorgente. L'apparato poggia su un basamento antivibrazione e la temperatura dell'ambiente deve essere mantenuta costante per evitare fluttuazioni della corrente del fascio o dilatazioni delle diverse parti del sistema.

Il campione è montato su un carrello che viene inserito in una camera di carico e da questa viene trasferito nella camera di esposizione posta sotto la colonna. Il carrello viene mosso mediante due motori micrometrici nel piano ortogonale al fascio e la sua posizione è determinata attraverso un interferometro laser.

Un computer gestisce completamente il sistema e controlla la posizione del carrello e la deflessione del fascio di elettroni per riprodurre il pattern contenuto in un file in formato binario. La frequenza con cui può essere deflesso o interrotto il fascio è dell'ordine di 10 MHz.

Il fascio incidente sul campione ha una sezione circolare con un profilo di intensità di tipo gaussiano, la cui ampiezza a metà altezza d_g rappresenta il diametro del fascio. Il suo valore teorico ($d_g = d/M^{-1}$) è dato dal rapporto tra la dimensione della sorgente e la demagnificazione del sistema di collimazione. Il valore del diametro del fascio è caratteristico del sistema considerato e può variare da alcuni nanometri a decine di nanometri.

Spieghiamo adesso perché la dimensione minima ottenibile con la litografia elettronica è maggiore della dimensione del fascio di elettroni. Nella litografia elettronica il fattore limitante la risoluzione non è la diffrazione (la lunghezza d'onda associata ad un elettrone di 10 keV è dell'ordine

dell'Angstrom) ma piuttosto la diffusione elettronica. Penetrando nel resist e nel substrato gli elettroni subiscono collisioni e perdono progressivamente energia attraverso la produzione di elettroni secondari. Questi processi provocano un allargamento del fascio che può essere limitato utilizzando film più sottili di resist o aumentando la tensione di accelerazione degli elettroni. Una simulazione dell'allargamento del fascio [2] è riportata nella figura 3.1.4.

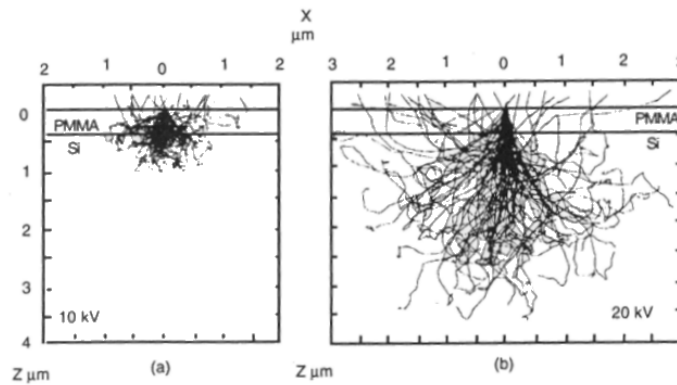


Figura 3.1.4 : Simulazione Monte Carlo della diffusione di elettroni nel resist e nel substrato, a 10 kV e 20 kV.

Di conseguenza le regioni esposte avranno una dimensione maggiore di quella nominale. Inoltre alcuni elettroni subiscono diffusione a grande angolo (*backscattering*) e si propagano lontano dal centro del fascio anche per alcuni micron. La distribuzione di carica del fascio è quindi la sovrapposizione delle due gaussiane associate ai due diversi processi di diffusione, come è mostrato in figura 3.1.5.

La dose di carica depositata in una regione può, quindi, essere maggiore di quella aspettata in quanto risente dei contributi degli elettroni diffusi indietro dalle regioni circostanti. In questo fenomeno di sovra-esposizione consiste l'effetto *prossimità* [3] che provoca un allargamento delle aree esposte ed una perdita di definizione. Una tecnica di correzione consiste nel dividere la regione da esporre in aree più piccole e per ciascuna calcolare la dose in modo che la dose integrata sia pari a quella ottimale.

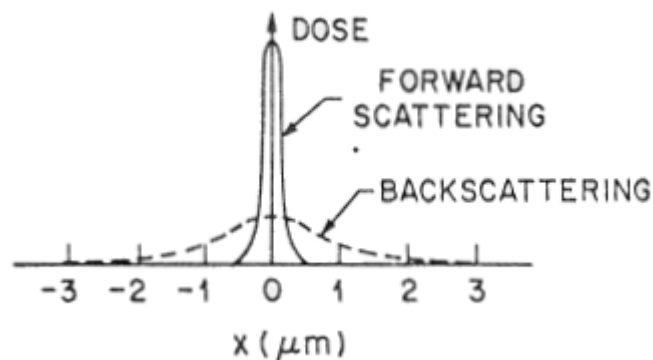


Figura 3.1.5 : Distribuzione della dose nel resist per effetto dello scattering diretto e inverso.

Il processo di scrittura sul campione o sulla maschera avviene combinando le deflessioni del pennello elettronico con gli spostamenti del carrello nella camera. La superficie del campione viene suddivisa in regioni quadrate, dette *fields*, che vengono esposte in successione. Mantenendo fisso il carrello, il fascio viene deflesso all'interno di un field, eseguendo una scansione vettoriale delle aree che formano il disegno. Terminata l'esposizione del field il carrello viene spostato per posizionare il field successivo sotto il fascio di elettroni e continuare l'esposizione.

I punti di debolezza della tecnica di EBL sono rappresentati dalla bassa velocità, dalla complessità e dai costi di installazione e di utilizzo. La bassa resa dell'esposizione è legata al carattere sequenziale della scrittura diretta: i tempi di esposizione crescono linearmente con la superficie esposta e quadraticamente con la risoluzione, risultando ordini di grandezza superiori rispetto a quelli della litografia ottica in cui tutto il disegno è trasferito interamente nel breve tempo di un irraggiamento. La complessità dell'EBL richiede una particolare attenzione nella regolazione e nell'uso della macchina; le istruzioni ed i dati necessari per eseguire un'esposizione possono essere forniti al computer di controllo sia sotto forma di un file di lavoro (*jobfile*) sia direttamente dall'operatore che in ogni momento può intervenire manualmente.

3.1.2 Attacco chimico

L'attacco, o *etching*, è una delle tecniche fondamentali nel trattamento dei materiali per la microelettronica [4]. Con il termine *etching* si indica il generico processo di rimozione del materiale - sia esso semiconduttore, isolante o metallico - che interviene nella realizzazione di un dispositivo. Qui di seguito vengono descritte due usuali tecniche di attacco, in ambiente gassoso (attacco a ioni reattivi) e liquido (attacco anisotropo bagnato), utilizzate per realizzare i dispositivi oggetto di questo lavoro.

Attacco a ioni reattivi

L'attacco in ambiente gassoso (*dry etching*) si realizza attraverso una serie di tecniche basate su due meccanismi di etching: i) il processo fisico, non selettivo, di espulsione di molecole causato dal bombardamento ionico e ii) il processo chimico, selettivo, di reazione degli ioni del plasma con la superficie.

L'attacco a ioni reattivi (*reactive ion etching* o *RIE*) è una tecnica intermedia che combina in modo sinergico i due processi chimico-fisici. L'apparato del RIE, schematizzato in figura 3.1.6, consiste in un reattore di plasma, formato da due elettrodi piani e paralleli posti in una camera da vuoto, dotata di un sistema di introduzione dei gas e di un sistema di pompaggio.

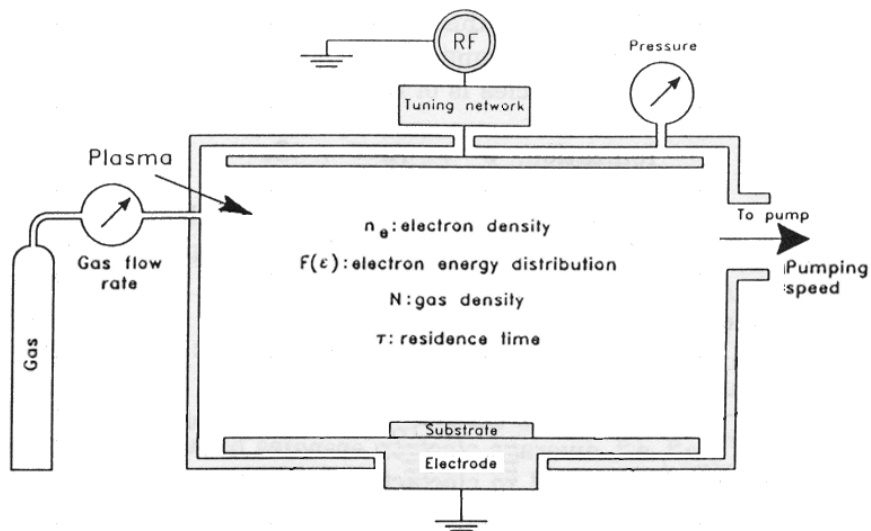


Figura 3.1.6 : Schema di un apparato di RIE.

Tra gli elettrodi è applicata una tensione alternata fornita da un generatore di radiofrequenza, il quale determina una corrente di elettroni. Questa provoca la ionizzazione dei gas presenti in camera e la formazione di un plasma che emette una scarica caratteristica. Le specie reattive ionizzate o neutre possono combinarsi con il substrato per formare prodotti volatili che evaporano, provocando l'etching. Il plasma formato è costituito da un insieme di ioni positivi e negativi ed è

complessivamente neutro. La radio-frequenza, usata per creare gli ioni e non per accelerarli ad alte energie, permette di operare a pressione più bassa rispetto alle scariche ottenute con tensioni continue. I plasmi sono debolmente ionizzati, valendo il rapporto tra specie ionizzate e neutre $10^{-6} - 10^{-4}$. Nei trattamenti di etching per la realizzazione di dispositivi, i plasmi usati sono caratterizzati da una pressione compresa tra 1-100 mTorr, da una concentrazione elettronica $n_e = 10^9 - 10^{12} \text{ cm}^{-3}$ e da una energia elettronica media kT_e compresa tra 1-10 eV. Questo riflette il fatto che il plasma è un sistema lontano dall'equilibrio, perché la temperatura elettronica è molto più alta della temperatura degli ioni del gas ($T_e/T_{gas} \approx 100$). La presenza di specie attive all'interno di un gas tiepido distingue il dry etching dai processi termici convenzionali. Un altro parametro importante per le proprietà del plasma è il rapporto tra il campo elettrico e la pressione E/P , che è legato all'energia media degli elettroni nel plasma. Infatti aumentando il campo, gli elettroni acquistano energia poiché aumenta la loro velocità; d'altra parte un aumento della pressione riduce l'energia perché si riduce il cammino libero medio degli elettroni, aumentando il numero di collisioni attraverso le quali essi perdono energia. Una caratteristica del sistema RIE è la formazione di una polarizzazione negativa indotta dalla radiofrequenza, sull'elettrodo su cui poggia il campione. La ragione è la differente mobilità degli elettroni, molto maggiore di quella degli ioni. Il flusso di elettroni verso l'elettrodo risulta maggiore di quello degli ioni, generando uno svuotamento di elettroni nel plasma che acquisisce un potenziale positivo, essenzialmente uniforme, attraverso tutto il volume della scarica, essendo il plasma un buon conduttore. Nella sottile regione scura tra la scarica e l'elettrodo cade tutta la differenza di potenziale: gli ioni positivi che raggiungono questa regione vengono accelerati perpendicolarmente verso il campione o l'elettrodo. La situazione è mostrata in figura 3.1.7.

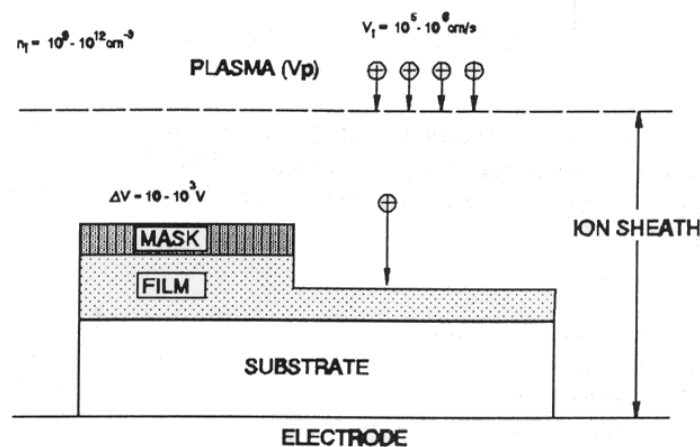


Figura 3.1.7 : Gli ioni positivi, che per diffusione giungono in prossimità del campione, vengono accelerati dalla differenza di potenziale tra plasma e campione incidendo quasi perpendicolarmente alla superficie. Sono riportati i valori tipici dei parametri che intervengono nel processo.

Questo fatto spiega la caratteristica di forte anisotropia dell'etching in RIE, che rende l'attacco altamente direzionale: l'attacco procede in modo ortogonale alla superficie e le pareti che si formano possono essere verticali. Nella figura 3.1.8 è mostrato il confronto tra il profilo anisotropo tipico di un attacco in RIE e quello isotropo caratteristico degli attacchi chimici bagnati, in cui si ha un effetto di rimozione di materiale anche dalle regioni coperte dalla maschera, in prossimità di un'apertura (*underetching*).

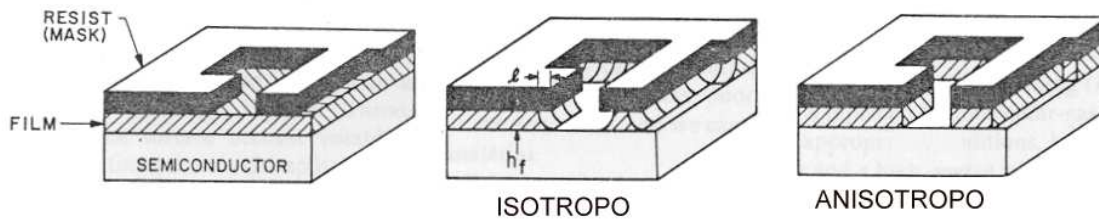


Figura 3.1.8 Profilo isotropo e anisotropo ottenuti rispettivamente con l'etching bagnato e con RIE. Nel caso isotropo l'attacco procede ugualmente in tutte le direzioni, rimuovendo materiale anche sotto i bordi della maschera (*underetching*) fino ad una distanza uguale alla profondità dello scavo. Nel secondo caso le pareti sono pressoché verticali.

La caratteristica che rende il RIE una tecnica molto versatile è la possibilità di ottenere attacchi che siano al tempo stesso molto selettivi e altamente direzionali. La selettività dell'attacco è dovuta alla chimica degli ioni e dei radicali contenuti nel plasma, i quali possono reagire solo con i materiali che abbiano definita energia di legame. Scegliendo opportunamente i gas o le miscele di gas, si possono realizzare plasm che attaccano un tipo di materiale molto più velocemente rispetto ad altri, usati come maschere per il processo. Il rapporto tra le velocità di attacco dei materiali è una misura della selettività.

La chimica dell'etching in plasma è molto sviluppata e complessa. Per ognuno dei materiali che intervengono nella produzione di circuiti integrati esistono miscele differenti per composizione e tipi di gas, alcuni scelti per fornire le specie reattive, altri inerti per assistere il meccanismo di etching anisotropo. I radicali liberi interagiscono con la superficie formando dei prodotti volatili portati via dal sistema di pompaggio. I prodotti non volatili si depositano dando luogo alla formazione di polimeri. Per rimuovere i polimeri, i resist, od i materiali organici, si usa ossigeno che forma dei sottoprodotti volatili (ossido di carbonio ed anidride carbonica).

La presenza di gas contenenti cloro e/o fluoro come specie reattiva dominante è la caratteristica comune delle miscele per l'attacco di semiconduttori o metalli.

L'apparato di RIE permette di ottenere profondità d'attacco uniformi ed ottima riproducibilità grazie alla possibilità di avere un accurato controllo dei parametri che determinano le caratteristiche del plasma che opera il processo. Dalla potenza della radiofrequenza dipendono la corrente e la tensione tra gli elettrodi. La variazione della frequenza modifica il numero e l'energia degli ioni che

seguono il campo variabile, cambiando il flusso e l'energia del bombardamento. I flussi di gas, la velocità di pompaggio e la pressione sono correlati tra loro e determinano il tempo di permanenza delle specie reattive in camera e la cinetica della reazione.

I profili degli etching sono tipicamente anisotropi, ma sono sensibili alla composizione e alle condizioni del plasma. Ridurre l'anisotropia dell'attacco, ad esempio, può risultare utile per alcuni processi di fabbricazione, che richiedono profili con pareti nascoste dalla maschera e leggermente inclinate verso il basso.

Per concludere evidenziamo un inconveniente della tecnica di etching assistito da plasma, consistente nel danneggiamento della superficie esposta al bombardamento ionico con creazione di difetti, vacanze e impurezze. Il peso di questo danneggiamento non può essere esaminato in termini generali, dipendendo da un gran numero di fattori e va valutato, ove possibile, in base agli effetti prodotti sulle proprietà del sistema.

3.2 Lift-off

La procedura denominata *lift-off* e' una tecnica ampiamente utilizzata nei processi di micro e nanofabbricazione. Essa si compone di un primo passo litografico e di un secondo che prevede la deposizione di materiale che aderisce solamente alle zone lasciate scoperte successivamente allo sviluppo del resist. Il risultato è quello di ottenere, quindi, una deposizione localizzata del materiale desiderato sul substrato con un profilo ben netto e controllato. Tali caratteristiche rendono il processo particolarmente indicato per la realizzazione di maschere (tipicamente metalliche) da usare per successivi attacchi. La procedura e' schematicamente descritta nella seguente figura 3.2.1.

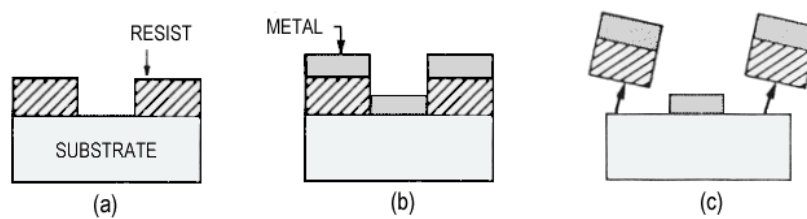


Figura 3.2.1 : Processo di lift-off. Sul substrato con il resist esposto e sviluppato (a) viene depositato uno strato metallico (b) che viene rimosso selettivamente dalle aree con il resist mediante un solvente (c).

Come primo passo si esegue un processo completo di litografia (elettronica od ottica), ovvero la stesura di un resist positivo sul substrato, la sua esposizione e sviluppo (a). Quindi il campione viene collocato in una camera di evaporazione dove viene depositato il materiale di interesse (b). Infine immergendo il campione in acetone, che agisce da solvente, si elimina assieme al resist il materiale sovrastante (c) [9].

3.3 Tecniche di deposizione di film sottili

Negli ultimi dieci anni le tecniche di deposizione da fase vapore di film sottili si sono ulteriormente perfezionate e raffinate, sia per quanto concerne le tecnologie di processo ed i materiali depositati, sia per quanto riguarda il numero ed i tipi di applicazioni.

Le tecniche di deposizione sotto vuoto di film sottili possono essere suddivise in due famiglie principali, dette PVD (*Physical Vapor Deposition*) e CVD (*Chemical Vapor Deposition*).

Nelle tecniche PVD i vapori che condensando realizzano il film sono ottenuti con mezzi fisici, mentre nelle tecniche CVD i vapori sono ottenuti mediante dissociazione di opportune specie gassose. La sostanziale differenza tra le due tecniche è il tipo di precursore, rispettivamente solido e gassoso, che consente la formazione del film. Entrambe le tecniche PVD e CVD consentono la creazione di rivestimenti con proprietà elettriche e meccaniche che dipendono sensibilmente dai parametri del processo come temperatura, pressione di deposizione, concentrazione dei gas,

geometria della camera di deposizione, ecc. E' proprio questa forte dipendenza che ha portato alla diversificazione degli apparati di deposizione e ha spinto verso nuovi studi per trovare le migliori condizioni di deposizione in termini di qualità dei film prodotti.

3.3.1 Tecniche di deposizione fisica da fase vapore (PVD)

Con tecniche PVD è possibile realizzare film sottili dei più disparati materiali per applicazioni microelettroniche (contatti ohmici, resistori e conduttori, contatti a barriera Schottky), ottiche, sensoristiche e biomedicali.

Le principali tra queste tecniche sono:

1. Evaporazione termica
2. Evaporazione a fascio elettronico
3. Sputtering

Ciò che accomuna queste tecniche è che si basano su trasformazioni di fase del materiale con cui si vuole realizzare il film sottile, che coinvolgono la fase vapore. Il materiale di partenza, in forma solida, deve essere vaporizzato e in seguito condensato su un substrato nella forma di film sottile.

Nelle prime due tecniche l'atomizzazione del materiale si ottiene con mezzi termici (riscaldamento), nell'ultima meccanicamente, con un bombardamento da ioni gassosi energetici.

Evaporazione termica

L'evaporazione termica in vuoto è una tecnica utilizzata per la deposizione controllata di film sottili di diversi materiali tra i quali ossidi e metalli.

La sostanza da evaporare, *carica di evaporazione*, è posta in un contenitore, il *crogiolo*, costituito generalmente da un nastro di un metallo avente alta temperatura di fusione (tungsteno, molibdeno o tantalio), opportunamente sagomato, racchiuso in una camera di deposizione in cui è praticato un alto vuoto, utilizzando un sistema di pompaggio scelto opportunamente in base alla geometria della camera.

Il crogiolo, riscaldato per effetto Joule a seguito del passaggio di un'elevata corrente elettrica (centinaia di Ampère), trasmette il calore necessario all'evaporazione della sorgente. Gli atomi, evaporati dalla sorgente, diffondono nella camera di deposizione e condensano andando a contatto della superficie del substrato.

L'evaporazione può avvenire da fase liquida o da fase solida. La maggior parte dei metalli, all'aumentare della temperatura, diventano liquidi prima di raggiungere un valore pari alla tensione di vapore. Alcuni, come ad esempio Cr, Ti, Mo, invece, raggiungono una tensione di vapore abbastanza elevata prima ancora di fondere e pertanto sublimano.

Mentre i metalli evaporano in genere come atomi singoli ed a volte come gruppi (*cluster*) di atomi, i composti raramente evaporano come molecole, ma spesso si dissociano ed i componenti evaporano con velocità differenti di partenza. Di conseguenza la composizione del film depositato generalmente differisce da quella della carica di partenza.

Nei casi peggiori uno dei componenti evapora molto più velocemente dell'altro, che resta come residuo solido o liquido; in questi casi occorre evaporare separatamente i componenti. I componenti delle leghe metalliche (ad es. Ni e Cr) evaporano quasi indipendentemente l'uno dall'altro: se le loro tensioni di vapore alla temperatura cui è eseguita l'evaporazione sono troppo differenti, il film depositato avrà una composizione arricchita del componente a maggiore tensione di vapore. Per ottenere la composizione desiderata occorre partire da una carica di evaporazione più ricca del componente meno volatile.

In genere, i substrati sono planari, cosicché la quantità di materiale che si deposita nei vari punti del substrato varia con il coseno dell'angolo formato tra la perpendicolare al substrato e la congiungente il punto considerato con la carica di evaporazione. Lo spessore d del film, inoltre, varia come l'inverso del quadrato della distanza substrato-sorgente. Considerando infine il tipo di sorgente evaporante, rispettivamente puntiforme o superficiale si ottengono le relazioni (3.3.1):

$$\frac{d}{d_0} = \frac{1}{[1 + (l/h)^2]^{3/2}} \quad \text{oppure} \quad \frac{d}{d_0} = \frac{1}{[1 + (l/h)^2]^2} \quad (3.3.1)$$

in cui h rappresenta la distanza in verticale tra la sorgente ed il substrato, l la distanza radiale sul substrato dal punto posto sulla verticale della sorgente, dove si raggiunge lo spessore massimo d_0 (figura 3.3.1). Queste equazioni si riferiscono al caso ideale di una sorgente puntiforme uniforme e di una piccola area evaporante su di un piano parallelo.

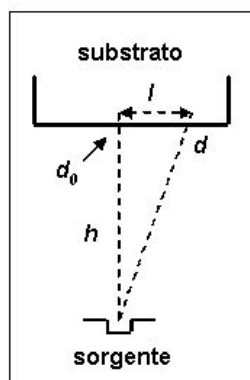


Figura 3.3.1 : *Variazione dello spessore con la posizione.*

Alcune soluzioni, utilizzabili per avere buona uniformità nella stesura del film, prevedono la rotazione dei substrati e/o la loro disposizione su un port substrati emisferico opportunamente collocato rispetto alla sorgente.

La purezza del film depositato dipende da tre fattori: purezza della carica di evaporazione, contaminazioni indotte dal crogiolo e presenza di gas residui nella camera di deposizione.

Il materiale che costituisce il crogiolo può reagire chimicamente o legarsi con il materiale da evaporare (come ad esempio il cromo o l'alluminio con il tungsteno), o rilasciare gas come ossigeno, azoto o idrogeno; una scelta opportuna del tipo di crogiolo ed un accurato degassaggio prima di iniziare la deposizione riducono il rischio di contaminazione. Il terzo fattore dà luogo a reazioni chimiche sulla superficie del substrato i cui prodotti sono impurezze inglobate nel film con una concentrazione direttamente proporzionale alla pressione ed inversamente proporzionale alla velocità di deposizione (spessore depositato nell'unità di tempo).

In alcuni processi, ad esempio deposizione di film di ossidi o nitruri, la contaminazione da gas residui è ottenuta volutamente per controllare la stechiometria del film.

Evaporazione da cannone elettronico

Con la tecnica di evaporazione da cannone elettronico è possibile evaporare elementi puri, composti, leghe, materiali a bassa tensione di vapore (tungsteno, molibdeno, carbone), buoni conduttori termici, come rame ed alluminio, e leghe anche con grandi differenze tra la tensione di vapore dei componenti.

In un cannone elettronico un fascio di elettroni emesso da un filamento incandescente di tungsteno è accelerato da un opportuno campo elettrico in modo da colpire la superficie della sorgente di cui si vuole provocare l'evaporazione (figura 3.3.2).

Il valore J della corrente, costituita dagli elettroni che lasciano il filamento incandescente per raggiungere l'anodo, aumenta principalmente con l'aumentare della temperatura del filamento, secondo la legge dell'emissione termoionica (equazione di Richardson) (3.3.2):

$$J = AT^2 \exp\left(\frac{-e\phi}{kT}\right) \quad (3.3.2)$$

dove A è la costante di Richardson ($120 \text{ A}\cdot\text{cm}^{-2} \text{ K}^{-2}$), T la temperatura, ϕ la funzione lavoro del metallo, e la carica dell'elettrone e k la costante di Boltzmann.

Tuttavia all'aumentare della temperatura il valore della massima corrente ottenibile dipende anche dal campo elettrico esistente tra anodo e filamento, secondo l'equazione di Child (3.3.3):

$$J_{\max} = \frac{4\epsilon_0}{9} \sqrt{\frac{2e}{m}} \frac{V^{3/2}}{d^2} \quad (3.3.3)$$

dove V e d sono rispettivamente la tensione e la distanza tra anodo e catodo, ed m è la massa dell'elettrone.

Le parti essenziali di una sorgente a cannone elettronico pertanto sono (figura 3.3.2):

- il filamento emettitore di elettroni, montato sul catodo
- l'anodo con il crogiolo
- il magnete di deflessione per il controllo della traiettoria del fascio elettronico

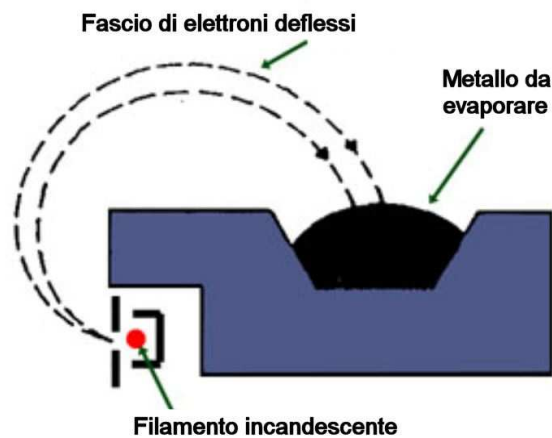


Figura 3.3.2 : Schema di una sorgente a cannone elettronico.

Come mostrato in figura, la tensione necessaria all'accelerazione del fascio elettronico viene applicata tra il *filamento* (catodo) ed il *crogiolo* (anodo). Per evitare che il materiale evaporato si depositi sul cannone elettronico, il filamento è di solito disposto al di sotto del crogiolo; inoltre la presenza di un campo magnetico generato da un *magnete permanente* costringe gli elettroni a percorrere una traiettoria curva (solitamente di 180° o di 270°).

Il sistema può essere reso, in alcuni casi, molto versatile per la possibilità di montare sorgenti a più crogioli con diverse capacità, muovendoli mediante passanti di moto rotativo o lineare, oppure con motorini elettrici sottovuoto. A seconda che si metta solo uno dei crogioli sotto il fascio di elettroni, oppure si faccia deflettere il fascio su uno o l'altro crogiolo, è possibile depositare sequenzialmente o contemporaneamente più materiali.

Sputtering

Nella tecnica dello sputtering il materiale da depositare (target) viene bombardato con particelle energetiche (ioni) che causano il distacco di atomi o molecole, che poi vanno a depositarsi sulle superfici dei substrati. Le particelle rimosse dal target arrivano sul substrato con energie molto maggiori di quelle evaporate con i metodi in precedenza descritti e questa caratteristica, in genere, influisce favorevolmente sulla qualità dello strato depositato.

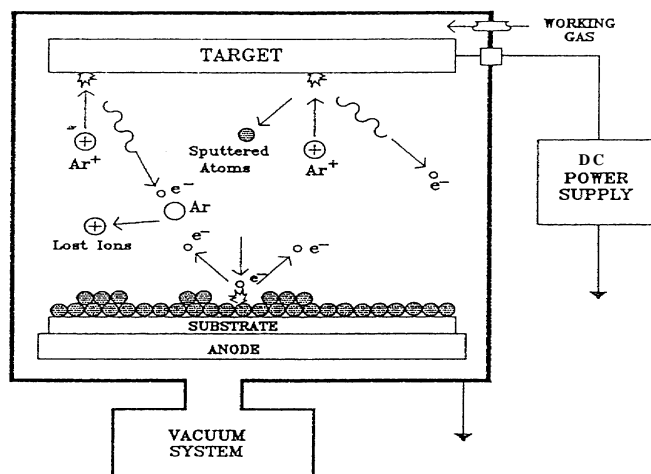


Figura 3.3.3 : *Schema dello sputtering.*

Lo schema di base (figura 3.3.3) di un sistema di sputtering è composto da una camera di deposizione in cui è praticato un alto vuoto (10^{-6} - 10^{-7} mbar) mediante una pompa turbomolecolare, da due elettrodi disposti orizzontalmente, generalmente a forma di disco, affacciati a qualche centimetro di distanza tra loro, dei quali uno è costituito dal materiale che si vuole depositare, il *target*, e l'altro è il portasubstrati, l'*anodo*.

Le diverse varianti del sistema differiscono per il modo con cui si fornisce energia alle particelle *proiettile*: accelerando ioni con un campo elettrico in continua si ha la versione base detta *sputtering DC*; impiegando un campo rapidamente variabile nel tempo si ha lo *sputtering a radiofrequenza (RF)*; modificando infine la traiettoria delle particelle cariche con un magnete si ha il *magnetron (DC o RF)*.

Un'ulteriore alternativa è poi passare da un sistema a diodo, con due soli elettrodi, ad un sistema a triodo, nel quale un filamento supplementare emette elettroni per effetto termoionico allo scopo di sostenere la scarica tra gli elettrodi.

Un'interessante variante della tecnica di sputtering è lo *sputtering reattivo* che consiste nell'immettere nella camera di processo gas reattivi (ossigeno, azoto, metano, H₂S) puri o miscelati opportunamente con il gas nobile. In questo modo è possibile compensare eventuali perdite di stechiometria nello sputtering di composti (rispettivamente ossidi, nitruri, carburi e solfuri), o addirittura depositare film stechiometrici di questi composti partendo da target puri metallici. Un parametro importante per stabilire le condizioni di deposizione è l'*efficienza (o resa) di sputtering*, definita dal rapporto tra numero medio di particelle emesse e ioni incidenti (figura 3.3.4). La resa di sputtering dipende dal tipo di target ed aumenta con la massa e l'energia della specie bombardante.

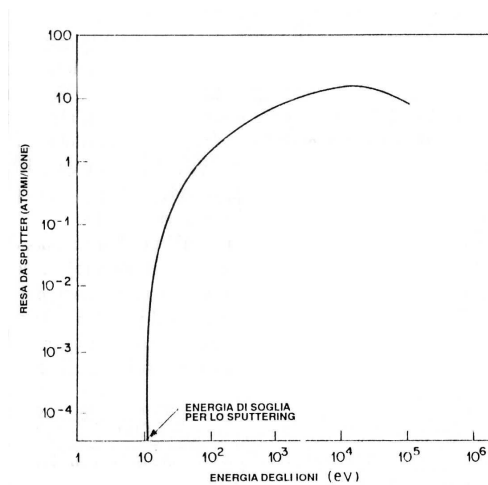


Figura 3.3.4 : Resa di Sputtering.

I vantaggi di questa tecnica rispetto all'evaporazione sono principalmente:

- migliore aderenza dello strato depositato al substrato
- miglior controllo dello spessore
- migliore sfruttamento del materiale di partenza
- grande versatilità nella scelta dei materiali e dei substrati
- film depositati con la stessa composizione chimica del target

3.4 ECR-PECVD

Una tecnica per produrre film dielettrici di alta qualità e buone proprietà meccaniche ed elettriche, indispensabili per poterli impiegare nelle applicazioni di micro e optoelettronica è la tecnica di deposizione chimica da fase vapore assistita da plasma in condizioni di risonanza elettronica di ciclotrone (*ECR-PECVD*) che si avvale di una deposizione remota e di un efficace bombardamento ionico.

Come si può osservare dalla figura 3.4.1, in cui è mostrata una rappresentazione schematica del reattore ECR-PECVD, il substrato su cui si ha la crescita del film è disaccoppiato dal plasma, ossia le reazioni chimiche, che formano i precursori di crescita, avvengono in una zona (*camera di deposizione*) separata da quella in cui si ha l'innesco del plasma (*camera ECR*).

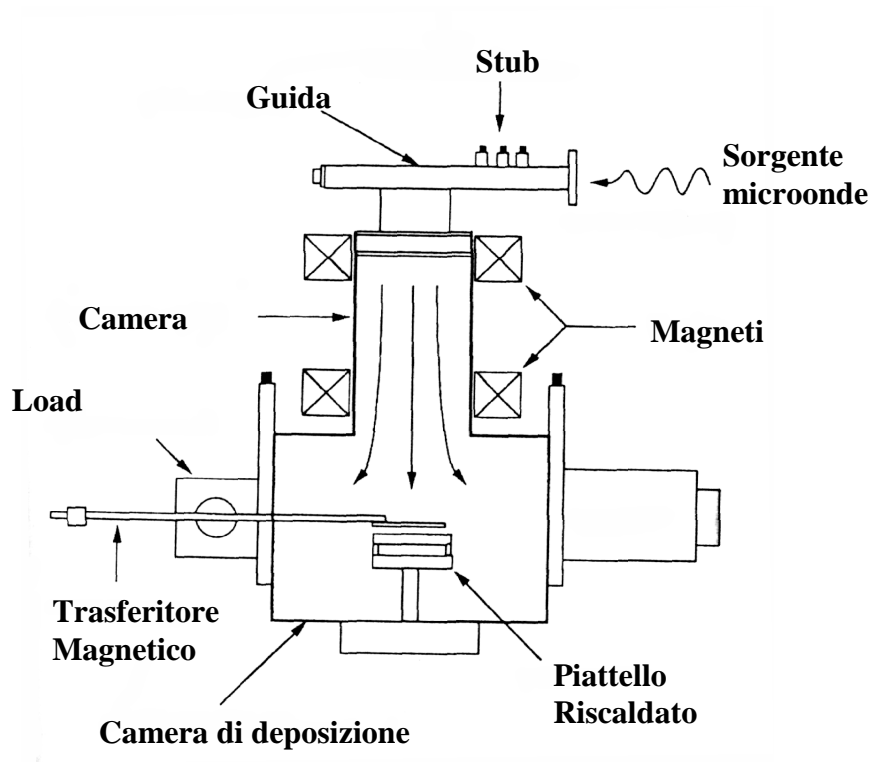


Figura 3.4.1 : Rappresentazione schematica della configurazione del reattore ECR-PECVD.

La deposizione, condotta a bassa pressione, a bassa temperatura ed in ambiente di ultra alto vuoto (UHV), per ridurre al minimo la presenza di elementi contaminanti quali carbonio ed ossigeno, avviene inviando all'interno della camera di deposizione opportune miscele di gas che subiscono la dissociazione per mezzo di un'eccitazione elettrica a microonde. La scelta di adeguate condizioni di deposizione quali temperatura, pressione dei gas reagenti, potenza delle microonde, intensità del campo magnetico statico prodotto dai magneti permanenti, fanno sì che le specie reattive, generate nel plasma, si combinino sulla superficie del substrato per formare il film desiderato.

La bassa temperatura di deposizione, requisito indispensabile per rendere il processo compatibile con l'utilizzo di una vasta gamma di materiali, è resa possibile sia grazie all'efficienza della sorgente ECR sia grazie alla possibilità di dissociare indipendentemente i gas reagenti; come la figura 3.4.1 mostra, il sistema consente di inserire i gas con maggiore energia di dissociazione ed eccitazione direttamente nella *testa ECR* dove ha luogo il plasma mentre quelli con minore energia

di dissociazione e di eccitazione, quindi maggiormente reattivi, direttamente nella camera di deposizione.

In questa tecnica, poichè il plasma generato da una sorgente ECR è dotato di un'elevata densità ionica e di una moderata energia degli ioni, non si creano difetti microscopici alla superficie del substrato a seguito di un eccessivo bombardamento ionico.

Per una tipica sorgente ECR si ha, infatti, un flusso di ioni circa 10 volte più grande rispetto a quello prodotto da un plasma generato da una sorgente a radio-frequenza di ordine pari a 1 mA/cm^2 mentre l'energia degli ioni è $10 - 50 \text{ eV}$ [10].

Nel reattore di deposizione (figura 3.4.1) il plasma a microonde è generato nella zona di sorgente (*camera ECR*), utilizzando l'effetto di risonanza di ciclotrone degli elettroni.

Esternamente alla camera ECR sono posizionati elettromagneti che producono un campo magnetico statico all'interno della camera stessa.

Gli elettroni liberi del plasma muovendosi nel campo magnetico subiscono l'azione della forza di Lorentz, esprimibile come:

$$|\vec{F}| = e|\vec{v} \times \vec{B}| = evB \sin(\alpha)$$

dove α è l'angolo formato dalla traiettoria dell'elettrone con le linee di induzione magnetica B , e è la carica dell'elettrone, v la velocità dell'elettrone.

Sotto questa condizione possono verificarsi i seguenti casi:

- velocità degli elettroni inizialmente parallela alle linee del campo magnetico, quindi l'elettrone non subisce alcuna azione di forza essendo $\alpha = 0$
- velocità degli elettroni inizialmente ortogonale alle linee del campo magnetico: quindi l'elettrone verrà a descrivere una traiettoria circolare contenuta nel piano ortogonale alle linee di campo (figura 3.4.2) e di raggio $r = m_e v_{\perp} / eB$

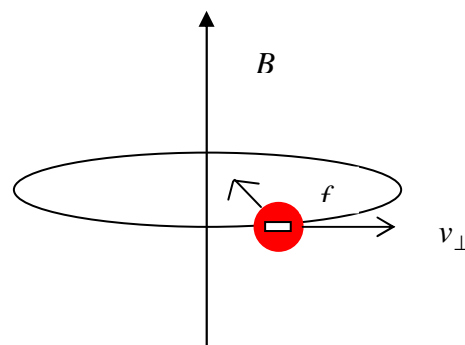


Figura 3.4.2 : Traiettoria dell'elettrone con velocità ortogonale alle linee del campo.

- velocità degli elettroni inizialmente obliqua rispetto alle linee di campo magnetico: l'elettrone verrà a percorrere una traiettoria elicoidale a causa della componente di velocità parallela alle linee di campo che si aggiunge alla velocità del moto rotatorio impresso dalla forza elettromagnetica (figura 3.4.3)

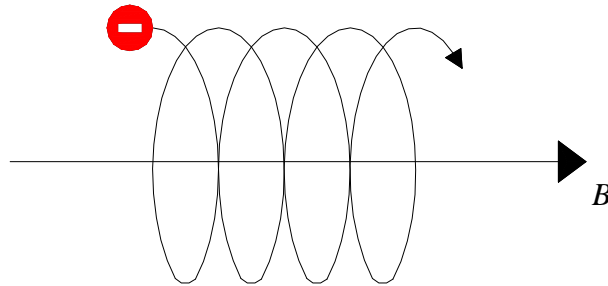


Figura 3.4.3 : Traiettoria dell'elettrone con una velocità v .

L'equazione del raggio può anche essere espressa in termini dell'energia cinetica degli elettroni KE :

$$r = \sqrt{2m_e KE} / eB$$

Da questa relazione si comprende che gli ioni, con più alta energia e con massa maggiore rispetto agli elettroni, compiono orbite più ampie e non hanno effetto, in termini di collisioni, sulle molecole del gas da dissociare.

La frequenza di rotazione degli elettroni, anche detta frequenza di ciclotrone, è:

$$\omega = eB/m_e$$

se tale frequenza è uguale a quella delle microonde si ha risonanza, cioè gli elettroni, poiché le linee di forza del campo elettrico delle microonde e le linee di forza del campo magnetico statico sono perpendicolari tra loro, vengono accelerati e vanno a percorrere una traiettoria a spirale crescente (figura 3.4.4) fino a quando non collidono con una molecola del gas reagente presente nella camera; dalla collisione si generano specie eccitate neutre, radicali liberi, ioni ed elettroni che a loro volta danno luogo ad ulteriori collisioni, consentendo un'efficace dissociazione dei gas di processo.

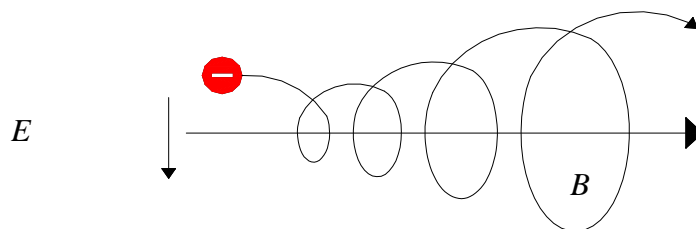


Figura 3.4.4 : Traiettoria degli elettroni in risonanza di ciclotroni.

Un elevato grado di decomposizione dei gas e l'elevata concentrazione di specie eccitate e radicali nel plasma generato da sorgenti ECR comportano un'alta velocità di crescita ed un miglior controllo sulla stechiometria del film che cresce; quindi i film depositati con questa tecnica risultano essere decisamente migliori dei film depositati con la tecnica RF-PECVD.

3.4.1 Apparato sperimentale di crescita

L'intero sistema è realizzato con tecnologia da ultra alto vuoto (UHV) standard in modo da poter compiere la crescita dei film in ambiente controllato, nel quale la presenza di contaminanti sia il più possibile ridotta. Il sistema è equipaggiato con due camere di deposizione, una per deposizione di ossidi ed isolanti, mediante tecnica ECR-PECVD, ed una per la deposizione di semiconduttori e strati cristallini, mediante tecnica RF-PECVD.

Il sistema ECR (figura 3.4.5) è composto da:

- una camera di prevuoto (*load lock*) per il caricamento di portacampioni, evacuata da un sistema costituito da una pompa rotativa ed una pompa turbomolecolare in grado di ridurre la pressione nella camera a $\sim 1 \cdot 10^{-7}$ Torr;
- camera di reazione di forma cilindrica con un diametro di 250 mm e un'altezza di 300 mm, costruita in acciaio inossidabile ed equipaggiata con una camicia raffreddata esterna in modo da diminuire l'efficienza di desorbimento delle impurezze adsorbite sulle pareti interne; essa può, a sua volta, essere divisa in camera del plasma ECR, regione nella quale è formato il plasma ad alta densità, e camera di deposizione, nella quale ha luogo la crescita del film;
- sistema di pompaggio costituito da una pompa rotativa-turbina a doppio stadio per pompaggio primario ed una pompa turbomolecolare che permette di raggiungere una pressione base di 10^{-9} Torr;
- dispositivo di controllo per l'alto vuoto provvisto di misuratori di pressione per il vuoto statico preliminare (di tipo Pirani e di tipo Penning) e misuratore di pressione per il vuoto dinamico durante la deposizione (di tipo capacitivo Baratron);
- riscaldatori esterni al vuoto, costituiti da 4 resistenze corazzate;
- manipolatori magnetici per il caricamento manuale del portasubstrati nella camera di deposizione;
- generatore di microonde a frequenza 2.46 GHz, con potenza massima 850 W completo di circolatore, antenna per accoppiamento delle microonde alla camera del plasma, finestra ceramica per separazione dal vuoto, 3 stub-tuner ad azionamento manuale (guide d'onda rettangolari con tre stub di lunghezza regolabile posizionate perpendicolarmente all'interno della guida d'onda);

- solenoide magnetico (6 A, 100 V, 500 W) montato nella parte della camera ECR;
- sei linee di gas controllate da una serie di attuatori e di regolatori di flusso automatici;
- cabinet contenente l'elettronica di controllo a microprocessore per il sistema di distribuzione dei gas di processo e della sequenza di pompaggio.

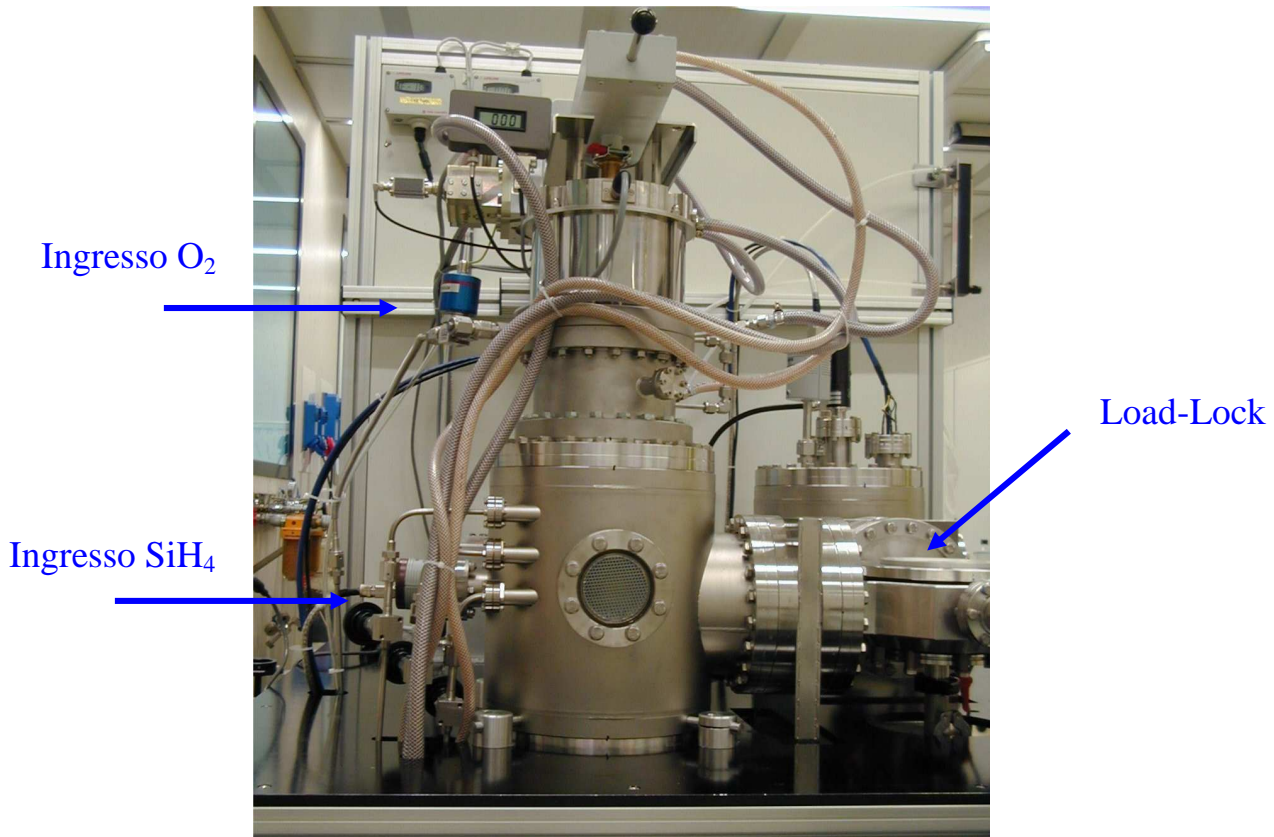


Figura 3.4.5 :Particolare della camera di deposizione ECR..

3.5 Tecniche di realizzazione del silicio policristallino

3.5.1 Proprietà strutturali del silicio policristallino

La struttura del silicio policristallino si differenzia da quella del silicio cristallino, essenzialmente per la presenza di una periodicità solo locale nella struttura. Esso è, infatti, costituito da singoli grani con struttura cristallina (vedi fig. 3.5.1), le cui dimensioni e proprietà dipendono fortemente dalle tecniche di realizzazione del film. All'interno e fondamentalmente ai bordi dei grani, sono localizzati molti difetti dovuti alla presenza di legami insaturi (dangling bonds), deboli o distorti, che portano alla formazione di stati di trappola all'interno della gap proibita del semiconduttore, influenzando pesantemente le caratteristiche elettriche dei TFT di polisilicio.

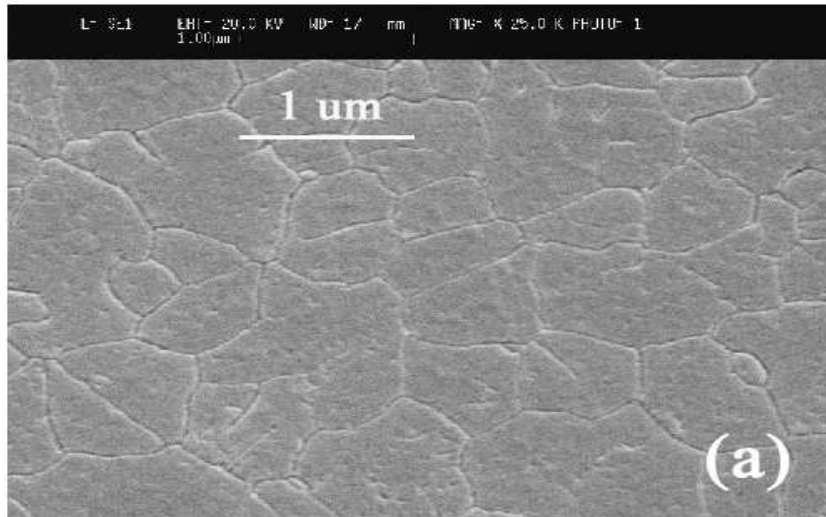


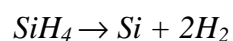
Figura 3.5.1 : Immagine SEM del silicio policristallino.

La tecnologia per la produzione di silicio policristallino è volta all'ottimizzazione della qualità dello strato attivo, che andrà a costituire il canale del dispositivo. Le caratteristiche strutturali del polisilicio dipendono fortemente dalle tecniche utilizzate per la realizzazione del materiale. Quelle utilizzate attualmente sono:

- Low Pressure Chemical Vapor Deposition (LPCVD),
- Solid Phase Crystallization (SPC),
- Excimer Laser Crystallization (ELC).

3.5.2 Crescita del silicio policristallino tramite LPCVD

Con la tecnica LPCVD sono stati realizzati i primi TFT di polisilicio. Essa consiste nella deposizione di silicio policristallino per pirolisi del gas di silano (SiH_4), ad una temperatura superiore ai 600°C. La reazione chimica che si sviluppa è:



La struttura del materiale dipende fortemente dai parametri di crescita, quali pressione e temperatura, come mostrato nei risultati ottenuti da Joubert, sotto riportati (vedi fig 3.5.2):

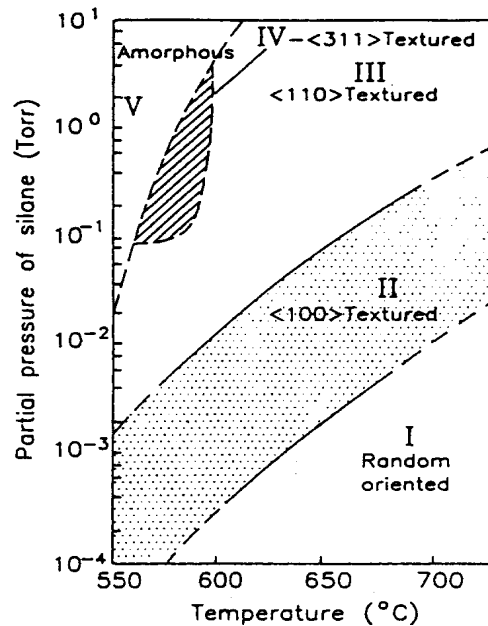


Figura 3.5.2 : Relazione tra la struttura del film di silicio e le condizioni di deposizione [9].

Nella figura 3.5.3 viene mostrato, in sezione, un film di silicio policristallino depositato a $T=630^{\circ}\text{C}$, $p=100$ mTorr e una velocità di crescita 5-10 nm/min. I grani sono disposti a “V”, ossia con vertice verso il substrato con un angolo di circa 15° rispetto alla normale [11]; la grandezza media è circa 100-200 nm e l’orientazione tipica dei cristalli in ogni singolo grano è $\langle 110 \rangle$. Le ridotte dimensioni dei grani danno luogo ad un numero elevato di bordi di grano e quindi innumerevoli difetti interni (microtwins) che impediscono di avere TFT con valori elevati di mobilità ad effetto campo. I valori di mobilità ottenuti con la LPCVD sono compresi tra $5\text{-}10$ cm^2/Vs .

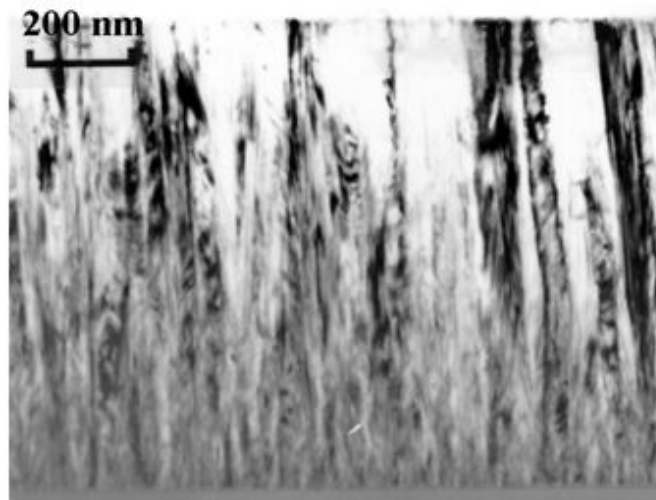


Figura 3.5.3 : Sezione trasversale di film in polisilicio depositato mediante LPCVD a $T=630^{\circ}\text{C}$, $p=100\text{mTorr}$.

A causa della struttura a “V”, la dimensione dei grani in superficie, ossia nella zona in cui si troverà il canale del transistor, aumenterà al crescere dello spessore del film con conseguente diminuzione dei bordi di grano e significativo incremento della mobilità. Tale incremento è però accompagnato da un innalzamento della corrente di spegnimento (“off-current”) come evidenziato in figura 3.5.4.

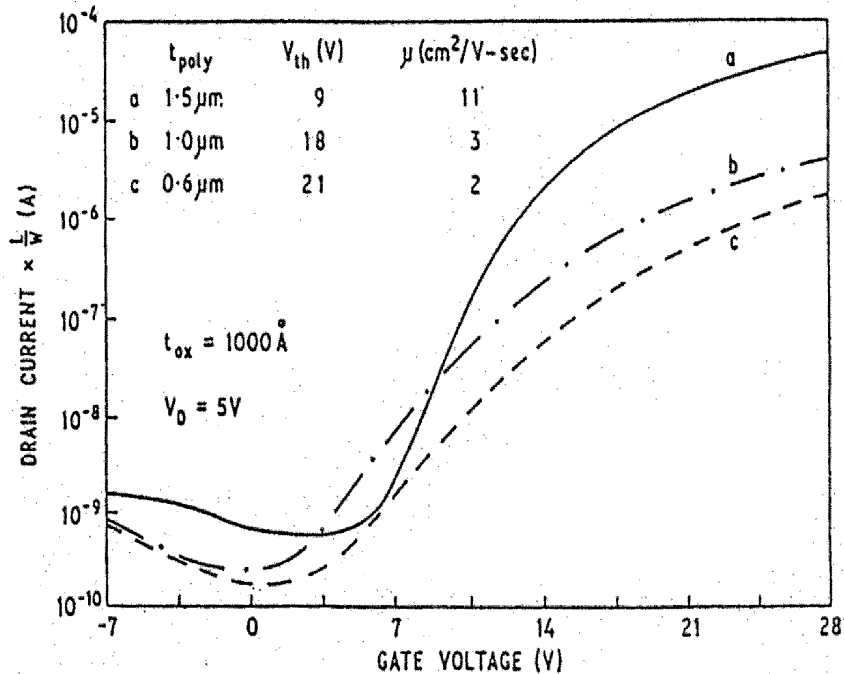


Figura 3.5.4 : Caratteristiche di trasferimento di un TFT di tipo n a differenti spessori dello strato attivo di polisilicio [12].

3.5.3 SPC del silicio amorfo

Questa tecnica si basa sulla deposizione di un film di silicio amorfo mediante LPCVD a temperature inferiori ai $550\text{-}600^\circ\text{C}$ e conseguente conversione in polisilicio tramite ricristallizzazione termica, per un periodo prolungato di tempo, dalle 10 alle 100 ore. Il silicio amorfo è, infatti, una struttura priva di periodicità che si trova in uno stato metastabile, pertanto l'energia della fase policristallina è più bassa rispetto a quella dello stato amorfo. Questo implica che il passaggio dalla fase amorfa a policristallina è energeticamente favorita; basta fornire l'energia sufficiente al sistema affinché abbia inizio la trasformazione. Inizialmente si ha un processo di nucleazione seguito dallo sviluppo di agglomerati (semi) cristallini che crescono spontaneamente quando viene raggiunta una dimensione critica.

La frazione cristallina al variare del tempo è ben descritta dall' equazione di Avrami-Johnson-Mehl [13]

$$\chi(t) = 1 - \exp\left[\frac{-(t-t_0)^3}{\tau_c^3}\right] \quad (1.2)$$

dove:

$\chi(t)$ = frazione cristallina in funzione del tempo,

t_0 = tempo necessario affinché il primo cristallo raggiunga la dimensione critica, detto tempo di incubazione,

$$\tau_c = \left(\frac{1}{3} \pi v_g^2 d v_n \right)^{\frac{1}{3}} = \text{tempo caratteristico di cristallizzazione,}$$

v_g = velocità di crescita dei grani,

d = spessore del film,

v_n = velocità di nucleazione per unità di volume.

I grani ottenuti da questo processo hanno generalmente forma ellittica a causa della crescita preferenziale lungo la direzione $\langle 112 \rangle$ e raggiungono grandi dimensioni, circa $1 \mu\text{m}$, ma sono ricchi di difetti similmente a quelli ottenuti mediante tecnica LPCVD tradizionale. La crescita parallela della dimensione media dei grani e della densità di difetti spiega perché nonostante le maggiori dimensioni dei grani, rispetto a quelle tipiche della LPCVD, la mobilità sia limitata a valori di $30\text{-}50 \text{ cm}^2/\text{Vs}$.

La dimensione dei grani raggiunta mediante SPC dipende fortemente sia dalla temperatura di annealing che di deposizione come mostrato in figura 3.5.5.

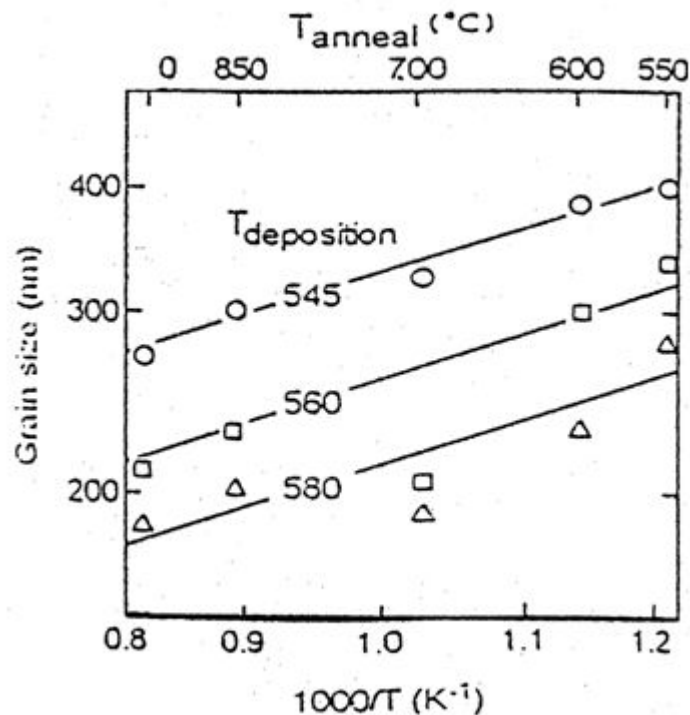


Figura 3.5.5 : Dimensione dei grani in funzione della temperatura di “annealing” per un film di spessore pari 200 nm depositato a tre differenti temperature [14].

Come si può ben vedere dal grafico, la dimensione dei grani è inversamente proporzionale alla temperatura di annealing e di deposizione [14]. Questo suggerisce l'utilizzo del disilano (Si_2H_6) che ha una temperatura di dissociazione più bassa del silano, circa 460-480°C.

3.5.4 ELC Excimer Laser Crystallization

La tecnica ELC ("Excimer Laser Crystallization") rappresenta una svolta decisiva per l'applicazione del polisilicio nella microelettronica di larga area (LAM). Essa dà la possibilità di ricristallizzare un film di silicio amorfo tramite irraggiamento con laser ad eccimeri.

Il silicio amorfo può essere ottenuto mediante due tecniche la LPCVD, vista precedentemente, e la PECVD, in cui la deposizione avviene ad una temperatura inferiore rispetto a quella utilizzata nell'LPCVD, circa 250-350°C.

Il silicio amorfo ottenuto viene successivamente irraggiato mediante laser ad eccimeri, il quale emette nella regione degli ultravioletti (UV) a lunghezze d'onda che variano a seconda della miscela di gas utilizzati (es: ArF, KrF, XeCl) con impulsi di breve durata, circa 10-30 ns. Esso è particolarmente adatto alla ricristallizzazione del silicio amorfo, essendo quest'ultimo caratterizzato da un forte assorbimento della radiazione UV ($\alpha \approx 10^6 \text{ cm}^{-1}$) e da una bassa diffusione del calore, (lunghezza di diffusione pari a 100 nm). Queste due proprietà del silicio amorfo permettono di lasciare l'intero substrato a temperature inferiori a 400°C [15], rendendo la ELC una tecnica compatibile con l'uso di economici substrati di vetro. L'energia della radiazione laser, viene assorbita dal silicio amorfo e si trasforma in calore che si propaga secondo la seguente equazione [13]:

$$\frac{\partial T}{\partial t} = \frac{1}{\rho c_p} \frac{\partial}{\partial z} \left(k \frac{\partial T}{\partial z} \right) + \frac{\alpha}{\rho c_p} I(z, t) \quad (1.3)$$

dove:

ρ = densità del film,

c_p = calore specifico del film,

$I(z, t)$ = intensità della radiazione laser.

Ipotizzando un fascio laser omogeneo, con propagazione perpendicolare alla superficie di film irraggiata, si ottiene:

$$I(z, t) = I_0 (1 - R) e^{-\alpha z} \quad (1.4)$$

con

I_0 = intensità della radiazione incidente,

R = riflettività del materiale.

Il silicio ottenuto con ELC ha una buona cristallinità all'interno del grano grazie al processo di ricrescita da fase liquida. Questa è una caratteristica fondamentale per la realizzazione di TFT ad alta mobilità, superiore ai 100 cm²/Vs.

Il processo di ricristallizzazione del silicio amorfo è fortemente legato al meccanismo della "cristallizzazione esplosiva" (XC, explosive crystallization). Questo fenomeno è dovuto alla sostanziale differenza tra i calori latenti di fusione del silicio amorfo e policristallino, che determina la seguente distribuzione dei livelli energetici (vedi fig. 3.5.6).

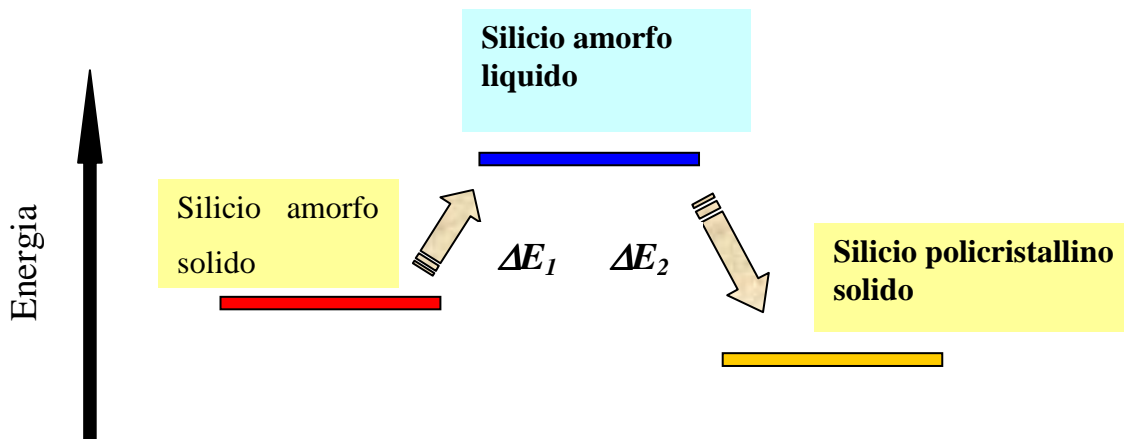


Figura 3.5.6 : Schematizzazione dei livelli energetici per il silicio amorfo e policristallino.

La dinamica della cristallizzazione esplosiva può essere riassunta in questo modo: quando il silicio amorfo viene irraggiato dal fascio laser, uno strato superficiale fonde e passa allo stato liquido. Quest'ultimo risolidifica in silicio policristallino a piccoli grani (*microcristallino*) e rilascia un'energia maggiore di quella utilizzata per la fusione del silicio amorfo ($\Delta E_2 > \Delta E_1$); questa energia fonde un altro strato di silicio amorfo sottostante che a sua volta risolidifica in silicio policristallino. Si innesca, quindi, un processo a catena che trasforma silicio amorfo in silicio microcristallino. Questo processo è molto veloce, infatti il fronte di fusione si muove ad una velocità di circa 10 m/s, e si sviluppa in un tempo inferiore alla durata del singolo colpo laser, 10-30 ns. In questo modo, se il fascio laser ha l'energia sufficiente per fondere lo strato microcristallino dato dalla cristallizzazione esplosiva, si avrà una seconda fusione con successiva risolidificazione che parte da un seme microcristallino e non amorfo. Questo assicura una migliore ricrescita del silicio intorno al seme. A seconda dell'energia d'irraggiamento si possono, quindi, distinguere quattro casi in cui i grani raggiungono dimensioni diverse (vedi fig. 3.5.7).

● Caso 1:

Per densità di energia minori della soglia di fusione del silicio microcristallino, non si innesca la seconda fusione. In questo modo si avrà una ricristallizzazione in polisilicio a piccoli grani dati dalla sola cristallizzazione esplosiva [16].

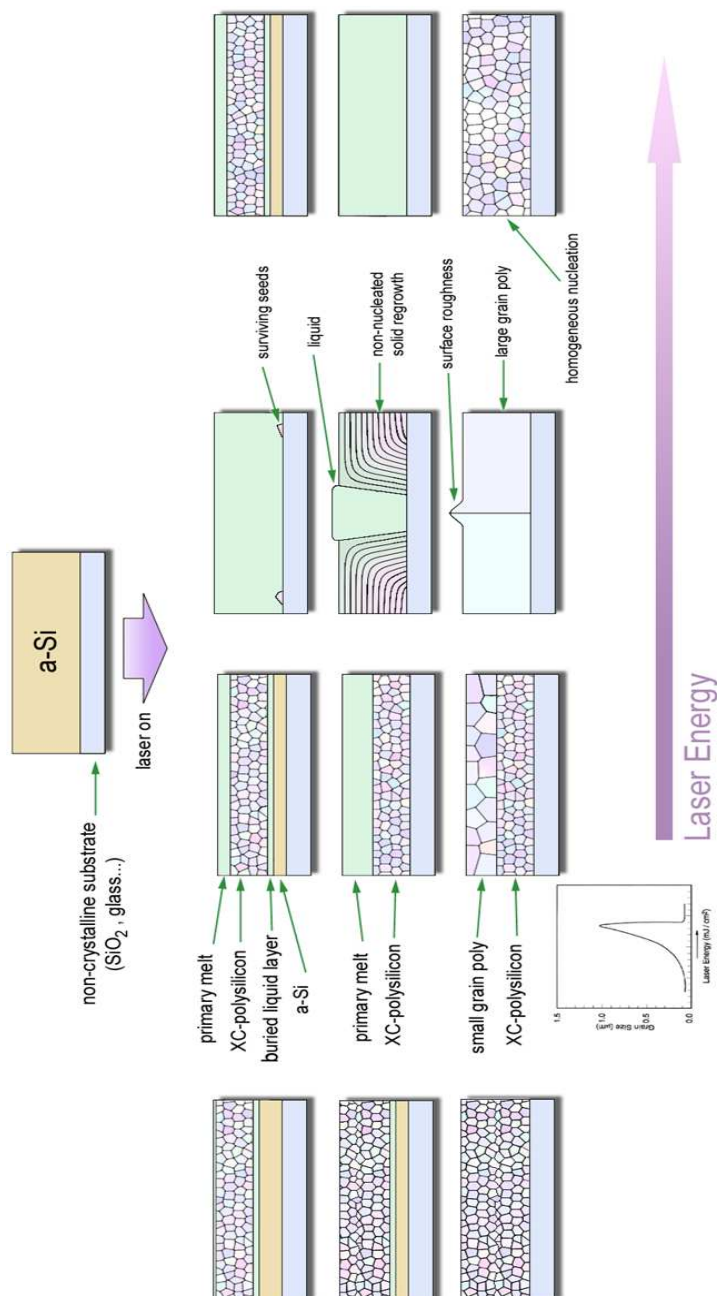


Figura 3.5.7 : Schematizzazione della ricristallizzazione del silicio amorfo con laser ad eccimeri a differenti densità di energia.

● Caso 2:

Ad energie maggiori della soglia di fusione del silicio microcristallino, si innesca la fusione parziale dello strato microcristallino indotto dalla cristallizzazione esplosiva. In questo caso la risolidificazione avviene da un seme microcristallino che dà luogo ad una struttura a due strati:

- un strato superiore, caratterizzato da grani con dimensioni di circa 100-200 nm, relativi alla risolidificazione da seme microcristallino indotto dalla cristallizzazione esplosiva,
- uno strato inferiore, costituito da grani più piccoli dati dalla sola cristallizzazione esplosiva.

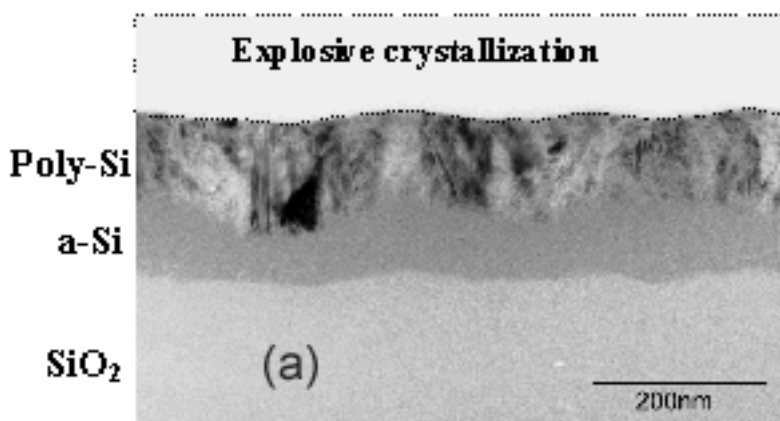
● Caso 3:

La condizione di irraggiamento più interessante è quella in cui il laser ha l'energia sufficiente per fondere quasi completamente l'intero strato microcristallino che si viene a creare dopo la cristallizzazione esplosiva e solo pochi agglomerati, microcristallini, rimangono solidi ed agiscono da semi per la ricrescita dei grani. Inizia così un processo di crescita laterale intorno al seme, che dà luogo a grani di dimensioni abbastanza grandi, circa $1\mu\text{m}$. Questa condizione, detta di "super lateral growth" (SLG) [17] si raggiunge in un intervallo di energia ΔE intorno al valore E_{SLG} tale che $\Delta E/E_{SLG} = 2.5\%$.

● Caso 4:

Ad elevate densità di energia ($E > E_{SLG}$), lo strato microcristallino fonde completamente e non rimane nessun seme per la successiva ricrescita. In questo caso la ricristallizzazione avviene tramite "nucleazione omogenea" in una struttura policristallina a piccoli grani, circa 50 nm. Si parla di nucleazione, quando nella materia avvengono delle transizioni dalla fase amorfa a policristallina a causa della generazione di nuclei stabili con struttura cristallina che riescono ad espandersi.

Nella seguente figura (vedi fig. 3.5.8) vengono mostrate delle immagini realizzate al TEM di silicio policristallino ottenuto nel caso 1 (cristallizzazione esplosiva) e nel caso 3 ("super lateral growth", SLG).



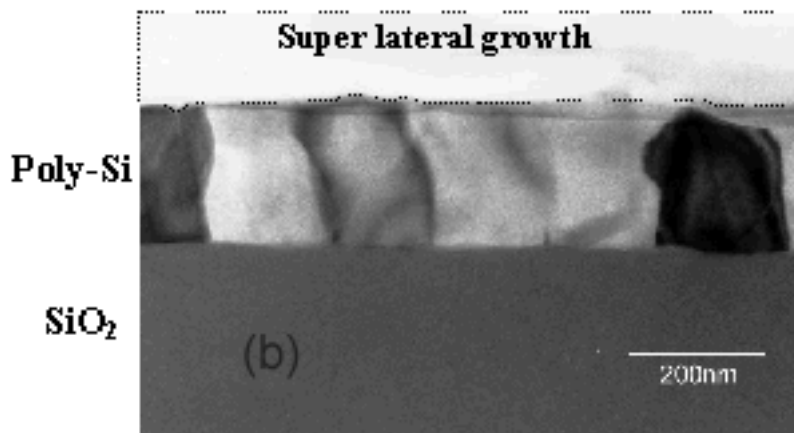


Figura 3.5.8 : Immagine TEM di uno strato di silicio amorfo spesso 200nm ricristallizzato a due differenti energie di irraggiamento: (a) 185 mJ/cm² (cristallizzazione esplosiva), (b) 590 mJ/cm² ("super lateral growth") [11].

Inoltre viene riportato un grafico della mobilità rispetto all'energia del fascio laser a diversi spessori di silicio amorfo depositato, in cui sono ben visibili dei picchi della mobilità in corrispondenza di $E \approx E_{SLG}$ (vedi fig.3.5.9) [18].

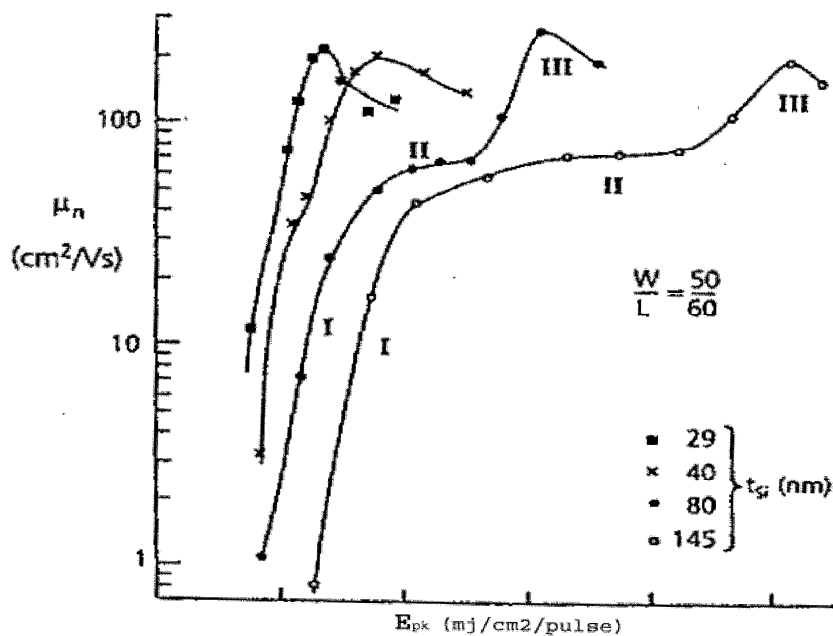


Figura 3.5.9 : Variazione della mobilità ad effetto campo con lo spessore del film e l'intensità del picco laser, per un dispositivo di tipo n [18].

3.5.4.0 Tecniche di omogeneizzazione dei grani

Tra le tecniche sopra descritte la ELC, in regime di SLG, sembra essere quella più adatta per ottenere silicio policristallino con pochi difetti e con grani di buone dimensioni. Vi sono però dei problemi che rendono il film non uniforme, come:

- 1) le fluttuazioni dello spessore del film e dell'energia di irraggiamento laser
- 2) semi microcristallini disposti a grande distanza uno dall'altro

Recentemente sono state sviluppate delle tecniche per ovviare al problema delle fluttuazioni di spessore del film e dell'energia del laser, come l'irraggiamento a molti colpi e la profilatura del fascio laser, che permettono di rendere abbastanza omogenea la dimensione dei grani su tutto il campione. Mentre il problema della distribuzione dei semi microcristallini è un problema ancora non risolto che impedisce una migliore ricrescita dei grani.

3.5.4.1 Irraggiamento a molti colpi

Una delle tecniche usate per rendere più uniforme il materiale policristallino consiste nell'aumentare il numero di impulsi laser ricevuti da ciascun punto del campione. In figura 3.5.10 [18] è mostrato l'andamento della mobilità in funzione del numero di colpi ricevuti da ciascun punto.

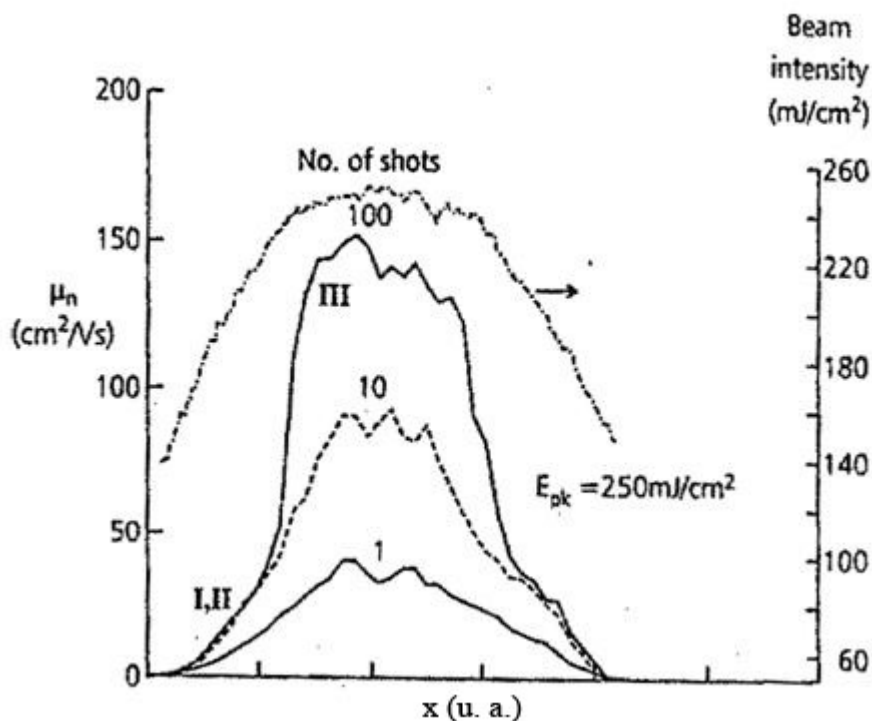


Figura 3.5.10 : Variazione spaziale della mobilità degli elettroni, nel silicio policristallino, in funzione del numero di colpi, per irraggiamenti statici mediante un fascio laser con profilo gaussiano. Nei casi I e II si ha una fusione parziale del film, mentre nel caso III si ha una fusione quasi completa del film (regime di SLG) [18].

Come si evince dalla figura, nei regimi I e II, corrispondenti ad una fusione parziale del film, la mobilità dipende poco dal numero di colpi. Viceversa nel regime III, condizione di SLG, la mobilità aumenta sensibilmente all'aumentare del numero di colpi. Studi SEM e TEM hanno dimostrato che l'incremento della mobilità non dipende soltanto da un aumento della dimensione dei grani, ma anche da un effettivo miglioramento della omogeneità delle loro dimensioni. Infatti i campioni che hanno ricevuto 10 colpi sono costituiti da grani con estensione compresa tra 50-300 nm di diametro. Simile è la situazione di quelli che hanno ricevuto un solo colpo, ma con una percentuale più alta di grani a bassa dimensione. Invece i campioni che hanno ricevuto 100 colpi sono molto più omogenei dei precedenti e presentano grani che hanno dimensione pari a 300 nm [19].

3.5.4.2 Profilatura del fascio

Per migliorare ulteriormente l'omogeneità dello strato attivo si può utilizzare un fascio laser con profilo gaussiano. Attraverso piccoli spostamenti del fascio è possibile irraggiare ogni singolo punto del campione alle diverse energie del profilo gaussiano.

Nel caso in cui l'energia massima della distribuzione gaussiana, E_{max} , è maggiore dell'energia, E_T , necessaria per fondere completamente lo strato di silicio policristallino a piccoli grani (*microcristallino*), $E_{max} > E_T$, lo strato di silicio amorfo viene convertito dalla parte avanzante della distribuzione del fascio laser in silicio microcristallino. Con un ulteriore avanzamento del fascio, la coda posteriore della gaussiana (*trailing edge mode*) induce, in un opportuno intervallo spaziale e quindi di energia, la condizione di "super lateral growth", $E = E_{SLG}$, e i grani arrivano a dimensioni di circa 1 μm . Il materiale trasformato in grani più grandi sarà poi esposto ad altri impulsi di energia sempre inferiore, $E < E_{SLG}$, che non ne cambieranno la struttura (vedi fig. 3.5.11a).

Per energia $E_{max} < E_T$ il silicio amorfo viene fuso dalla coda avanzante della distribuzione gaussiana (*leading edge mode*) e ricristallizza in polisilicio a piccoli grani di dimensioni comprese tra 100-200 nm. Successivamente il silicio microcristallino viene irraggiato dal picco della distribuzione che ricristallizza le residue parti amorphe presenti ai bordi di grano ma non migliora le dimensioni dei grani. Per ulteriori avanzamenti del fascio il materiale viene esposto ad altri impulsi laser relativi alla coda posteriore della gaussiana, che non sono in grado di modificare la struttura già indotta dalla "leading edge" (vedi fig. 3.5.11b).

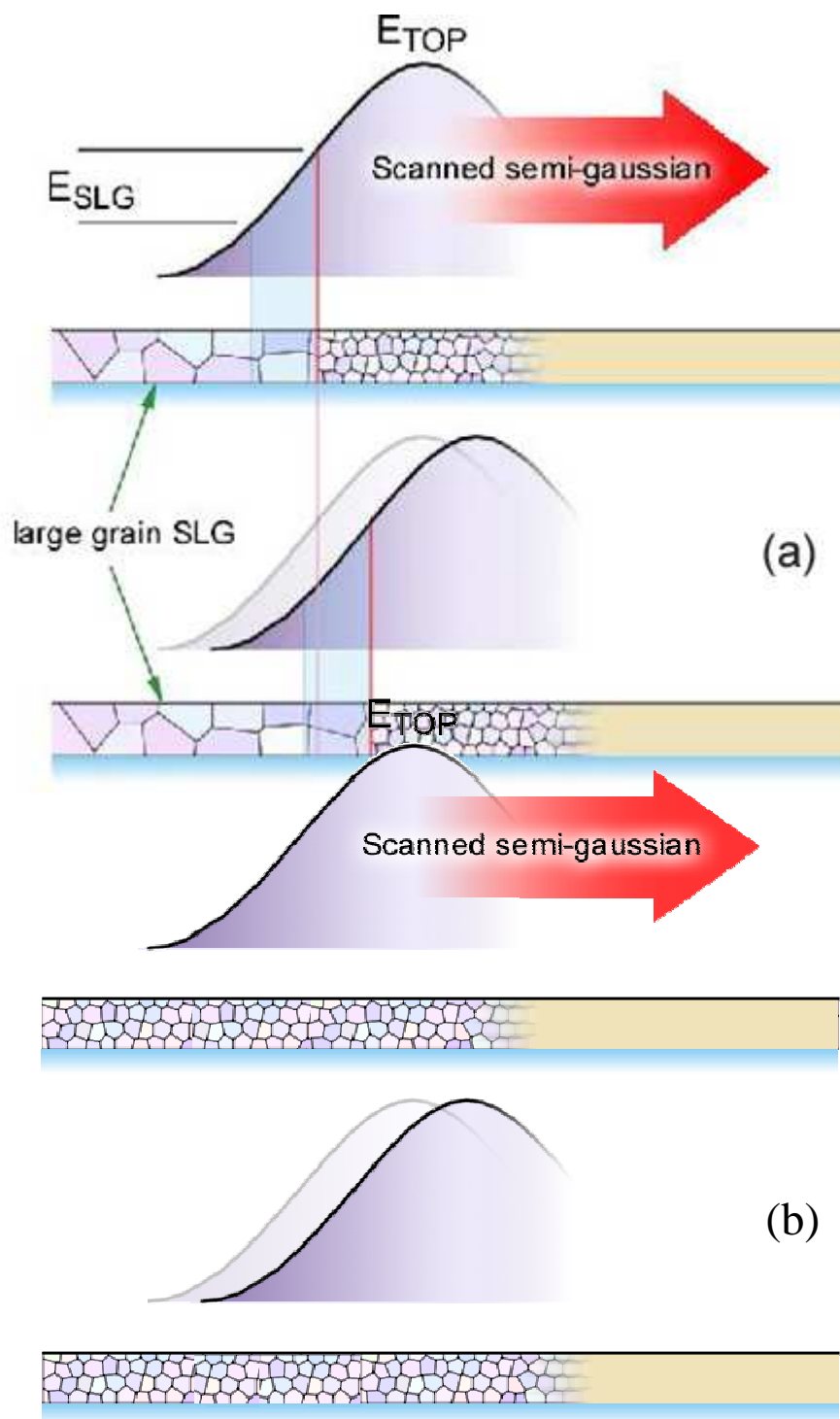


Figura 3.5.11 : Scansione del profilo gaussiano a due differenti valori di energia massima della distribuzione del fascio laser E_{max} : (a) "trailing edge mode", (b) "leading edge mode".

3.5.4.3 Two step annealing

Questa tecnica è la combinazione della SPC, che dà la possibilità di produrre materiali con grandi grani, e dell'ELC che fornisce materiali con bassa densità di difetti. Essa consiste nella crescita di silicio amorfo attraverso LPCVD da disilano, con successivo annealing in un forno convenzionale in atmosfera inerte ad una temperatura $T = 600^{\circ}\text{C}$ per 12 ore, seguito da laser annealing. Quando i grani grandi ma ricchi di difetti, ottenuti da SPC, vengono fusi parzialmente dal laser, lo strato di silicio policristallino sottostante, rimasto solido, funziona da seme per la ricrescita [20]. Si ottengono così dei grani grandi, tipici della SPC, con buona cristallinità tipica della ELC (vedi fig. 3.5.12).

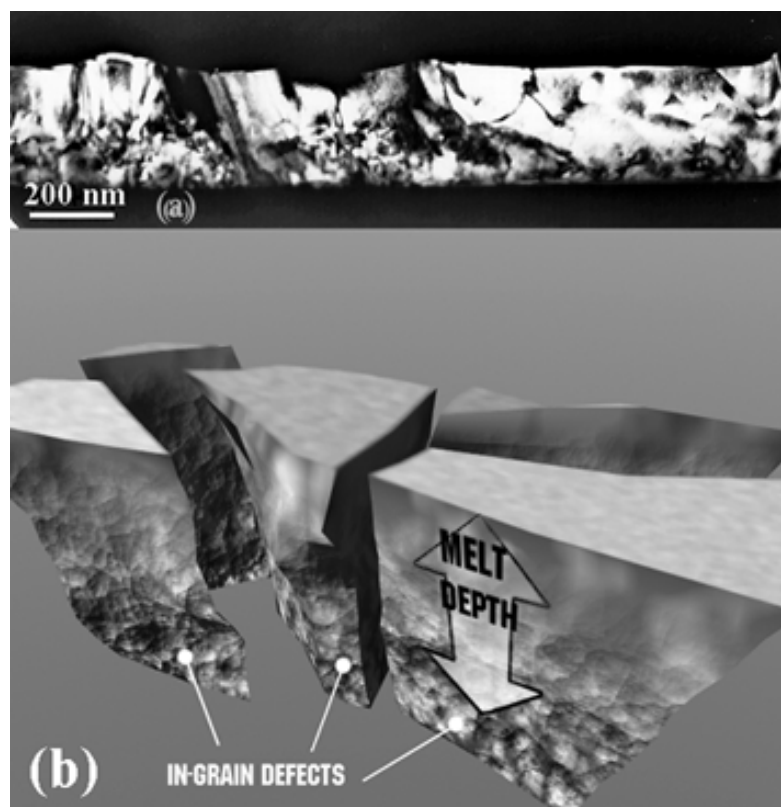


Figura 3.5.12 : (a) Immagine TEM di uno strato di polisilicio ricristallizzato mediante SPC seguita da ELC, (b) Schematizzazione del film di polisilicio dopo il trattamento SPC e l'irraggiamento laser ELC [20].

La figura 3.5.12a mostra una sezione al TEM del polisilicio risultante da SPC più ELC. Nello strato superiore, fuso e risolidificato, i grani hanno mantenuto inalterate le loro dimensioni ma è stata eliminata la maggior parte dei difetti al loro interno. La figura 3.5.12b schematizza i due strati ottenuti con questa tecnica.

I dispositivi realizzati su strati attivi ottenuti mediante “two step annealing” presentano una mobilità compresa tra $100\text{-}150\text{ cm}^2/\text{Vs}$ [21].

3.5.4.4 Controllo della crescita laterale

Attualmente si stanno sviluppando nuove tecniche per aumentare le dimensioni dei grani. In particolare, si cercano di ottenere dei grani che si estendano lungo l'intero canale, in modo da rendere il film più uniforme e diminuire la densità dei difetti. Queste nuove tecniche prevedono il controllo artificiale della crescita laterale (ACSLG, artificially controlled super lateral growth) e si basano sulla fusione di determinate zone del film lasciando quelle adiacenti solide o parzialmente fuse che agiscono da seme nella risolidificazione. Questo viene realizzato mascherando il campione in alcune zone con strati metallici riflettenti che impediscono alla radiazione laser di fondere la parte sottostante in modo da creare due zone vicine, una completamente fusa e l'altra solida che agisce da seme [15] (vedi fig. 3.5.13).

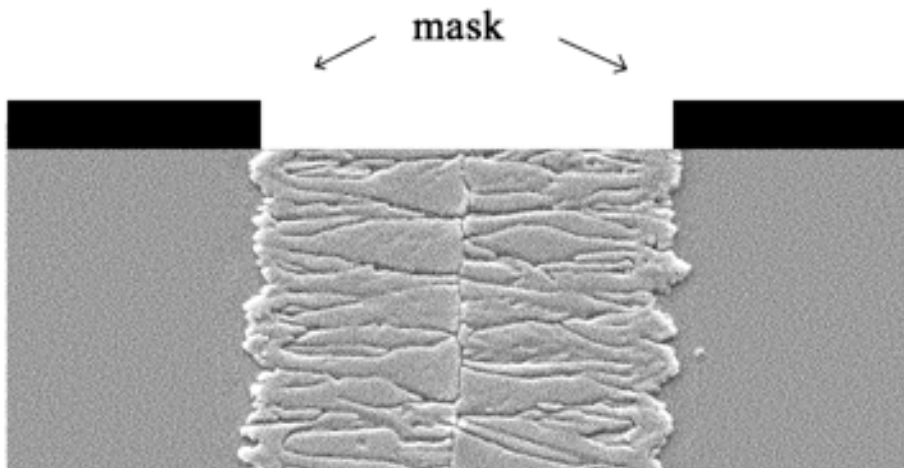


Figura 3.5.13 : Immagine SEM dei grani in un film di polisilicio cresciuti lateralmente mediante irraggiamento con maschera [22].

Nella figura precedente è evidente la ricrescita longitudinale che parte dal bordo delle zone mascherate e converge al centro dando vita ad un singolo bordo di grano perpendicolare al cammino dei portatori [22].

Un'altra tecnica usata per controllare la crescita laterale è la solidificazione laterale sequenziale (SLS, Sequential Lateral Solidification) [23] la quale prevede delle microtraslazioni dopo ogni impulso laser che permettono di "tirare" il grano fino a dimensioni superiori a $10\ \mu\text{m}$ raggiungendo mobilità superiori ai $450\ \text{cm}^2/\text{Vs}$.

3.6 Tecniche di caratterizzazione morfologica e strutturale dei materiali depositati per la realizzazione dei TFTs a polisilicio su substrato plastico

3.6.1 Spettroscopia infrarossa

La tecnica della spettroscopia infrarossa è largamente utilizzata nell'analisi della struttura di film sottili, grazie al fatto che il range della radiazione elettromagnetica utilizzata (da 400 a 4000 cm^{-1} , detto *mid-infrared electro wave*) investe le energie tipiche dei fenomeni vibrazionali e rotovibrazionali della materia. La spettroscopia infrarossa sfrutta, infatti, le specifiche frequenze di rotazione e vibrazione delle molecole, corrispondenti ai diversi livelli di energia che si formano in base ai differenti legami tra gli atomi che costituiscono la molecola: le frequenze di risonanza sono allora determinate dal potenziale di superficie della molecola, dalle masse degli atomi che la costituiscono e dall'accoppiamento vibrazionale della molecola. Facendo interagire la molecola con la radiazione infrarossa associata è possibile, quindi, ottenere informazioni sugli specifici legami chimici che la compongono e sulle diverse tipologie di vibrazione della molecola (stretching, scissoring, rocking, wagging e twisting modes).

Lo spettro infrarosso di un campione si ottiene semplicemente facendo passare un fascio monocromatico di radiazione infrarossa attraverso di esso: la luce trasmessa rivela quanta energia è stata assorbita a ciascuna lunghezza d'onda. Utilizzando poi uno strumento che lavora con la trasformata di Fourier è possibile misurare tutte le lunghezze d'onda di interesse in una sola volta. Questa tecnica di caratterizzazione funziona quasi esclusivamente con materiali composti da legami covalenti e necessita di un grado elevato di pulizia del campione per evitare che eventuali contaminanti (tipicamente vapor acqueo) possano fornire false informazioni riguardo la struttura del materiale in esame. Per l'analisi degli spettri, ci siamo avvalsi di un Perkin-Elmer Spectrum 100: l'apparato di misura è costituito da una sorgente infrarossa, da un laser ad elio-neon, da un sistema ottico formato da un interferometro e da un insieme di specchi mobili e da un rivelatore che opera nel campo infrarosso; il raggio laser segue il fascio infrarosso attraverso l'interferometro ed ha il compito di memorizzare la differenza di cammino ottico degli specchi mobili e di determinare il tempo di acquisizione dei dati. Il sistema è anche dotato di una luce di allineamento per centrare il campione e di un flusso di azoto per mantenere la camera di misura asciutta e controllare l'umidità dell'ambiente (vedi fig.3.6.1).

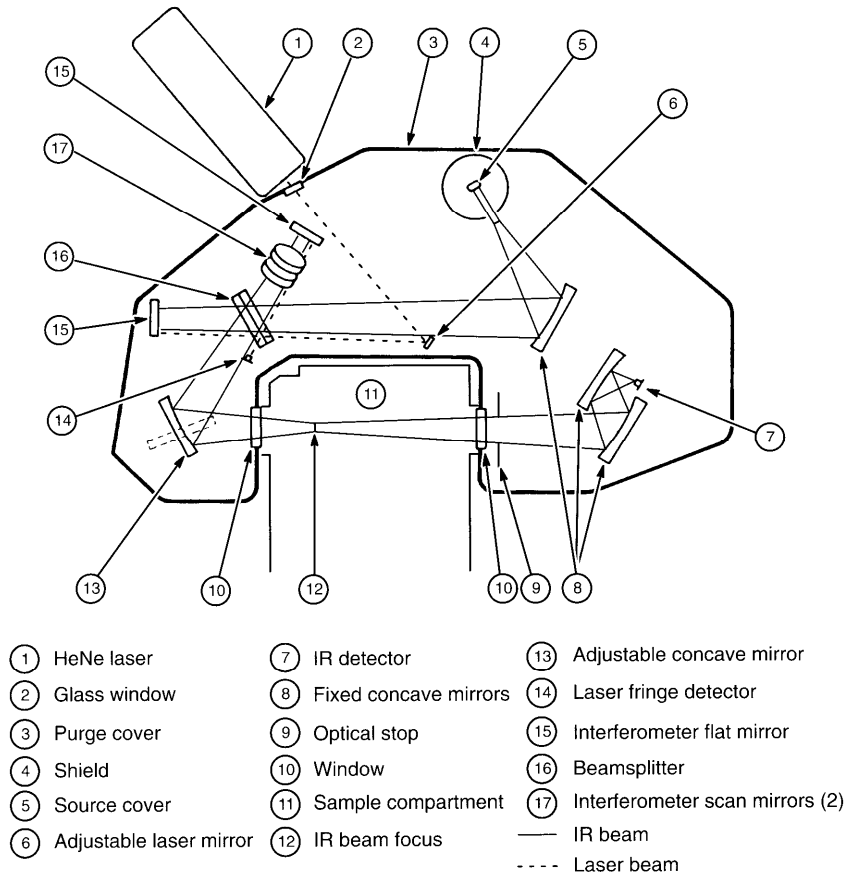


Figura 3.6.1 : Schema del sistema FTIR Spectrum 100.

Dopo la misura del substrato da usare come riferimento (*misura di background*), si eseguono le misure in trasmissione degli spettri da analizzare. Un software specifico poi sottrae automaticamente allo spettro di assorbimento quello del substrato: ulteriori elaborazioni come l'eliminazione di battimenti, o rinormalizzazioni dello spettro possono essere eseguite facilmente sempre tramite lo stesso pacchetto informatico.

3.6.2 Ellissometria

L'ellissometria è una tecnica di tipo ottico per l'investigazione delle proprietà dielettriche di film sottili. Il nome ellissometria deriva dal fatto che il generico stato di polarizzazione della luce è di tipo ellittico. Questa tecnica, infatti, sfrutta l'analisi del cambiamento di polarizzazione della luce riflessa dal campione per ottenere informazioni relative allo spessore del film sottile in esame, al suo indice di rifrazione n e alla costante dielettrica $\epsilon(\omega)$, fornendo una serie di dati qualitativi sulla morfologia del materiale, sulla sua qualità cristallina e sulla sua composizione chimica. E' un'applicazione ampiamente utilizzata in campo microelettronico grazie al fatto che è una tecnica non distruttiva, veloce e con una sensibilità alquanto elevata (può raggiungere risoluzioni dell'ordine degli Angstrom). Il sistema di misura è generalmente costituito da una sorgente

luminosa dalla quale esce la radiazione elettromagnetica che attraversa un polarizzatore dove viene polarizzata linearmente. Dopo la riflessione sul campione la radiazione passa attraverso un secondo polarizzatore detto analizzatore e poi arriva al rivelatore. Il cammino ottico può essere incrementato aggiungendo dei compensatori (vedi figura 3.6.2)

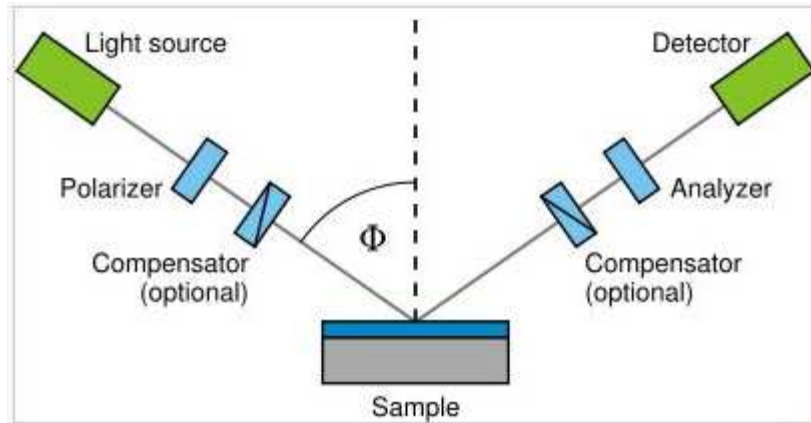


Figura 3.6.2 : Schema di un sistema di caratterizzazione ellissometrico.

L'ellissometria misura due dei quattro parametri di Stokes, che sono in genere definiti dai simboli Ψ e Δ . Lo stato di polarizzazione della luce incidente sul campione può essere decomposto nelle due componenti s e p rispettivamente oscillanti perpendicolarmente e parallelamente al piano di incidenza della radiazione. Le ampiezze normalizzate al valore iniziale di tali componenti dopo la riflessione vengono chiamate r_s e r_p e l'ellissometria misura proprio questo rapporto

$$\rho = \frac{r_p}{r_s} = \tan(\Psi)e^{i\Delta} \quad (3.6.2)$$

dove $\tan(\Psi)$ è il rapporto delle ampiezze dopo la riflessione sul campione e Δ è lo spostamento della fase. L'ellissometria è, comunque, un metodo indiretto nel senso che le variabili che misura Ψ e Δ non si traducono direttamente nelle costanti ottiche del campione: occorre, quindi, per una corretta interpretazione delle misure, costruire un modello con l'esatta sequenza dei layer che compongono il campione e, attraverso un processo iterativo di calcolo che sfrutta le equazioni di Fresnel, ottenere i parametri che meglio si accordano con i dati sperimentali.

3.6.3 Microscopia a Forza Atomica (AFM)

La microscopia a forza atomica è una tecnica di analisi della morfologia superficiale che permette di ottenere immagini topografiche dei campioni con la possibilità di sondare aree che vanno da pochi nm^2 a qualche μm^2 .

Il principio di funzionamento dell'AFM [24] è relativamente semplice: si basa, infatti, sull'analisi della forza che si sviluppa tra gli atomi della superficie in esame e una punta di dimensioni nanometriche che esegue una scansione sull'area di interesse, mantenendo un "contatto" costante con la superficie del campione tramite un sistema di controreazione. Il risultato, "immagine", della misura non è un'immagine "ottica", bensì una ricostruzione digitalizzata delle altimetrie ottenute durante la scansione.

Vediamo ora i fondamenti generali della tecnica di AFM e quali principi fisici vengono utilizzati per la ricostruzione della topografia. Il principio primo è quello di sfruttare la presenza, tra la punta e la superficie da analizzare, di un potenziale di tipo Lennard-Jones (vedi figura 3.6.3a). Questo è il potenziale che sussiste tra due atomi o molecole vicine, sebbene la descrizione più accurata dovrebbe essere quella di una sferetta (la punta) che interagisce con un piano (la superficie in esame).

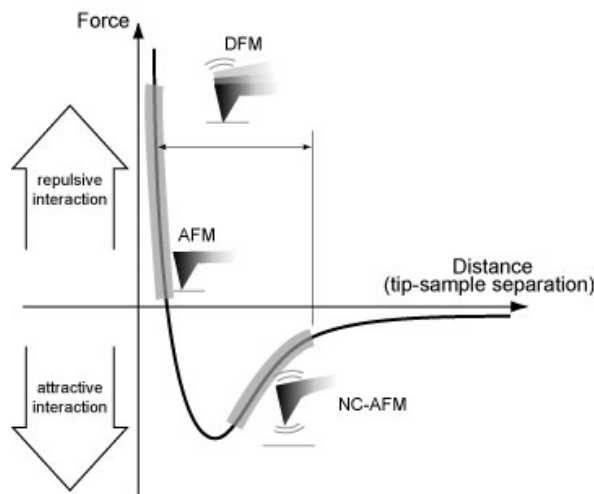


Figura 3.6.3a : Potenziale di tipo Lennard-Jones e modalità di utilizzo dell'AFM.

Qualitativamente si ha però lo stesso andamento: una forza repulsiva per distanze relativamente piccole ed una forza attrattiva per distanze maggiori. Un potenziale di questo tipo permette di operare in due configurazioni:

- nel *modo a contatto* in cui la punta si muove nella regione repulsiva delle forze
- nel *modo non a contatto* se la punta deve fare resistenza contro le forze attrattive

Quest'ultimo modo di operazione è più utilizzato per lo studio di tutti quei campioni che potrebbero deteriorarsi durante la misura, mentre, in generale, come nel nostro caso, si opera nel modo a contatto. L'acquisizione dell'altimetria non avviene mediante una misura diretta della forza ma come misura dello spostamento lungo la direzione z , perpendicolare alla superficie del campione, necessario per mantenere invariata l'interazione tra la superficie del campione e la punta della sonda AFM che è montata su una leva meccanica.

Nel *modo non a contatto* si controlla la frequenza di oscillazione ω della leva e si agisce sulla posizione "z" del campione per renderla costante. Si può dimostrare che mantenere costante questa frequenza implica mantenere costante il gradiente della forza esercitata sull'estremo della leva. Poiché questa forza è una funzione univoca dello spostamento lungo l'asse z , il controllo e l'informazione degli spostamenti effettuati punto per punto sulla superficie del campione permettono di ottenere il risultato voluto.

In entrambi i modi di acquisizione il movimento del campione rispetto alla sonda viene pilotato, sul piano della superficie e su quello perpendicolare ad esso, tramite un sistema di ceramiche piezoelettriche.

Nel *modo a contatto*, schematizzato in figura 3.6.3b, la punta AFM viene posta in contatto col campione fino ad ottenere una certa deflessione della microleva che viene presa come riferimento. L'entità della deflessione viene registrata mediante la posizione, su un rivelatore a 4 quadranti, di un fascio laser incidente sul dorso della punta e da qui riflesso.

Le variazioni di deflessione durante la scansione vengono annullate in tempo reale agendo sulla posizione z del campione mediante le ceramiche piezoelettriche. Questi piccoli spostamenti controllati permettono punto per punto di ricostruire le variazioni di topografia della superficie del campione.

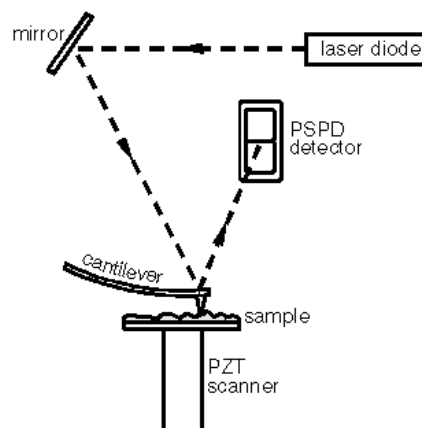


Figura 3.6.3b : Schema di funzionamento per un AFM che opera in modo a contatto.

La risoluzione ottenibile nelle 3 direzioni XYZ e' riconducibile alla precisione degli spostamenti tramite le ceramiche piezoelettriche permettendo, in linea teorica, la risoluzione atomica: spostamenti XY dell'ordine dell'Angstrom e spostamenti Z dell'ordine della frazione di Angstrom. In realtà il fattore maggiormente limitante deriva dalla dimensione finita della sonda (punta AFM), per cui l'immagine che essa fornisce è affetta da artefatti dovuti alla convoluzione della forma della punta con le caratteristiche topografiche. Sonde AFM con punte di raggio di curvatura apicale dell'ordine di 10-15 nm sono comunque di facile reperibilità e permettono, nella maggior parte dei casi, di estrarre informazioni corrette sulle caratteristiche del materiale sotto studio.

In questa modalità, inoltre, è da considerare che il contatto meccanico determina l'esercizio di una forza (e quindi di una pressione che dipende dalla superficie della punta) calcolabile in base alle caratteristiche tabulate delle sonde commerciali. Come esempio consideriamo una sonda standard che operi nel modo a contatto e che si defletta di 100 nm. Un valore tipico della costante elastica della microleva dell'ordine di 1 N/m fornisce una forza esercitata dell'ordine di 100 nN, i cui effetti sui nostri campioni di semiconduttore sono tranquillamente trascurabili.

Per quanto riguarda l'interpretazione delle misure presentate, vogliamo puntualizzare che la presenza di ossido sulla superficie, una volta che il campione è entrato in contatto con l'atmosfera, non falsifica l'immagine acquisita in quanto riproduce la topografia sottostante introducendo un contributo minimo alla corrugazione media.

3.6.4 Microscopia Elettronica a Scansione (SEM)

La microscopia elettronica a scansione è una tecnica largamente utilizzata per la caratterizzazione delle superfici grazie alla sua relativa rapidità di utilizzo e al fatto che non è una tecnica distruttiva. Questa tecnica di microscopia permette di costruire immagini ad alta risoluzione con eccellente profondità di campo, mediante l'elaborazione del segnale di interazione tra un fascio di elettroni ad alta energia incidente sulla superficie del campione e la superficie stessa.

Gli elettroni vengono generati da una sorgente che emette particelle cariche per effetto termoionico e che è costituita, in generale da un filamento di tungsteno o di esaboruro di lantanio. Gli elettroni vengono accelerati da una differenza di potenziale variabile tra 0.3 e 30 KV. Quindi, un sistema di lenti elettromagnetiche fornisce nel piano del campione un'immagine rimpicciolita della sorgente. Gli elettroni passano nel sistema di scansione dove sono deflessi da campi magnetici che permettono una scansione della superficie del campione (fig.3.6.4a). Il fascio di elettroni che incide sul campione ha un movimento sincronizzato con il fascio di elettroni che eccita gli elementi fluorescenti dello schermo permettendo così di visualizzare l'immagine.

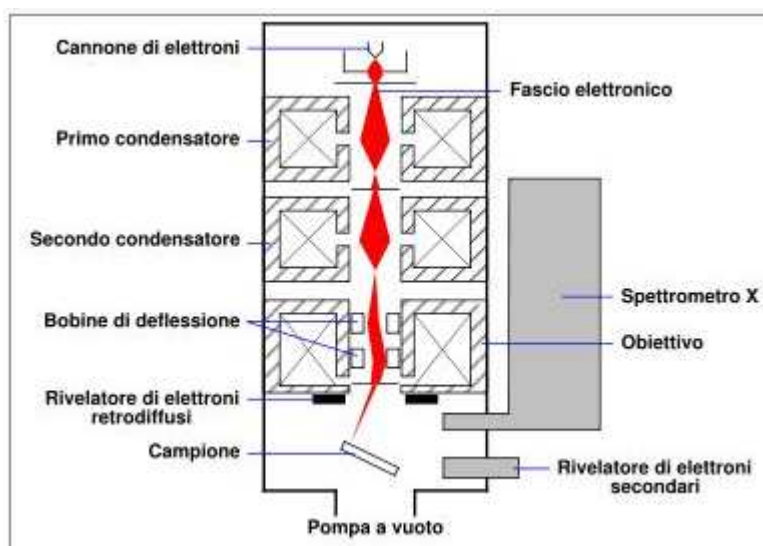


Figura 3.6.4a : Schema di un apparato di microscopia elettronica a scansione.

Gli elettroni del fascio incidente, primari, danno luogo a vari effetti, quali l'emissione di elettroni secondari e retrodiffusi, che costituiscono due dei segnali più comunemente usati, raggi X e radiazione nelle regioni UV, visibile e IR (fig.3.6.4b).

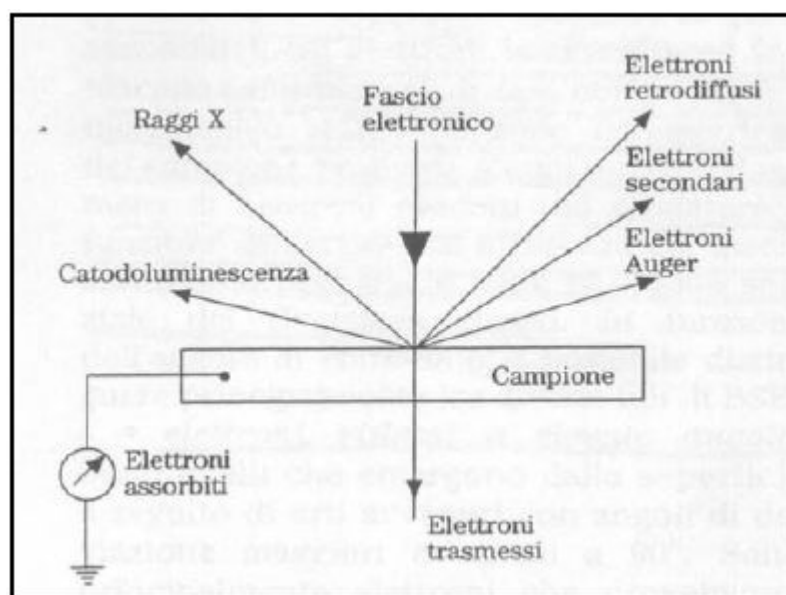


Figura 3.6.4b : Tipi di segnale generati dall'interazione tra elettroni e superficie del campione.

In un campione massivo tutti i segnali (tranne quello proveniente dagli elettroni retrodiffusi) utilizzati per la formazione di un'immagine vengono originati da fenomeni di diffusione anelastica. Una parte degli elettroni incidenti, detti anche elettroni primari, viene riflessa con un urto prevalentemente elastico mantenendone l'energia iniziale: essi prendono il nome di elettroni a bassa perdita di energia (LLE). Gli elettroni primari che interagiscono in modo anelastico perdono la loro energia, trasferendola agli elettroni degli orbitali esterni degli atomi del preparato; ciò provoca, a

seguito del trasferimento di energia cinetica, l'allontanamento degli stessi elettroni di valenza. Questi ultimi possono diffondere verso la superficie ed una frazione di essi può sfuggire all'esterno qualora il fenomeno che li ha generati sia avvenuto ad una profondità non superiore ai 10 nm; questi elettroni, di energia molto bassa (qualche decina di eV) sono detti elettroni secondari (SE). Gli elettroni secondari sono convenzionalmente indicati come quelli con energia minore di 50 eV e costituiscono la quasi totalità degli elettroni di bassa energia; gli elettroni a bassa perdita danno luogo nella distribuzione al picco per $E = eU$ (con e = energia del fascio incidente, U = potenziale di accelerazione). Questi elettroni sono il segnale più frequentemente utilizzato per lo studio della morfologia di superficie di un campione.

Gli elettroni retrodiffusi o "backscattered" (BSE) sono originati da fenomeni di diffusione elastica e più precisamente da collisioni a piccolo parametro d'urto che intervengono tra l'elettrone incidente ed il nucleo dell'atomo bombardato. Quando l'angolo di diffusione risulta essere maggiore di 90° si ha retrodiffusione: in questo caso l'energia posseduta dall'elettrone emergente è molto simile come valore a quella dell'elettrone incidente, se l'evento è avvenuto in zone superficiali o immediatamente sottosuperficiali. In ogni caso l'energia tipica di questi elettroni è sempre superiore al valore di 50 eV (valore massimo di quelli secondari); anche questi elettroni retrodiffusi possono generare degli elettroni secondari in seguito ad urti anelastici. Gli elettroni "backscattered" forniscono informazioni di tipo compositivo o morfologico relative a zone volumetriche del campione profonde alcuni micron. Il numero di elettroni raccolti dal rivelatore è funzione dell'angolo di incidenza del fascio elettronico primario e della posizione spaziale del rivelatore stesso.

Bibliografia Capitolo 3

- [1] M. A. McCord, M. J. Rooks: “*Electron Beam Lithography*” (Handbook of microlithography, micromachining and microfabrication), Rai-Choudhury (1997)
- [2] D. F. Kyser, S. N. Viswanathan: *J. Vac. Sci. Technol.* **12**, p.1271 (1975)
- [3] T. H. P. Chang: *J. Vac. Sci. Technol.* **12**, p.1308 (1975)
- [4] M. Elwenspoek: “*Etching Technology*”, UETP MEMS (1993)
- [5] K. Sato, M. Shikida, T. Yamashiro, K. Asaumi, Y. Iriye, M. Yamamoto: *Proc. IEEE Micro Electro Mechanical Systems*, 556 (1998)
- [6] H. Seidel, L. Csepregi, A. Heuberger and H. Baumgartel: *J. Electrochem. Soc.* **137**, p. 3612 (1990)
- [7] A. J. Nijdsdam, J. W. Berenschot, J. Van Suchtelen, J. G. Gardeniers, M. Elwenspoek: *J. Micromech. Microeng.* **9**, 135 (1999)
- [8] A. Hölke, H. T. Henderson: *J. Micromech. Microeng.* **9**, p.51 (1999)
- [9] S. M. Sze: “*Semiconductor Devices, Physics and Technology*”, John Wiley & Sons (1985)
- [10] D. A. Glocker, S. I. Shah: “*Handbook of thin film process technology*”, Institute of Physics Publishing
- [11] G. Fortunato and L. Mariucci, Thin film transistor, Capitolo su The Encyclopedia of Electrical and Electronics Engineering, (John Wiley & Sons, 1999)
- [12] S.K. Lai, *J. Appl. Phys.* **54**, p.2240 (1983)
- [13] Fortunato and P. Migliorato, *J. Appl. Phys.* **68**, p.2463 (1990)
- [14] G. Fortunato, L. Mariucci, R. Carluccio, A. Pecora, and V. Foglietti, *Appl. Surface Science* **154-155**, (2000)
- [15] P. Migliorato, *Enciclopedia of Physical Science and Technology*, 1990 yearbook
- [16] G. Fortunato and P. Migliorato, *Appl. Phys. Lett.* **49**, p.1025 (1986)
- [17] J. Y. Choi and G. Fossum, *IEEE Transactions on electron device*, **38**, p.1384 (1991)
- [18] S.D. Brotherton, *Semicond. Sci. Technol.* **10**, p.721 (1995)

- [19] M. Valdinoci, L. Colalongo, G. Baccarani, G. Fortunato, A. Pecora and I. Policicchio, IEEE Transaaaction on Electron Device **44**, p.2234 (1997)
- [20] S.Seki, O. Kogure, and B. Tsujiyama, IEEE Electron Dev. Lett. **EDL-8**, p.434 (1987)
- [21] J.R. Ayres, S.D.Brotherton, D.J. McCulloch, and M.J. Trainor, Jpn. J. Appl. Phys. **37**, p.1801 (1998)
- [22] L. Mariucci, G. Fortunato, R. Carluccio, A. Pecora, S. Giovannini, F. Massussi, L. Colalongo, and M. Valdinoci, J. Appl. Phys **84**, p2341. (1998)
- [23] G. Fortunato, A. Pecora, G. Tallarida, L. Mariucci, C. Reita, and P. Migliorato. IEEE Trans. Electron. Dev.,**ED-41**, p. 38 (1994)
- [24] C. Quate: “*The AFM as a tool for surface imaging*”, Surface Science **299/300**, (1984)

Capitolo 4

Realizzazione e caratterizzazione di TFT a polisilicio e altri dispositivi elettronici di larga area su substrati plastici di polyimide

In questo capitolo verranno descritte tutte le fasi riguardanti la fabbricazione dei TFT a polisilicio realizzati su substrato plastico di polyimide. In particolare verranno presentati i risultati relativi alla deposizione e caratterizzazione di materiali isolanti (nitruri e ossidi di silicio) utilizzati come strati barriera su substrati plastici. Si esporrà lo studio sulle proprietà di film di silicio amorfo depositati mediante PECVD a bassa temperatura, usato quale precursore dello strato attivo dei TFT in polisilicio. Saranno messe a fuoco le tecniche per ottenere la ricristallizzazione del silicio amorfo attraverso laser ad eccimeri minimizzando lo stress termico a carico del substrato plastico. Verranno poi analizzati gli step di deposizione a temperatura ambiente e caratterizzazione dell'ossido di gate a bassa difettosità realizzato con tecniche ECR-PECVD.

Verranno, inoltre, riportati i risultati della caratterizzazione elettrica dei TFTs a polisilicio fabbricati, analizzandone le proprietà sotto stress meccanico, termico ed elettrico. Infine si esporranno le proprietà elettriche di dispositivi più complessi quali inverter e ring oscillator sempre realizzati su substrato plastico in polyimide, integrati con sensori di umidità e di ammoniacca.

4.1 Deposizione e caratterizzazione morfologica di materiali isolanti come strati barriera

Nella realizzazione di dispositivi elettronici su substrati plastici, riveste una notevole rilevanza la scelta degli strati barriera, che svolgono una triplice funzione: i) prevenire ogni interazione chimica tra il substrato plastico ed i vari reagenti utilizzati durante il processing dei dispositivi; ii) evitare la diffusione di contaminanti dal substrato polimerico; iii) agire come schermo termico durante il processo di laser annealing, riducendo il trasferimento di calore dalle zone irraggiate di Si al substrato polimerico sottostante. In linea con quanto riportato in letteratura nel caso della realizzazione di TFT a polisilicio su substrati plastici [1], abbiamo sviluppato come strato barriera un bi-layer di materiali isolanti inorganici di nitruro di silicio/ossido di silicio.

Al fine di depositare e caratterizzare film dielettrici di alta qualità e buone proprietà meccaniche ed elettriche, da utilizzare come strati barriera su substrati plastici, ci siamo avvalsi di una tecnica di deposizione chimica da fase vapore assistita da plasma a doppia radio-frequenza a 13,56 MHz e 340 KHz (dual-frequency PECVD) e di un altro sistema PECVD operante nel range delle microonde (2.45 GHz) in condizioni di risonanza elettronica di ciclotrone (ECR-PECVD). In un apparato dual-frequency PECVD ad una eccitazione standard a radio-frequenza viene sovrimposta ad intervalli regolari un'altra eccitazione a diversa frequenza atta a modificare le condizioni di crescita del film dielettrico e le sue proprietà meccaniche. In un sistema ECR-PECVD, invece, è possibile realizzare film isolanti a basse temperature (da 25°C a 300°C) ed a basse pressioni di lavoro (<10 mTorr) grazie all'elevata densità di specie ionizzate presenti nel plasma e all'energia relativamente ridotta degli ioni: il substrato su cui avviene la crescita del film è, infatti, disaccoppiato dal plasma, ossia le reazioni chimiche che formano i precursori di crescita avvengono in una zona (camera di deposizione) separata da quella in cui si ha l'innesco del plasma (camera ECR). La giusta stechiometria e l'adeguata struttura morfologica dei materiali dielettrici a temperature prossime a quella ambiente è resa possibile sia grazie all'efficienza della sorgente ECR sia grazie alla possibilità di dissociare indipendentemente i gas reagenti: in questo apparato, infatti, il plasma generato è dotato di un'elevata densità ionica (da 10 a 100 volte rispetto ad un normale sistema RF-PECVD) e di una moderata energia degli ioni (il piattello di deposizione non è polarizzato e il plasma semplicemente diffonde sul campione). In questo modo non si creano difetti microscopici alla superficie del substrato a seguito di un eccessivo bombardamento ionico [2].

Gli strati barriera che abbiamo cresciuto su un substrato di polyimide sono composti essenzialmente da due film dielettrici, uno di nitruro di silicio e l'altro di ossido di silicio. Il film di nitruro di silicio viene depositato attraverso un sistema dual-frequency PECVD a partire da una miscela di gas di SiH₄, NH₃, N₂ e He. Il film viene cresciuto alla temperatura di 300°C, lavorando ad una pressione di 0.6 Torr ed ottenendo uno spessore di circa 200 nm. Questo strato dielettrico permette

primariamente di fornire una barriera per il substrato plastico contro l'umidità e le specie chimiche che occorrerà usare durante il processo di fabbricazione dei dispositivi; inoltre, grazie alla presenza dell'ammoniaca nella miscela dei gas precursori [3], si ottiene un'ottima aderenza al substrato di polyimide e si cresce uno strato dielettrico non stressato con l'ausilio della doppia frequenza che permette di depositare strati uniformi con stress tensile alternato ad uno compressivo. Questo assicura un buon punto di partenza come film inorganico per la successiva deposizione degli strati attivi dei dispositivi. Da un'analisi di stress del nitrato di silicio eseguita in funzione del tempo di attivazione della bassa frequenza nel sistema dual-frequency PECVD si è potuta stimare una combinazione opportuna per la realizzazione di film dielettrici non stressati (vedi fig.4.1.1) [4].

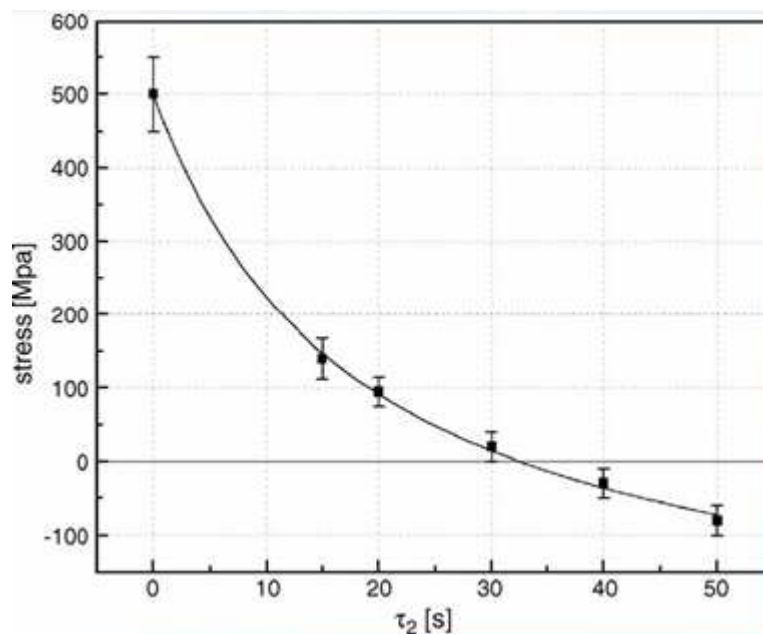


Figura 4.1.1 : Curva dello stress di un film di Si_3N_4 in funzione del tempo di attivazione della bassa frequenza.

Con l'ausilio dell'apparato ECR-PECVD, abbiamo investigato, invece, la possibilità di depositare film di ossido di silicio variando la temperatura del substrato da 25°C a 300°C, in funzione della potenza delle microonde con cui si forma il plasma e in funzione del rapporto tra i gas precursori (SiH_4 , O_2 e He). Grazie a misure XPS ed ERDA [5] è noto dalla letteratura che, aumentando il rapporto O_2/SiH_4 , diminuisce nel film il contenuto di idrogeno e il numero di legami Si-Si che vanno ad inficiare la qualità della struttura dell'isolante, inserendo difetti e riducendo la densità del film. Aumentando ulteriormente il contenuto dell'ossigeno nel rapporto dei gas precursori, si abbassa il rate di crescita che già è basso a causa della pressione di lavoro in camera ($P=3$ mTorr nel nostro caso) e inoltre, un film ricco in ossigeno introduce gruppi Si-OH nella matrice di SiO_2 , diminuendo la densità dello strato dielettrico e conseguentemente la sua efficacia isolante; negli esperimenti eseguiti, perciò, abbiamo fissato due ricette con rapporti O_2/SiH_4 rispettivamente di 20 e 50. L'elio viene utilizzato come gas diluente per omogeneizzare il flusso del silano, che è esiguo,

e viene fissato a 10 sccm. Abbiamo poi investigato la crescita di tali film in funzione del plasma generato variando la potenza delle microonde da 160 W a 400 W. Naturalmente all'aumentare della potenza aumenta anche la temperatura sulla superficie del substrato e l'azione del bombardamento ionico: per questo ci siamo limitati ad operare al 50% della potenza erogabile dal sistema. Alla fine degli esperimenti, abbiamo pertanto fissato due ricette con potenza delle microonde rispettivamente di 215 W e 400 W alla pressione di lavoro di 3 mTorr. Con queste due miscele di gas abbiamo ottenuto un film dielettrico con un rate di crescita rispettivamente di 4.2 e 2.3 nm/min. Nel primo caso il film depositato è più conforme, veloce nella crescita, ma più sensibile ad elevati campi elettrici (breakdown a 3-4 MV/cm). Nel secondo caso il film depositato è più denso e stechiometricamente conforme, e mostra qualità dielettriche superiori, come vedremo in seguito.

Una prima analisi morfologica su tali materiali è stata eseguita attraverso una stima dell'etch-rate e un'analisi della densità dei vuoti (pinhole density). Per analizzare la compattezza del film, si confronta il tempo in cui lo strato di SiO₂ depositato tramite ECR-PECVD viene rimosso in una soluzione di BHF rispetto ad un film di SiO₂ dello stesso spessore, cresciuto termicamente. Dalla taratura dell'etch-rate si evince un valore analogo a quello dell'ossido termico (fig.4.1.2) che va da 100 nm/min a 90 nm/min.

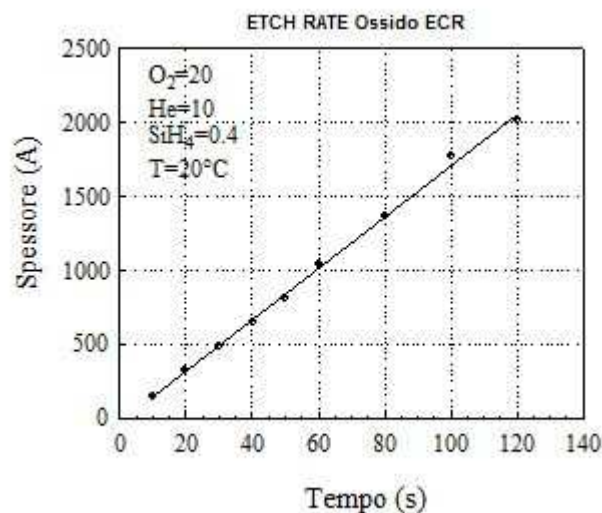


Figura 4.1.2 : Etch-rate dell'ossido ECR in soluzione di HF bufferato (BHF).

Nello studio della pinhole density, invece, abbiamo testato la presenza di difetti nella fase di crescita del film di ossido di silicio attraverso la seguente procedura: 1) si depositano mediante sputtering 100 nm di cromo su un substrato di vetro; 2) si deposita il film dielettrico con il sistema ECR-PECVD; 3) si esegue un patterning con piazzole di 1 mm² di area; 4) si rimuove il dielettrico con una soluzione di BHF; 5) si rimuove il cromo con soluzione apposita in condizioni di over-etch; 6) si analizza il risultato al microscopio ottico in dark field. Come si può osservare dalla figura

4.1.3a-b nel caso dei pinhole si osserva un'immagine simile ad un cielo stellato che rispecchia la presenza di vuoti e di difetti nel film depositato.

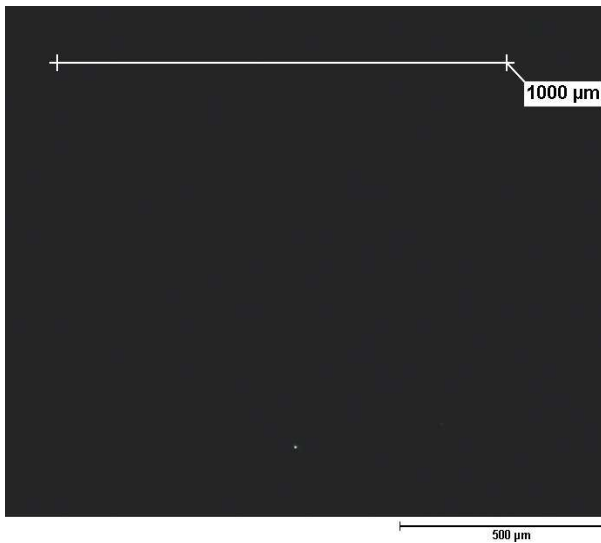


Figura 4.1.3a : Risoluzione di un film di SiO_2 con densità di pinhole minima.

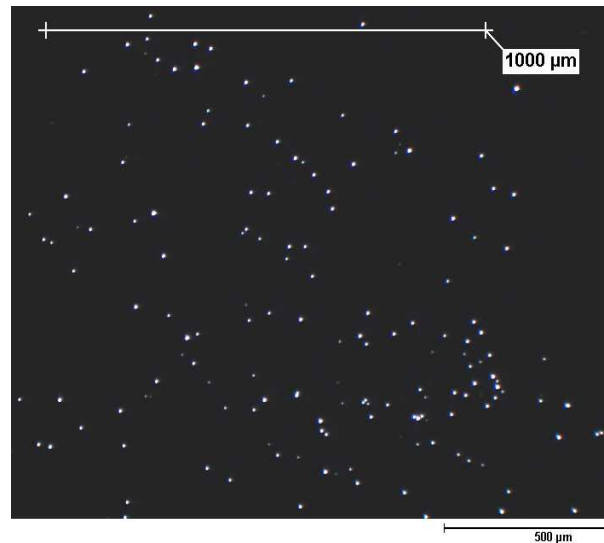


Figura 4.1.3b : Risoluzione di un film di SiO_2 con alta densità di pinhole.

Abbiamo investigato l'andamento della densità dei pinhole in funzione della temperatura del substrato e della potenza delle microonde. Ad una potenza maggiore (400 W) possiamo riscontrare una densità di difetti che non dipende in maniera rilevante dalla temperatura del substrato e che, per temperature compatibili con i substrati plastici come il polyimide ($<250^\circ\text{C}$), offre la possibilità di depositare film dielettrici con densità di difetti ($<1 \text{ mm}^{-2}$). Per potenze minori (160 W) la dipendenza dei difetti dalla temperatura del substrato cresce notevolmente e, comunque, è maggiore di un fattore 10 rispetto alle deposizioni a potenza elevata, come si può osservare dalla figura 4.1.4.

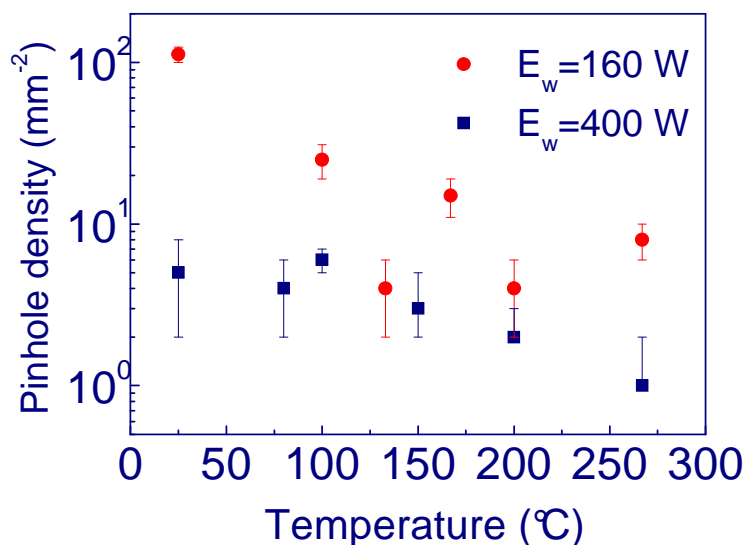


Figura 4.1.4 : Densità di difetti di film di SiO_2 depositati mediante ECR-PECVD in funzione della temperatura di substrato per due diverse potenze delle microonde.

Per una corretta indagine stechiometrica abbiamo poi eseguito un'analisi nell'infrarosso in trasmissione, degli spettri di film di SiO_2 depositati ECR, in un range compreso tra 400 e 4000 cm^{-1} al fine di determinare qualitativamente la presenza di legami Si-H e Si-OH e abbiamo comparato tali spettri con quelli di film di SiO_2 depositati termicamente. Si osservano i tre picchi corrispondenti alle bande principali dell'ossido di silicio a 1075 cm^{-1} , 810 cm^{-1} e 450 cm^{-1} (stretching, banding e rocking modes), mentre non sono apprezzabili i picchi principali del Si-H (2100 cm^{-1}) e del Si-OH (3250 cm^{-1}): ciò conferma una concentrazione minima di contaminanti quali idrogeno e acqua all'interno della matrice del dielettrico (vedi figura 4.1.5). Tale misura viene corroborata anche dall'analisi spettroscopica di desorbimento (TDS), dalla quale si evince un contenuto di idrogeno molto basso e pari a circa 0.2% per film depositati ECR sia a temperatura ambiente sia a 230°C (figura 4.1.6) [6-7].

Le pressioni parziali dell'idrogeno sono di un ordine di grandezza al di sotto degli ossidi cresciuti convenzionalmente mediante tecnica PECVD; nel caso poi dello spettro ECR possiamo evidenziare come la maggior parte dell'idrogeno derivi da due picchi principali di uguale valore e sia legata ad acqua intrappolata nei vuoti della matrice (picco a 490°C) e a gruppi OH (picco a 760°C). Da questa considerazione si comprende che già a temperature relativamente basse e compatibili con il substrato plastico ($<300^\circ\text{C}$) è possibile, tramite annealing termico, rimuovere buona parte del contaminante in questione perché si tratta principalmente di acqua adsorbita.

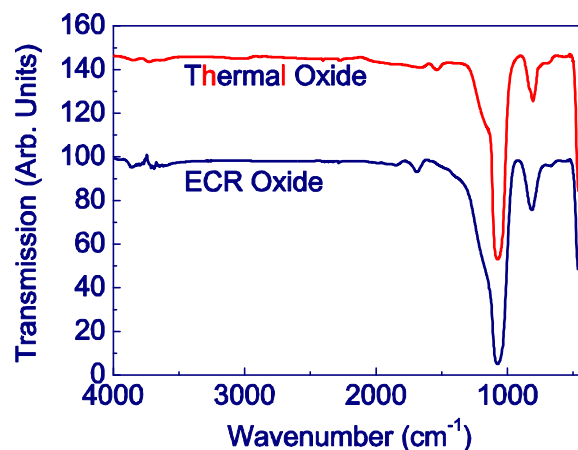


Figura 4.1.5 : Analisi FTIR degli spettri di un film di SiO_2 depositato mediante ECR e di uno ottenuto attraverso ossidazione termica.

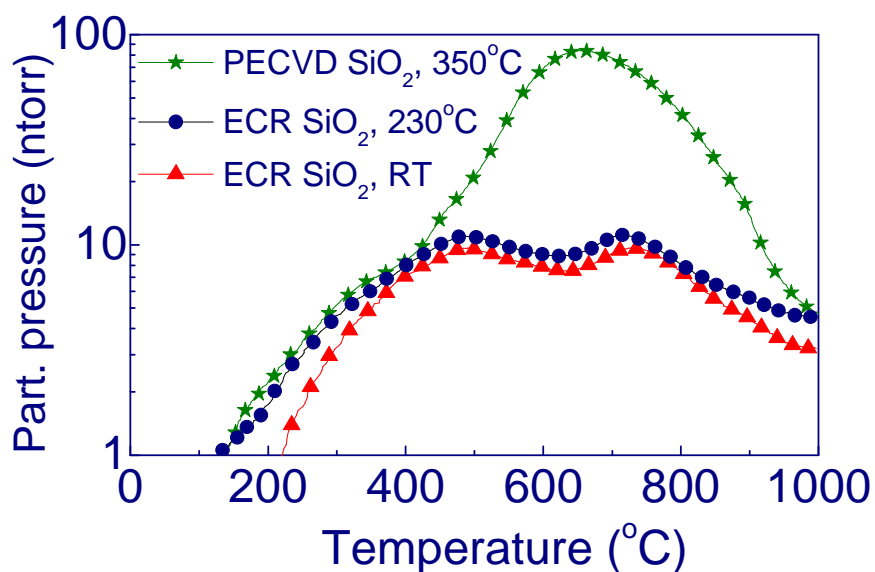


Figura 4.1.6 : *Analisi TDS di due film ECR a diverse temperature a confronto con uno depositato PECVD.*

Attraverso la tecnica ECR-PECVD abbiamo, quindi, depositato un film di ossido di silicio dello spessore di circa 250 nm alla temperatura di 300°C, alla pressione di 3 mTorr e alla potenza delle microonde di 400 W. Grazie al basso contenuto di idrogeno presente nello strato dielettrico si riduce il possibile desorbimento nello strato attivo in fasi di elevato stress termico come lo step di irraggiamento laser. In figura 4.1.7 è possibile osservare un'immagine TEM dello strato di barriera così depositato sul substrato plastico, dove si nota nel film di nitruro di silicio un'alternanza di piccoli strati che crescono con stress meccanico diverso.

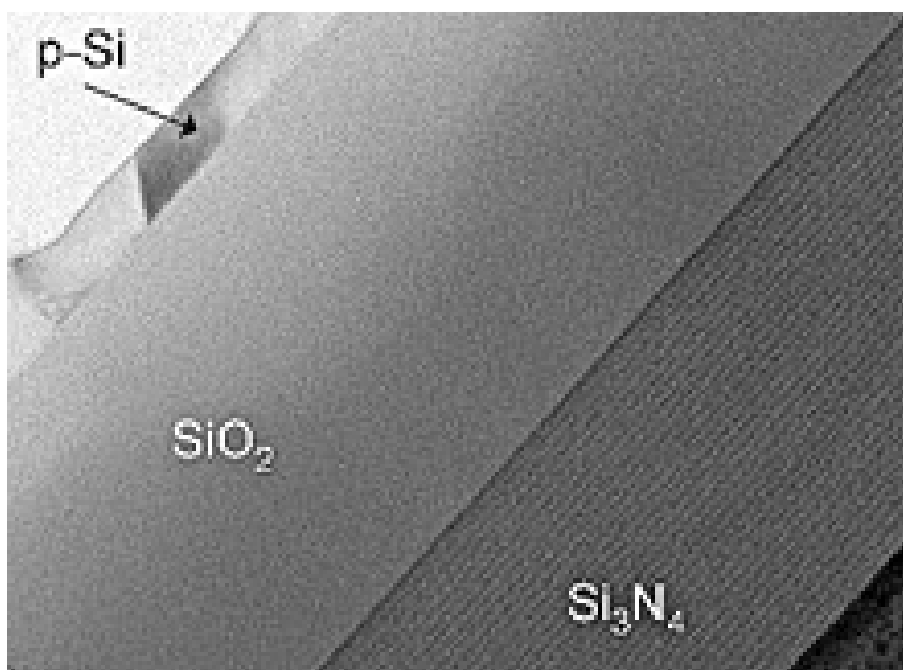


Figura 4.1.7 : *Analisi TEM degli strati barriera di Si₃N₄ e SiO₂ depositati sul substrato plastico.*

E' importante, infine, sottolineare che l'utilizzo dello stack di strati barriera dielettrici inorganici si è dimostrato cruciale per la fabbricazione di TFT a polisilicio su polyimide, in quanto ha garantito un'aderenza degli strati inorganici sul substrato polimerico senza evidenziare fenomeni di stress meccanico, (il substrato di PI, infatti, non mostra alcun incurvamento una volta distaccato dal supporto rigido, alla fine del processo di realizzazione dei dispositivi). Inoltre, lo stack di strati barriera ha fornito un adeguato disaccoppiamento termico, evitando il danneggiamento del film di polyimide durante la fase di irraggiamento laser e mantenendo così intatte le proprietà di flessibilità del substrato.

4.2 Messa a punto del processo di formazione e caratterizzazione dello strato attivo in silicio policristallino mediante ricristallizzazione con laser ad eccimeri

I TFT a silicio policristallino offrono le migliori performance, tra i dispositivi realizzati con tecnologia a film sottile, e pertanto la realizzazione di tali dispositivi su substrati polimerici risulta particolarmente interessante per applicazioni di tipo “high end”.

Sono note dalla letteratura tre diverse metodologie per ottenere polisilicio: la prima è quella di provare a depositarlo direttamente attraverso LPCVD, la seconda e la terza invece partono da un film di silicio amorfo e sfruttano una fase successiva di ricristallizzazione mediante ricottura in forno, detta solid-phase crystallization (SPC) o tramite irraggiamento laser. Tuttavia, l'utilizzo della deposizione diretta del polisilicio e della SPC risulta incompatibile con quello di substrati polimerici (le temperature del processo LPCVD sono superiori ai 600°C, mentre quelle del SPC sono generalmente comprese tra i 550-600°C). Il processo di ricristallizzazione mediante laser ad eccimeri, invece, si è dimostrato applicabile con buoni risultati a diversi substrati plastici [8-12]. Infatti, nell'annealing mediante laser ad eccimeri, a causa della durata estremamente breve dell'impulso laser (30 ns), il riscaldamento della regione superficiale del film di silicio induce la fusione del film stesso, mentre la temperatura sale di poche centinaia di gradi all'interno del substrato, consentendo così l'utilizzo di substrati plastici. D'altro canto, esistono ancora diversi problemi legati al processo di ricristallizzazione laser: in particolare, il film precursore di a-Si, normalmente depositato mediante PECVD, contiene un notevole quantitativo di H (intorno al 10% at. [12]), a causa dell'utilizzo di gas quali il silano o il disilano per la deposizione PECVD. Quando il film di silicio amorfo idrogenato (a-Si:H) è sottoposto all'irraggiamento laser, può subire sostanziali modificazioni morfologiche e strutturali, a causa dell'enucleazione e crescita di difetti di volume, formati dall'agglomerazione di H₂, e della susseguente esodiffusione, che lasciano cavità nel film di Si [13]. Nella tecnologia dei TFT a polisilicio su substrati di vetro, per prevenire questi problemi si utilizzano trattamenti termici nel range di temperature 450-550°C [14], in quanto l'idrogeno è solito esodiffondere a queste temperature [15], come illustrato in figura 4.2.1. Tali trattamenti non possono essere adottati in presenza di substrati plastici e, pertanto, sono stati proposti processi di de-idrogenazione/cristallizzazione mediante laser. In questo caso, il film di a-Si:H viene irraggiato con densità di energia via via crescenti, sia utilizzando fasci di tipo top-hat con densità di energia crescenti [10,11], sia utilizzando fasci di tipo semi-gaussiano, scansionando il fascio e irraggiando la stessa area con densità di energia crescenti [9,12]. Entrambe le tecniche, tuttavia, richiedono una densità di colpi per punto molto elevata (>100 colpi/punto [9-12]) e il

materiale cristallizzato mostra l'inclusione di alcuni microvuoti e difetti nei grani [10], che limitano le performance dei TFT a polisilicio [10].

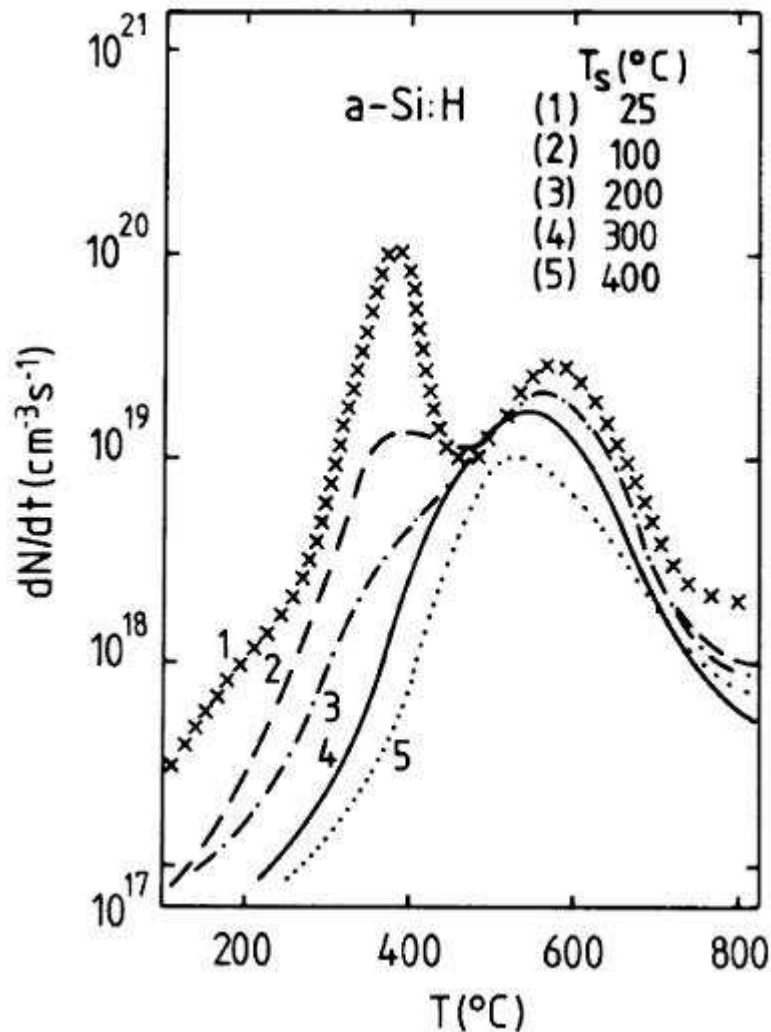


Figura 4.2.1 : Rate di effusione dell'idrogeno in funzione della temperatura per campioni di a-SiH depositati mediante PECVD a varie temperature del substrato (T_s).

Una via alternativa è quella di utilizzare, come precursore, film di a-Si depositato mediante sputtering. Tuttavia, in questo caso il film di a-Si contiene un'apprezzabile quantità di gas di sputtering (Ar), che provoca problemi analoghi a quelli incontrati con l'irraggiamento dei film di a-Si:H. Ad esempio, quando si usa l'Ar come gas di sputtering, il contenuto di Ar nel film si aggira intorno al 3% at. [16] e sono necessari trattamenti ad alta temperatura (intorno ai 600°C [16]) per rimuovere efficacemente l'Ar. Diversi gas di sputtering sono stati utilizzati, quali He, che si è visto esodiffondere a temperature moderate (sotto i 400°C [16]), o lo Xe, che viene incorporato in modo piuttosto contenuto (0.39% at. [17]). Sebbene in entrambi i casi la ricristallizzazione mediante laser sia stata dimostrata anche su substrati plastici [16-18], questo approccio presenta alcune controindicazioni, quali il basso sputtering yield per l'He [19], che produce basse velocità di deposizione, o l'uso di gas piuttosto costosi come lo Xe.

Quindi, i film di a-Si:H depositati mediante PECVD restano il precursore più interessante da un punto di vista applicativo ed industriale, se si tiene anche conto della possibilità di disporre oggi di sistemi PECVD in grado di depositare film di a-Si:H su aree $>5\text{m}^2$ [20].

Pertanto, allo scopo di ottenere film di polisilicio di buona qualità su substrati plastici, la nostra attività si è incentrata sullo sviluppo di un processo che combina trattamenti termici a bassa temperatura (300°C) con la de-idrogenazione/cristallizzazione mediante laser di film di a-Si:H depositati mediante PECVD. Film di a-Si:H, con 100 nm di spessore, sono stati depositati mediante PECVD Elettrorava (vedi figura 4.2.2) su vari tipi di substrati, quali wafer di Si ossidati, fogli di Polyarylite (PAR), fogli di Upilex (UBE) e film di PI 2611 (Dupont), quest'ultimi depositati su wafer di silicio mediante spin-coating. I film sono stati depositati da SiH_4 alla pressione di 0.6 torr, alla temperatura di 250°C e con una potenza RF (13.56 MHz) di circa $30\text{ mW}/\text{cm}^2$.



Figura 4.2.2 : Immagine del sistema a due camere, ECR-PECVD e PECVD, utilizzato per la deposizione dei film dielettrici e del silicio amorfo.

I processi di annealing mediante laser sono stati realizzati con un laser Lambda Physik LPX 205 operante con XeCl (308 nm, 30 ns di lunghezza di impulso) e con un sistema di omogeneizzazione

sia di tipo top-hat (dimensioni del fascio 6x6 mm, uniformità 2%) che di tipo a rampa (dimensioni 32x2 mm). Il sistema di laser annealing è completamente controllato da computer e consente di scansionare il campione, montato all'interno di una camera da vuoto su un porta-substrati riscaldabile, mediante due motori passo-passo, come illustrato nello schema di figura 4.2.3, e di sincronizzare opportunamente i colpi del laser con i movimenti x-y. Un'immagine del sistema è riportata in figura 4.2.4.

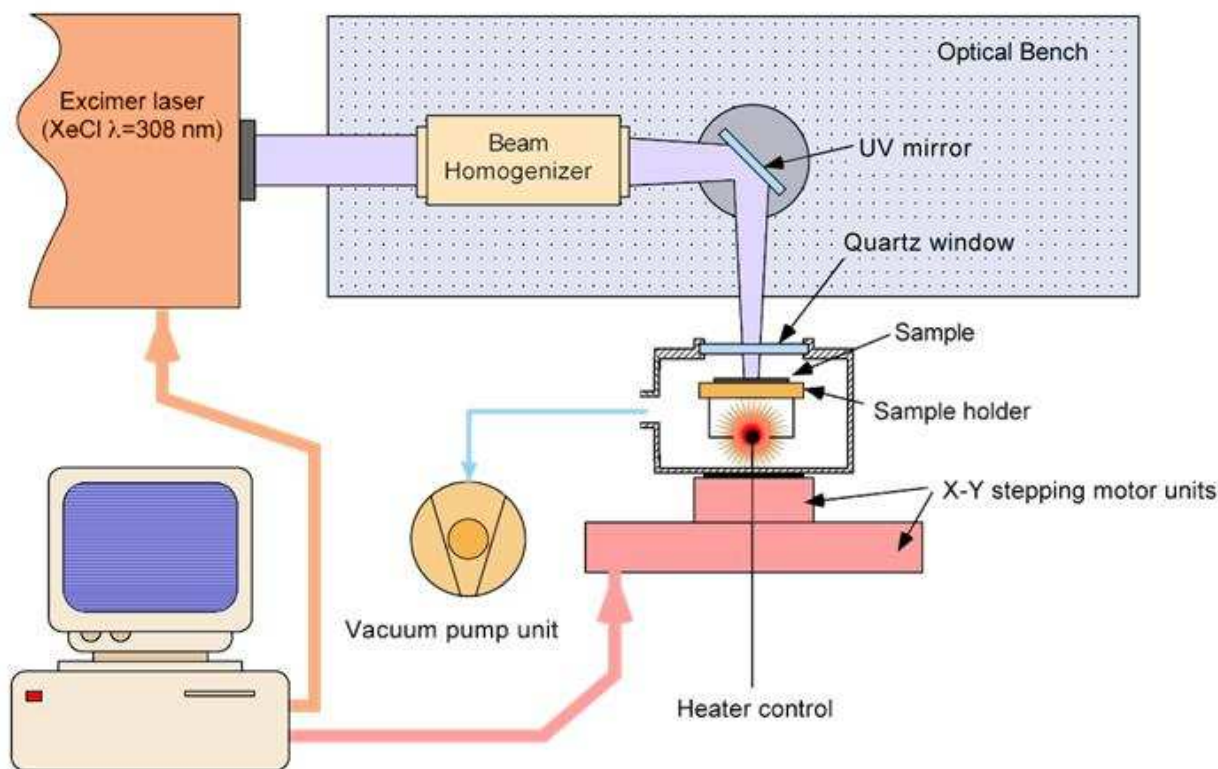


Figura 4.2.3 : Schematico del sistema di laser annealing.

Per de-idrogenare/cristallizzare il film di a-Si:H, i film sono stati sottoposti ad irraggiamento multi-step, con densità di energia progressivamente crescenti ad ogni step [10,11]. Allo scopo di ridurre il numero di colpi è stato introdotto un pre-trattamento termico a bassa temperatura (300°C). La scelta di tale temperatura è legata ad alcune considerazioni: l'effusione dell'H intorno ai 370°C è stata osservata da Beyer [21], per materiali depositati a bassa T (vedi Fig. 4.2.1); il desorbimento di H si presume avvenga dalla simultanea rottura di due legami Si-H con la formazione di H₂ e dalla rapida diffusione delle molecole di H₂ attraverso vuoti e/o rottura del materiale. Questo processo di effusione non appare limitato dalla diffusione, in quanto il picco di effusione è indipendente dallo spessore del film.



Figura 4.2.4 : Immagine del sistema di laser annealing.

Questo meccanismo suggerisce che il riscaldamento ultra-veloce indotto dal laser può portare alla rottura del materiale, mentre un pre-trattamento termico può produrre una riduzione del contenuto di H e, quindi, minimizzare il processo di esodiffusione e il conseguente danneggiamento del film ricristallizzato. Anche se sarebbe opportuno realizzare il pre-trattamento a T intorno ai 370°C, a causa della compatibilità con l'uso di substrati polimerici abbiamo concentrato l'attenzione su T intorno ai 300°C. Come verrà illustrato successivamente, il trattamento a 300°C si è comunque mostrato efficace nel ridurre il contenuto di H.

Le proprietà strutturali dei film irraggiati sono state analizzate mediante SEM, TEM (analisi effettuate presso IMM di Catania) ed AFM, mentre il contenuto di idrogeno è stato valutato attraverso Elastic Recoil Detection Analysis (ERDA) (analisi effettuate presso Univ. di Catania) e FTIR.

L'ottimizzazione del processo di laser annealing è stata condotta su campioni depositati su wafer di Si ossidati termicamente, in virtù di una più semplice analisi dei campioni. Il processo ottimizzato è stato, quindi, trasferito su PI, depositando il film precursore di a-Si direttamente sugli strati barriera (nitruro di silicio/ossido di silicio), precedentemente cresciuti sul substrato di PI e descritti nel

paragrafo 4.1. Sebbene gli effetti indotti dallo stress meccanico possono risultare differenti nel caso della sequenza di strati a-Si:H/SiO₂/Si₃N₄/PI rispetto alla sequenza a-Si:H/SiO₂/bulk Si, tuttavia l'analisi dei campioni depositati su wafer di Si è risultata particolarmente utile per individuare le migliori condizioni di processo, consentendo inoltre le analisi ERDA. Infatti, poiché le condizioni di misura utilizzate in questa tecnica producono sostanziale riscaldamento del substrato, a causa del bombardamento indotto dal fascio di He, l'utilizzo di substrati plastici risulta incompatibile con la tecnica di analisi.

Allo scopo di stimare l'incremento ottimale in densità di energia nel processo multi-shot, abbiamo condotto il seguente esperimento: dapprima abbiamo irraggiato con un singolo colpo il film di a-Si:H ed abbiamo determinato il valore della densità di energia (E_{1max}) al di sopra della quale il film viene danneggiato dalla effusione rapida di H. Quindi abbiamo irraggiato il campione con una sequenza di due colpi, essendo il primo a E_{1max} ed il secondo con densità di energia superiore variabile. In questo modo abbiamo determinato la densità di energia E_{2max} al di sopra della quale viene di nuovo osservato il danneggiamento del film. Questa procedura è stata reiterata in modo da determinare le condizioni di incremento della densità di energia per ogni step, senza che il film venga danneggiato. I risultati sperimentali relativi all'irraggiamento di un film di a-Si:H spesso 100 nm, pre-trattato termicamente a 300°C per 5 ore, sono riportati in figura 4.2.5: come si può facilmente vedere, E_{1max} è pari a 300 mJ/cm² mentre l'incremento ottimale in densità di energia risulta circa 20 mJ/cm². Nel caso di un film di a-Si:H irraggiato senza alcun pre-trattamento termico, dai dati illustrati in figura 4.2.6 è possibile valutare E_{1max} intorno a 180 mJ/cm², mentre per quanto riguarda l'incremento in densità di energia possiamo vedere che per bassi valori di densità di energia (<270 mJ/cm²) si ha un valore intorno ai 40 mJ/cm², che tuttavia decresce a valori <10 mJ/cm² per densità di energia più alte. Questo implica che, per ottenere una buona ricristallizzazione di film di a-Si:H non pre-trattati termicamente è necessaria un'elevata densità di colpi, in accordo con quanto già riportato in letteratura [9-12]. Il regime cosiddetto di "super lateral growth" [22], caratterizzato da dimensioni dei grani >1µm e dalla presenza di protrusioni ai bordi di grano, viene raggiunto nel caso del film pre-trattato per $E=450$ mJ/cm², come illustrato dall'analisi della superficie mediante AFM mostrata in figura 4.2.7. Allo scopo di generare un ridotto riscaldamento del substrato polimerico e di produrre una struttura policristallina quanto più uniforme in termini di dimensione dei grani, abbiamo focalizzato la nostra attenzione su valori della densità di energia <400 mJ/cm². Per queste condizioni la dimensione media dei grani si aggira sui 300 nm, come sarà illustrato dalle analisi TEM.

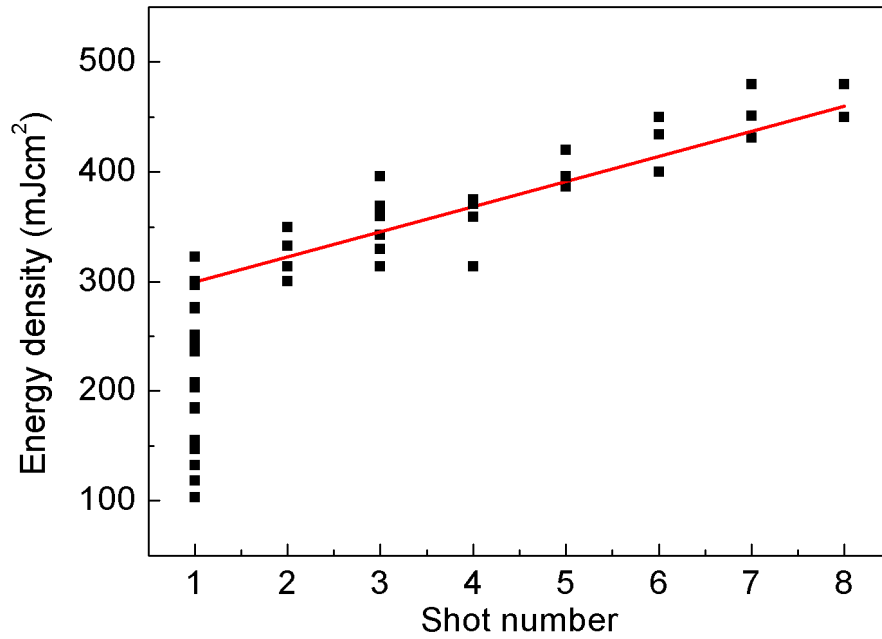


Figura 4.2.5 : Densità di energia massima raggiungibile prima del danneggiamento del film (zona al di sotto della linea rossa) in funzione del numero di colpi per film di a-Si:H con pre-trattamento termico a 300°C per 5 ore.

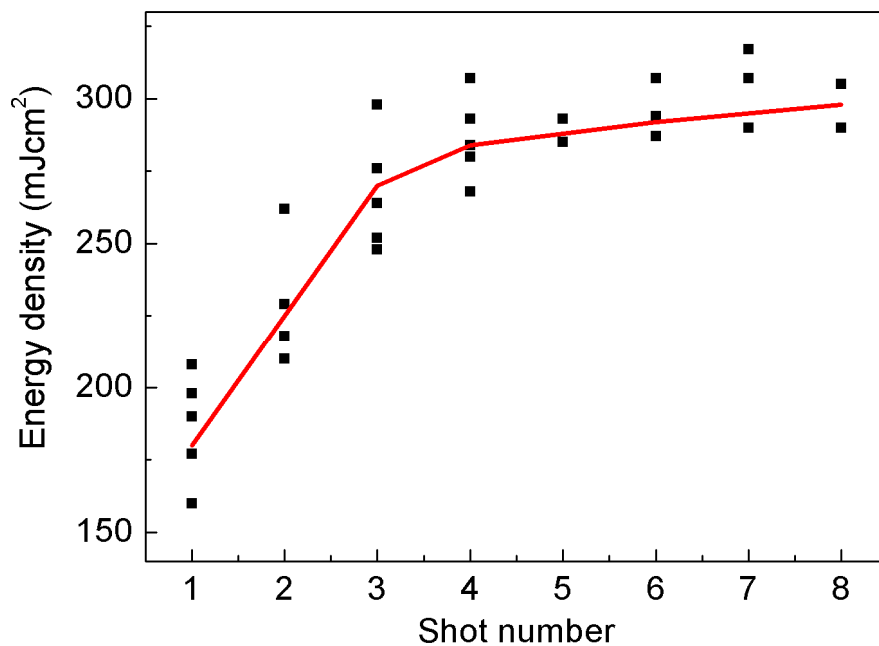


Fig. 4.2.6 : Densità di energia massima raggiungibile prima del danneggiamento del film (zona al di sotto della linea rossa) in funzione del numero di colpi per film di a-Si:H.

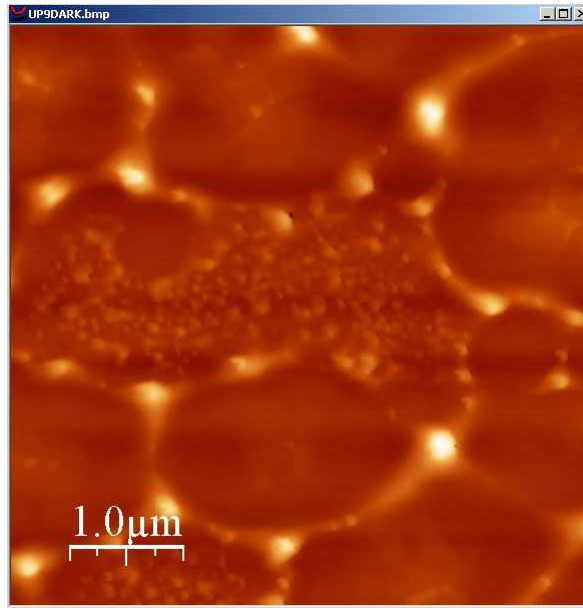


Figura 4.2.7 : Immagine AFM della superficie di un film di Si dopo il processo combinato di trattamento termico a 300°C per 5 ore seguito da laser annealing a 450 mJ/cm².

In figura 4.2.8 le immagini SEM di film di a-Si:H, con e senza pre-trattamento termico, sono illustrate dopo irraggiamento laser a 300 e 360 mJ/cm², realizzato con un incremento in densità di energia di 20 mJ/cm², a partire dai rispettivi valori di E_{1max} . Si può chiaramente osservare che mentre la morfologia del film pre-trattato è buona, la superficie del film non trattato è caratterizzata da una notevole rugosità e sono presenti nel film persino buchi, a causa della rapida effusione di H.

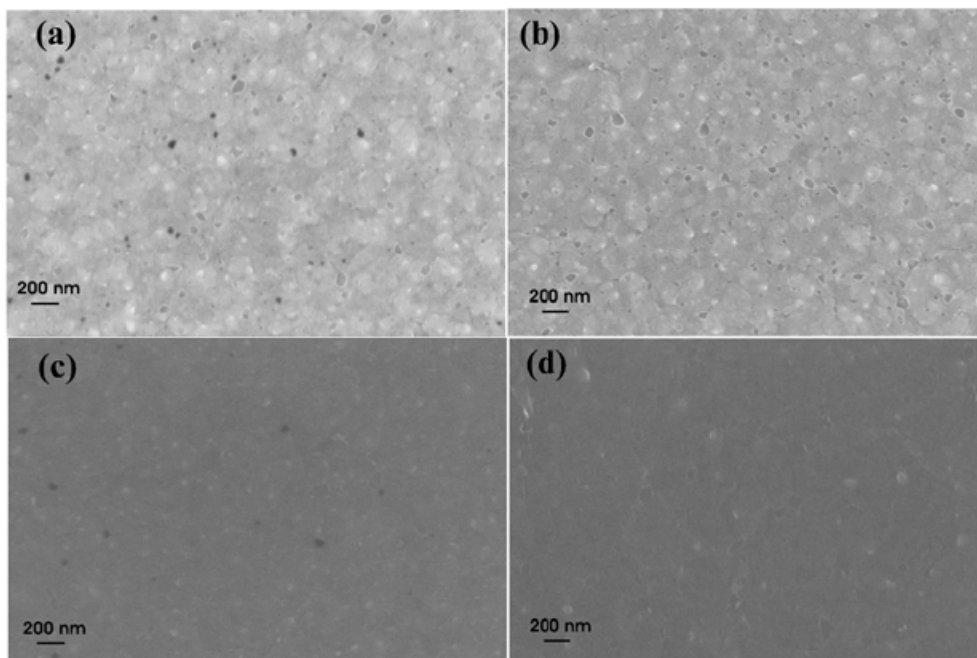


Figura 4.2.8 : Immagini SEM di film di Si dopo irraggiamento laser a 300 mJ/cm² (a, c) e a 360 mJ/cm² (b, d) per campioni pre-trattati termicamente a 300°C per 5 ore (c, d) o senza pre-trattamento (a, b).

Gli stessi campioni mostrati in figura 4.2.8 sono stati analizzati in sezione al TEM, come mostrato in figura 4.2.9. Per $E=300 \text{ mJ/cm}^2$ il film cristallizzato presenta una struttura a doppio strato, caratteristica delle condizioni di fusione parziale del film [22]. L'origine della struttura a doppio strato è legata al seguente meccanismo di ricristallizzazione: durante l'irraggiamento del primo colpo, non appena la superficie del film di a-Si:H fonde, il meccanismo dell'explosive crystallization [22] viene innescato, trasformando lo strato amorfo in uno microcristallino, che è quindi rifuso dall'energia ancora in arrivo del fascio laser (fusione primaria). La fusione primaria può propagarsi per una frazione dello spessore del film, in dipendenza dal valore della densità di energia, e quando inizia la risolidificazione, lo strato microcristallino sottostante, prodotto dall'explosive crystallization, agisce come seme per la ricrescita. La struttura risultante è un doppio strato, con uno soprastante policristallino a grani grandi ed uno sottostante microcristallino a grani piccoli. I colpi successivi con densità di energia crescenti producono la fusione della zona policristallina a grani grandi che, per densità di energia crescenti, si espanderà a spese dello strato microcristallino sottostante. Dalla figura 4.2.9 si può notare che una serie di microvuoti, legati all'effusione di H, si formano proprio al confine tra i due strati, in entrambi i campioni, e che lo strato sottostante nel campione non trattato appare con grani più piccoli, se confrontato con quello del campione pre-trattato. Per $E=360 \text{ mJ/cm}^2$, il campione pre-trattato mostra una ricristallizzazione completa con grani colonnari che si estendono per l'intero spessore del film, privi di difetti e microvuoti, mentre nel caso del campione non trattato difetti e microvuoti sono ancora visibili nello strato sottostante del film.

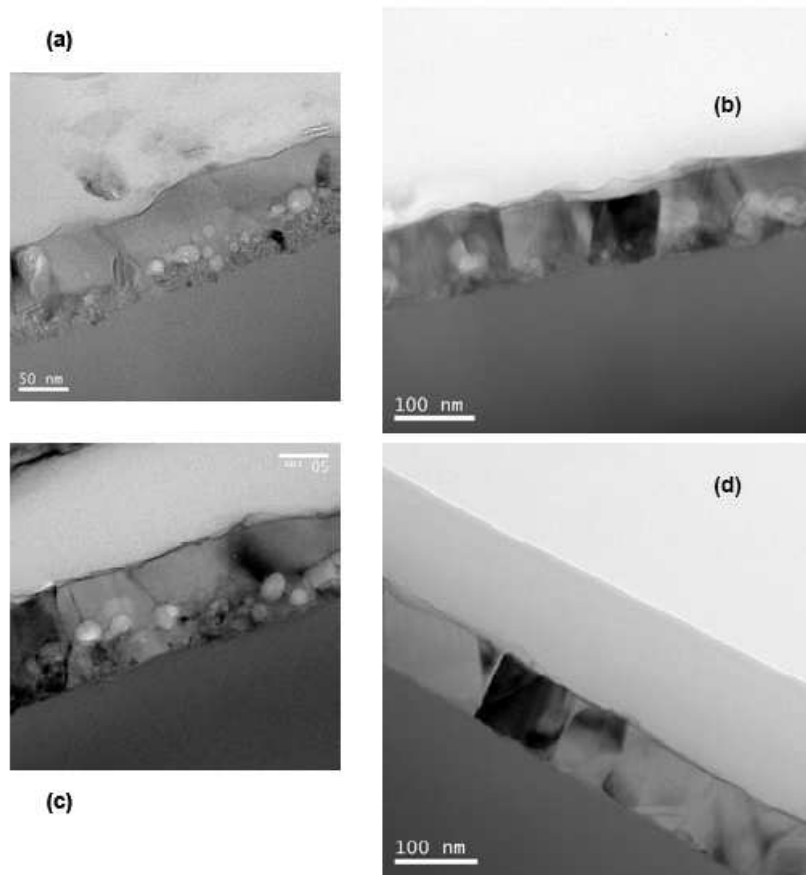


Figura 4.2.9 : Immagini TEM di film di Si dopo irraggiamento laser a 300 mJ/cm^2 (a, c) e a 360 mJ/cm^2 (b, d) per campioni pre-trattati termicamente a 300°C per 5 ore (c, d) o senza pre-trattamento (a, b).

Riassumendo, abbiamo mostrato che, irraggiando campioni pre-trattati termicamente, è possibile ottenere la completa ricristallizzazione del film incrementando la densità di energia di circa 20 mJ/cm^2 . In questa maniera si riduce la densità dei colpi e conseguentemente lo stress termico, ottenendo un miglioramento sostanziale rispetto ai processi step-by-step già riportati in letteratura [9-12]. Notiamo, tuttavia, che, fintantoché la completa ricristallizzazione del film non è raggiunta, la presenza di un consistente numero di microcavità caratterizza entrambi i tipi di campioni ed è ben noto che tali difetti di volume agiscono come efficienti centri di trappola con conseguenze negative per la mobilità dei portatori.

Allo scopo di chiarificare il ruolo positivo del pre-trattamento a bassa temperatura (300°C) sul processo di ricristallizzazione, abbiamo analizzato il contenuto di H nel film prima e dopo il trattamento termico attraverso misure ERDA e FTIR. In accordo con i dati riportati per l'effusione di H [15], si dovrebbe prevedere una perdita modesta di H per tali temperature. Infatti, come illustrato dalla figura 4.2.10 le misure FTIR mostrano che la banda di assorbimento localizzata a 2000 cm^{-1} , dovuta al modo di stretching del legame Si-H, non è apprezzabilmente influenzata dopo l'annealing termico a 300°C per 5 ore e, quindi, ci si aspetta che non subisca variazione il numero

di legami Si-H. Viceversa, le misure ERDA, condotte su campioni trattati termicamente a 300°C per tempi fino a 10 ore, mostrano una situazione piuttosto diversa, come illustrato in figura 4.2.11, dove il corrispondente contenuto di H nel campione è rappresentato in funzione del tempo di annealing. I due dati a t=0 in figura 4.2.11 corrispondono al campione non trattato termicamente e a quello trattato soltanto con una rampa in temperatura (fase di salita e discesa), con un tempo quindi a 300°C virtualmente pari a zero: possiamo osservare che il contenuto di idrogeno per il campione non trattato è intorno all'8% at. e che meno dell'1% di H è rimosso durante il processo di salita e discesa del trattamento termico. Il processo di effusione dell'H avviene principalmente nel corso delle prime 2 ore, mostrando un'ulteriore leggera riduzione fino a 5 ore, per quindi poi saturare oltre questo tempo ad un valore intorno al 6% at. La combinazione delle misure ERDA e FTIR indica chiaramente che il trattamento a bassa temperatura è in grado di rimuovere H debolmente legato dal campione, mentre l'H legato non appare influenzato da questo tipo di trattamento, in accordo con i dati di letteratura.

Queste osservazioni possono spiegare l'effetto del pre-trattamento termico a bassa temperatura sul processo di laser annealing. In particolare, il ridotto contenuto di H può giustificare un più alto valore di $E_{I_{max}}$, avendo il film pre-trattato un contenuto di H pari al 70% del valore iniziale. Inoltre, la rimozione dell'H debolmente legato, appare particolarmente efficace nella possibilità di utilizzare incrementi in densità di energia relativamente grandi. Questi effetti sono probabilmente dovuti al fatto che l'H debolmente legato è immediatamente rilasciato non appena la temperatura sale durante l'irraggiamento laser, causando la rottura del film e, quindi, l'effusione dell'H debolmente legato nei campioni non trattati richiede un riscaldamento molto più graduale del film.

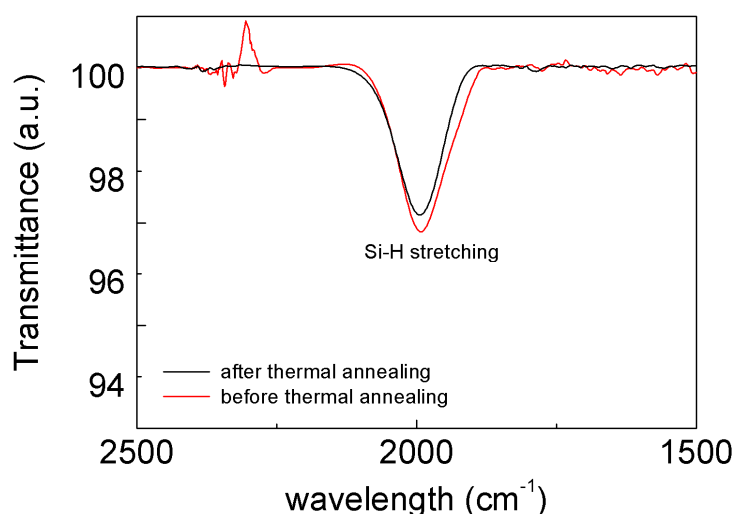


Figura 4.2.10 : Spettro di assorbimento IR misurato prima e dopo il trattamento termico a 300°C per 5 ore.

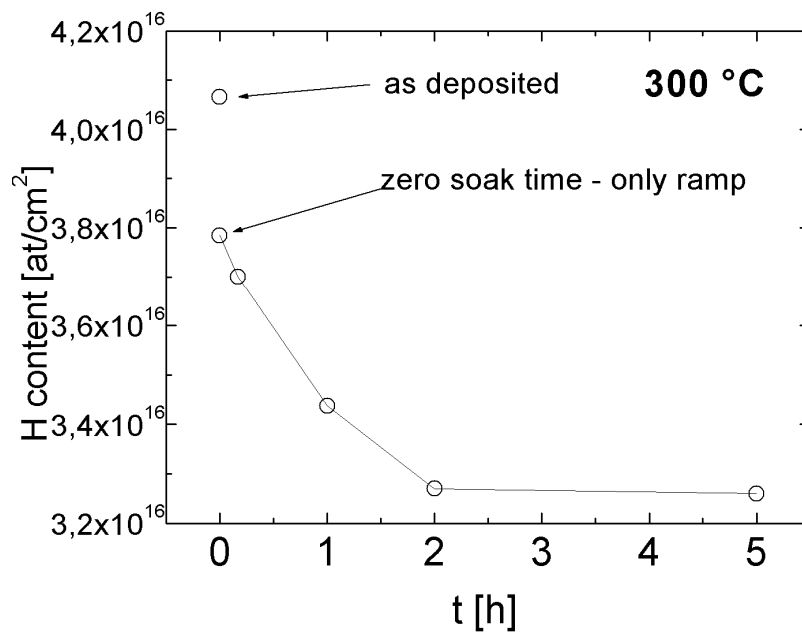


Figura 4.2.11 : Contenuto di idrogeno nel film di *a*-Si:H, misurato mediante ERDA, in funzione del tempo di trattamento termico a 300°C.

4.3 Caratterizzazione delle interfacce isolante/semiconduttore

Una volta definiti i parametri di deposizione del film di ossido di silicio mediante tecnica ECR-PECVD, abbiamo investigato le qualità elettriche all'interfaccia isolante/semiconduttore al fine di determinare se tale strato dielettrico potesse funzionare in maniera adeguata come isolante di gate per i TFTs in polisilicio realizzati su substrato in polyimide. Abbiamo, quindi, realizzato dei capacitori MOS composti da dot di alluminio del diametro di 300 o 500 μm evaporati termicamente su un film di ossido di silicio ECR dello spessore di 100 o 150 nm, cresciuto su uno strato di silicio cristallino epitassiale leggermente drogato p ($1 \times 10^{14} \text{ P/cm}^3$) dello spessore di circa 70 μm . Grazie poi alla presenza di uno strato di silicio cristallino pesantemente drogato n , utilizzato come substrato, è stato possibile ottenere un contatto ohmico per la chiusura del circuito (vedi fig.4.3.1a). Attraverso un apparato di misura HP 4140 B sono state eseguite misure I-V e C-V quasi statiche con rampe lineari rispettivamente di 50 e 20 mV/s, mentre con una strumentazione HP 4192 A abbiamo effettuato misure C-V ad alta frequenza (1 MHz). Tutte le misure elettriche sono state eseguite a temperatura ambiente e in aria attraverso un sistema di probe montate su micro-manipolatori. Il film di SiO_2 depositato a temperatura ambiente mostra una densità di stati interfacciali (N_{ss}) piuttosto elevata ($>1 \times 10^{12} \text{ eV}^{-1} \text{ cm}^{-2}$) e perciò abbiamo analizzato il comportamento del film di ossido di silicio depositato ECR in funzione della temperatura di annealing, del tempo di annealing e del gas utilizzato durante il trattamento termico. Abbiamo inoltre studiato la variazione della N_{ss} eseguendo un trattamento termico in presenza dei dot di alluminio o in assenza del metallo [26].

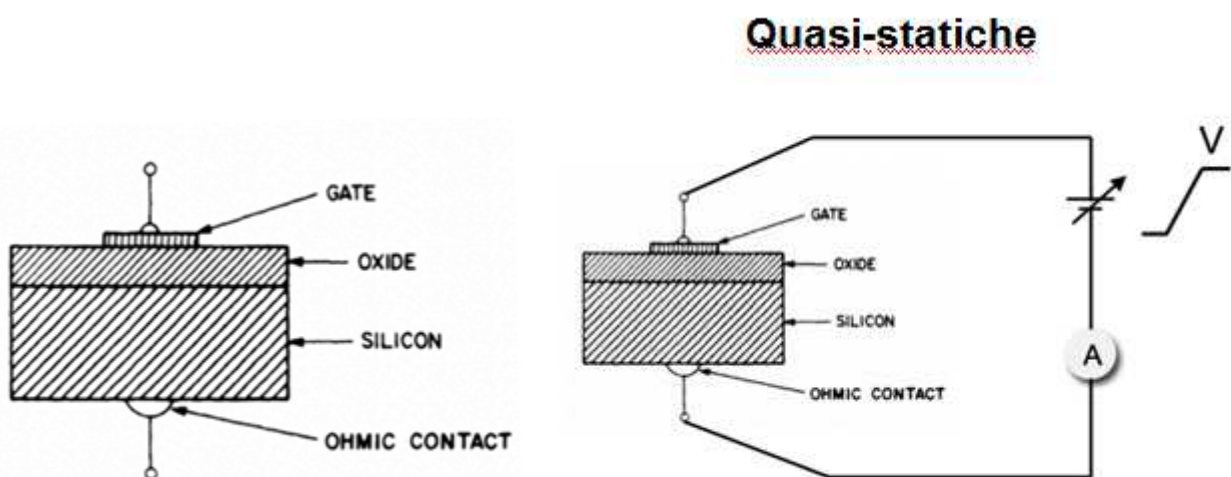


Figura 4.3.1a : Schema del capacitore MOS in esame.

Figura 4.3.1b : Schema elettrico per la misura quasi-statica con apparato HP 4140 B.

Da un primo esperimento abbiamo osservato che la riduzione degli stati interfacciali durante la fase di annealing non dipende in maniera rilevante dalla natura del gas utilizzato. Sono stati, infatti, eseguiti test in ambiente di azoto, di forming gas (miscela al 5% di H_2 in N_2) e in vuoto, ottenendo una diminuzione della densità degli stati interfacciali comparabile in tutti e tre i casi (vedi fig.4.3.2).

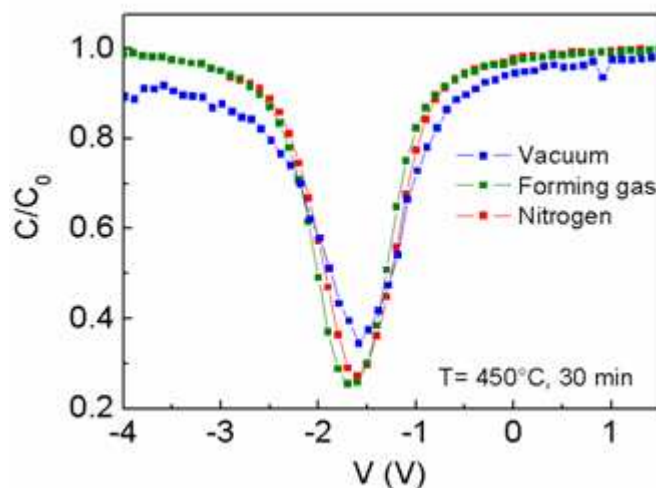


Figura 4.3.2 : Misura C-V quasi-statica eseguita dopo annealing in tre differenti atmosfere (vuoto, forming gas e azoto).

Questo dimostra che la maggior parte dell'idrogeno necessario alla passivazione dei dangling bond deriva dall'acqua e dai gruppi OH presenti all'interno della matrice di SiO_2 come già ampiamente verificato attraverso le misurazioni di spettroscopia TDS. Abbiamo poi studiato l'effetto dell'annealing sul film dielettrico prima e dopo la deposizione dei dot di alluminio: è stato osservato che, in presenza dell'alluminio, la densità degli stati si riduce notevolmente rispetto ad un annealing prima della metallizzazione, dimostrando che l'alluminio gioca un ruolo cruciale nella dissociazione dell'idrogeno all'interno della matrice di SiO_2 (che troviamo sottoforma di OH e H_2O) attraverso un effetto catalitico. È noto dalla letteratura [27-28] che, all'interfaccia tra l'ossido di silicio e l'alluminio, si possono formare dei cluster di allumina e delle zeoliti. Queste strutture consentono di ottenere processi di de-idrossilazione e la formazione di acqua a partire da idrogeno molecolare: l'acqua, intrappolata in microcavità della matrice di SiO_2 , una volta scaldata anche a temperature relativamente basse ($200-300^\circ\text{C}$), diffonde all'interfaccia SiO_2/Al e viene dissociata, fornendo l'idrogeno atomico atto alla passivazione dei dangling bond. L'idrogeno, infatti, diffonde a sua volta nella matrice di SiO_2 e si lega principalmente all'interfaccia ossido/semiconduttore. In figura 4.3.3a e 4.3.3b possiamo osservare l'effetto catalitico dell'alluminio sulla caratteristica quasi-statica dei capacitori MOS e sulla densità degli stati, dove indipendentemente dal gas utilizzato nel trattamento termico (azoto o forming gas), abbiamo una riduzione della N_{ss} di quasi due ordini di grandezza grazie alla presenza dell'alluminio.

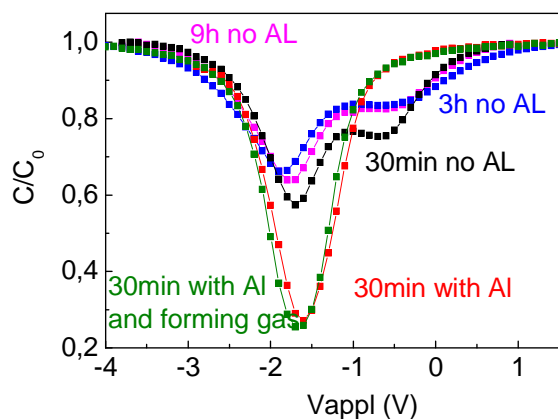


Figura 4.3.3a : Comparazione delle caratteristiche C-V quasi-statiche per diversi tempi di annealing prima e dopo la metallizzazione di alluminio.

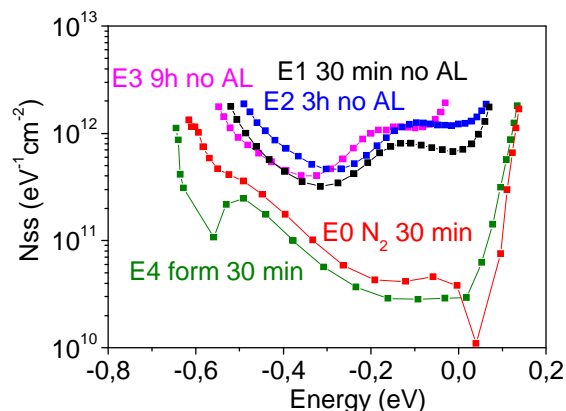


Figura 4.3.3b : Comparazione delle densità degli stati interfacciali per diversi tempi di annealing prima e dopo la metallizzazione di alluminio.

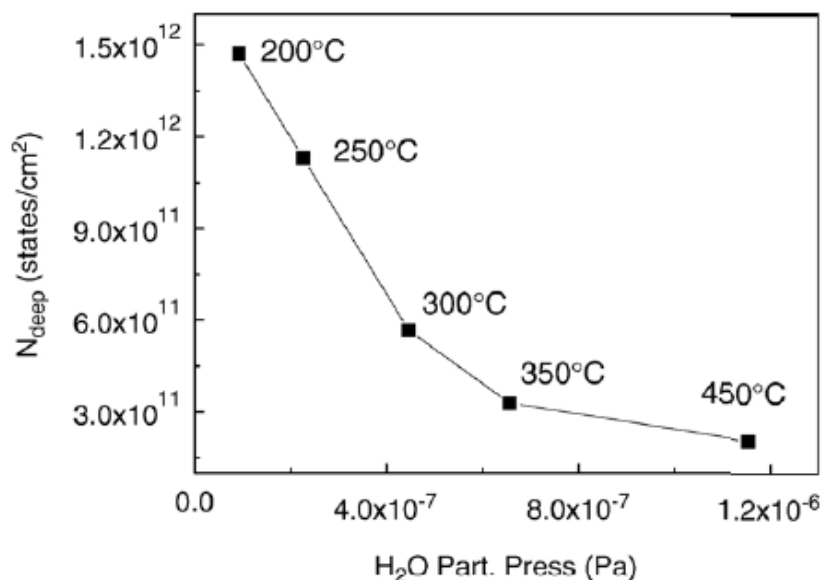


Figura 4.3.4 : Correlazione tra l'ammontare dell'acqua desorbita dal film di SiO₂ e la riduzione degli stati interfacciali a temperature di annealing crescenti.

A corroborare la tesi che l'acqua presente nell'ossido ECR sia il principale precursore per l'operazione di passivazione dell'interfaccia, abbiamo correlato la densità degli stati con il quantitativo di acqua desorbita, calcolata dalle misure di desorbimento TDS. Come si può apprezzare dalla figura 4.3.4, la N_{ss} si riduce in maniera proporzionale fino a temperature di circa 300°C, valore oltre il quale registriamo una saturazione della densità degli stati, imputabile ad un meccanismo dinamico di rottura e ricombinazione dei dangling bond. Successivamente abbiamo studiato lo spostamento della tensione di bande piatte e la relativa riduzione di carica fissa presente nell'ossido in funzione della temperatura di annealing. Come possiamo apprezzare dalla figura 4.3.5a e 4.3.5b a temperature superiori ai 350°C per un annealing della durata di 30 min si può

ottenere un buon risultato in termini di riduzione della carica e di spostamento verso tensioni positive, inoltre il valore minimo della N_{ss} viene ridotto fino all'ordine di $5 \times 10^{10} \text{ eV}^{-1} \text{ cm}^{-2}$.

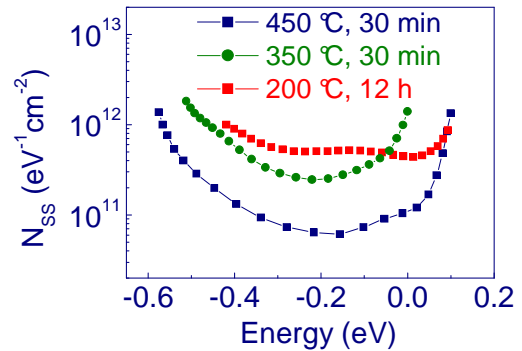
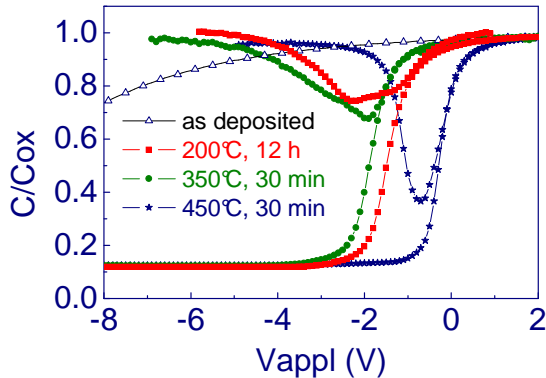


Figura 4.3.5a : Comparazione delle caratteristiche C-V ad alta frequenza e quasi statiche per diverse temperature di annealing della durata di 30 min in atmosfera di azoto.

Figura 4.3.5b : Densità di stati interfacciali calcolata con il metodo di Kuhn a partire da misure C-V quasi-statiche.

Per salvaguardare il substrato plastico da un eccessivo stress termico abbiamo anche investigato la possibilità di ridurre la densità degli stati interfacciali attraverso annealing prolungati a temperature più basse ($200\text{-}300^\circ\text{C}$). Abbiamo verificato che, per trattamenti termici di 12 ore è possibile comunque ridurre la N_{ss} fino a valori di minimo di $5 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ per una temperatura di 200°C , come si evince dalla figura 4.3.6 [23]. I film di SiO_2 depositati ECR a temperature ambiente sono stati poi cresciuti su substrati in polyimide e testati come dielettrici di gate su TFT a polisilicio non auto-allineati con uno strato attivo di circa 100 nm di silicio amorfo depositato mediante PECVD e poi successivamente deidrogenato in forno a 350°C e policristallizzato con laser ad eccimeri a densità di energie comprese tra $250\text{-}400 \text{ mJ/cm}^2$. Le caratteristiche elettriche dei dispositivi in esame non mostrano isteresi nella transconduttanza dimostrando l'assenza di carica fissa e/o mobile nell'ossido, inoltre dopo un annealing di 30 min a 350°C in atmosfera di azoto abbiamo osservato le seguenti proprietà elettriche: correnti di perdita $< 10^{-12} \text{ A}$, rapporto Ion/Ioff pari a 10^6 e mobilità superiori a $50 \text{ cm}^2/\text{Vs}$ [7,25].

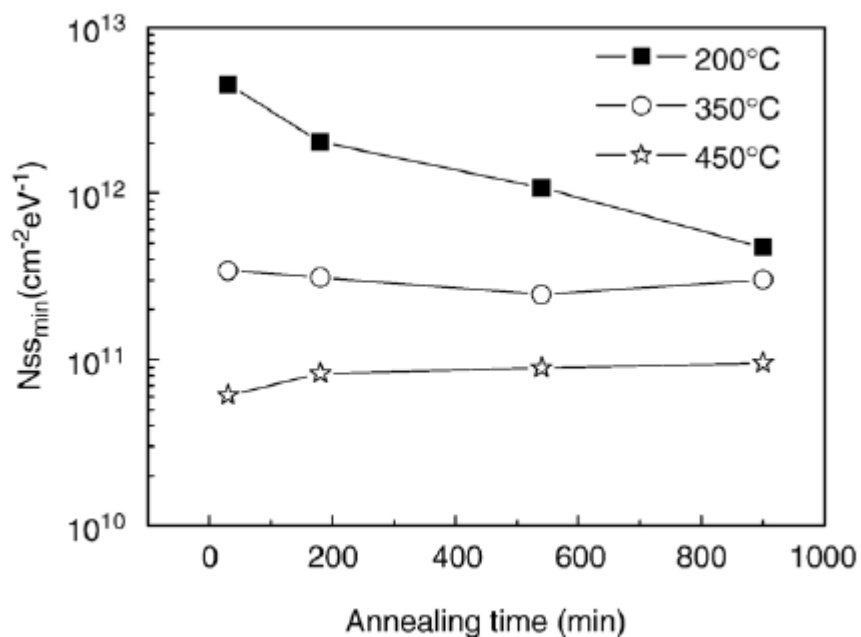


Figura 4.3.6 : Valori minimi della densità degli stati interfacciali (N_{ss}) per tempi diversi di annealing a diverse temperature (200°C, 350°C e 450°C).

4.4 Deposizione e caratterizzazione di ossidi di gate su substrati polimerici realizzati mediante ECR-PECVD

I campioni su substrato plastico sono stati sottoposti, prima della fase di deposizione, ad una pulizia chimica finalizzata alla rimozione di contaminanti organici e necessaria per la passivazione della superficie del semiconduttore. Per questo motivo, ovvero, per non far desorbire la specie chimica passivante, la deposizione dell'ossido di silicio utilizzato come ossido di gate è stata eseguita a temperatura ambiente. Per massimizzare la densità del film e ridurre al minimo la presenza di difetti è stata utilizzata una ricetta alla potenza di 400 W con rapporto di gas $O_2/He/SiH_4$ di 50/25/1 alla pressione di 3 mTorr. Il plasma generato nella camera ECR viene innescato dal flusso di ossigeno mentre nella camera di deposizione il silano diluito in elio viene rilasciato vicino al campione attraverso un anello di dispersione per minimizzare il cammino libero delle specie reagenti dopo la dissociazione del silano. Con le tecniche già citate di spettroscopia infrarossa (FTIR) e di desorbimento termico (TDS) abbiamo analizzato il film di dielettrico ottenuto, osservando un contenuto minimo di idrogeno (0.2%) e di acqua che è possibile far desorbire dopo trattamenti termici prolungati a temperature compatibili con il substrato plastico [7,23].

Una prima caratterizzazione elettrica è stata eseguita su capacitori MOS per determinare il valore di breakdown dell'ossido e per calcolare la densità di stati interfacciali al fine di definire se il dielettrico di gate in esame potesse essere un buon isolante per i dispositivi. Attraverso un apparato

HP 4140 B con rampa lineare di 50 mV/s, abbiamo misurato la caratteristica I-V dei capacitori MOS realizzati da dot di alluminio su un film di ossido di silicio ECR dello spessore di 100 o 150 nm, cresciuto su uno strato di silicio cristallino epitassiale leggermente drogato p ($1 \times 10^{14} \text{ P/cm}^3$). Dalla figura 4.4.1 possiamo valutare che, per un film di ossido di silicio dello spessore di circa 100 nm cresciuto con le suddette condizioni, si osserva iniezione di carica per campi elettrici di circa 7 MV/cm e tensioni di breakdown per campi $>10 \text{ MV/cm}$. Con misurazioni C-V quasi-statiche, eseguite con rampa lineare a 20 mV/s, abbiamo poi calcolato la densità degli stati interfacciali (N_{ss}), utilizzando il metodo di Kuhn [24]. In funzione di diverse temperature di annealing è stato possibile verificare come la N_{ss} possa diminuire fino a valori di minimo di circa $6 \times 10^{10} \text{ cm}^{-2} \text{ eV}^{-1}$ per la temperatura di annealing maggiore (450°C) e a valori di circa $3 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ per una temperatura di 350°C (temperatura del tutto compatibile con il substrato di polyimide). Inoltre è da sottolineare come per un tempo di annealing prolungato (12 h) è possibile ridurre la N_{ss} fino a valori di minimo di $5 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ per una temperatura di 200°C come si evince dalla figura 4.3.6 [23].

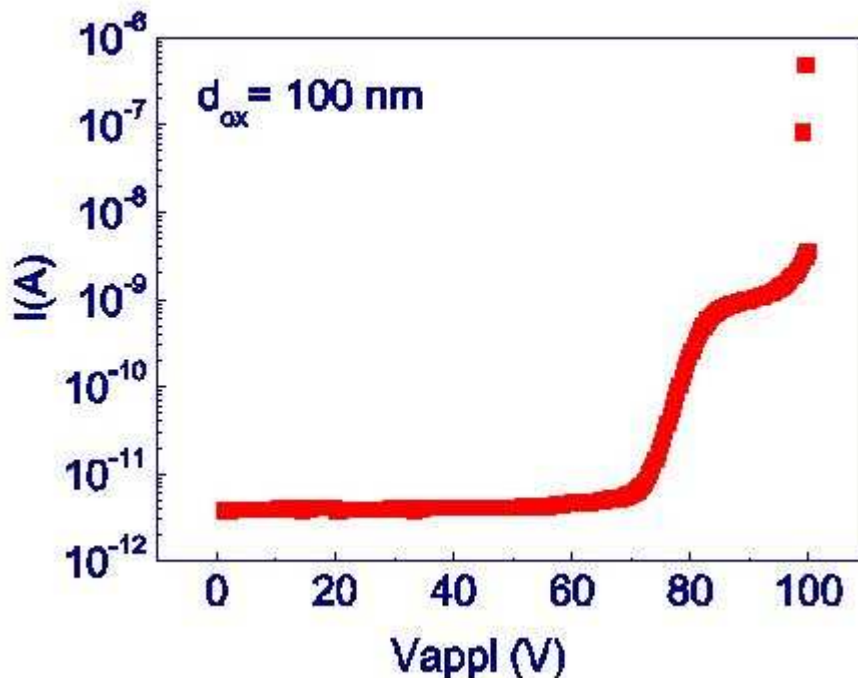


Figura 4.4.1 : Caratteristica I-V misurata su capacitori MOS con ossido ECR depositato a temperatura ambiente. Si osserva intrappolamento di carica per campi di circa 7 MV/cm e breakdown per campi $>10 \text{ MV/cm}$.

I film di SiO₂ così realizzati sono stati poi testati sui campioni per la realizzazione dei TFTs a polisilicio su substrato di polyimide [25]. Dopo un annealing di 30 min a 350°C in atmosfera di azoto, abbiamo ottenuto un materiale dielettrico con buone caratteristiche elettriche: correnti di perdita <10⁻¹² A, rapporto Ion/Ioff pari a 10⁶ e mobilità superiori a 50 cm²/Vs come possiamo osservare dalle caratteristiche della transconduttanza in figura 4.4.2.

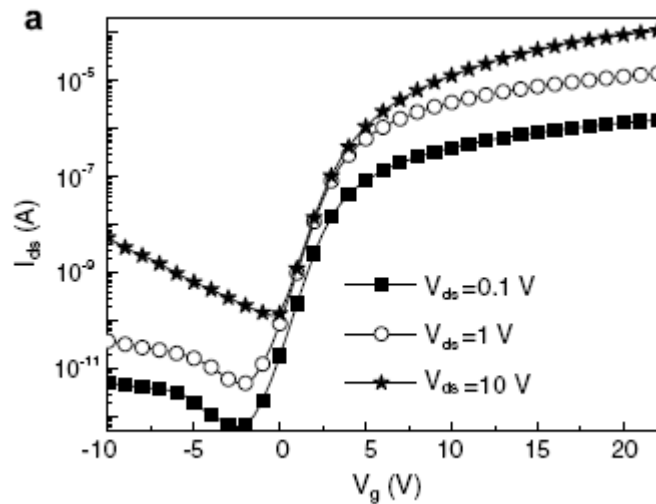


Figura 4.4.2 : Caratteristica della transconduttanza di un TFT a polisilicio realizzato su substrato in polyimide con dielettrico di gate cresciuto a temperatura ambiente in ECR dopo un annealing a 350°C di 30 min in N₂.

Infine questi film di SiO₂ atti alla realizzazione di ossidi di gate si sono dimostrati affidabili anche dopo le operazioni di distacco tra il substrato rigido e quello plastico e dopo test di stress meccanico sia tensile che compressivo con raggi di curvatura fino a R=1.3cm, mostrando caratteristiche elettriche comparabili con i dispositivi non stressati. Abbiamo, quindi, dimostrato la fattibilità delle operazioni di realizzazione e caratterizzazione elettrica di film di ossido di silicio cresciuti mediante tecnica ECR-PECVD a temperatura ambiente e successivamente trattati termicamente in forno a temperature compatibili (<350°C) con il substrato in polyimide. Grazie al basso contenuto di idrogeno (0.2%) e alla possibilità di eliminare l'acqua adsorbita nella matrice di SiO₂ è possibile ottenere film dielettrici di gate che mostrano fenomeni di breakdown per campi elettrici >10MV/cm e che non evidenziano danneggiamenti anche dopo stress meccanici subiti dai dispositivi fabbricati sul substrato plastico.

4.5 Progettazione dei TFT a polisilicio su plastica

I TFT a silicio policristallino sono stati progettati secondo una struttura coplanare non auto-allineata con lunghezza di canale (L) variabile tra 5 e 40 μm e larghezza di canale (W) tra 40 e 100 μm . L'intero processo di fabbricazione dei dispositivi richiede l'utilizzo di quattro maschere ottiche riguardanti i seguenti steps (vedi Figura 4.5.1 a, b, c, d):

- a) Definizione delle regioni di silicio drogato.
- b) Patterning dell'isola di silicio policristallino.
- c) Rimozione dell'ossido di gate nelle regioni atte alla realizzazione dei contatti metallici.
- d) Definizione dei contatti metallici di source drain e gate.

La sovrapposizione del contatto di gate con le regioni drogate di source e drain è stata fissata a 3 μm , come compromesso tra un'adeguata risoluzione di allineamento del nostro apparato di litografia ottica e la minimizzazione delle capacità parassite. In Figura 4.5.2 si può osservare in dettaglio la sovrapposizione delle maschere a) b) e d) per un dispositivo con $L=10\ \mu\text{m}$ $W=40\ \mu\text{m}$, mentre in Figura 4.5.3 mostriamo il layout delle strutture dei TFTs per le varie geometrie.



Figura 4.5.1a : Layout dei contatti di source e drain.



Figura 4.5.1b: Layout delle isole di silicio policristallino.

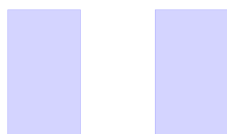


Figura 4.5.1c : Layout delle via-hole.

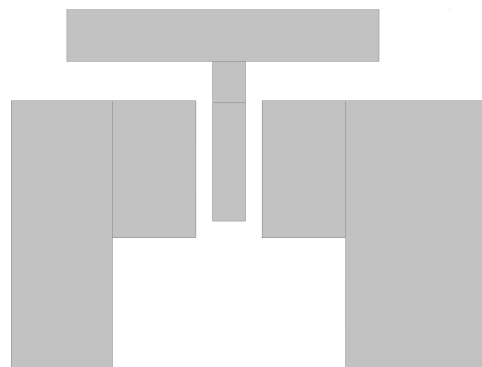


Figura 4.5.1d : Layout della metallizzazione finale.

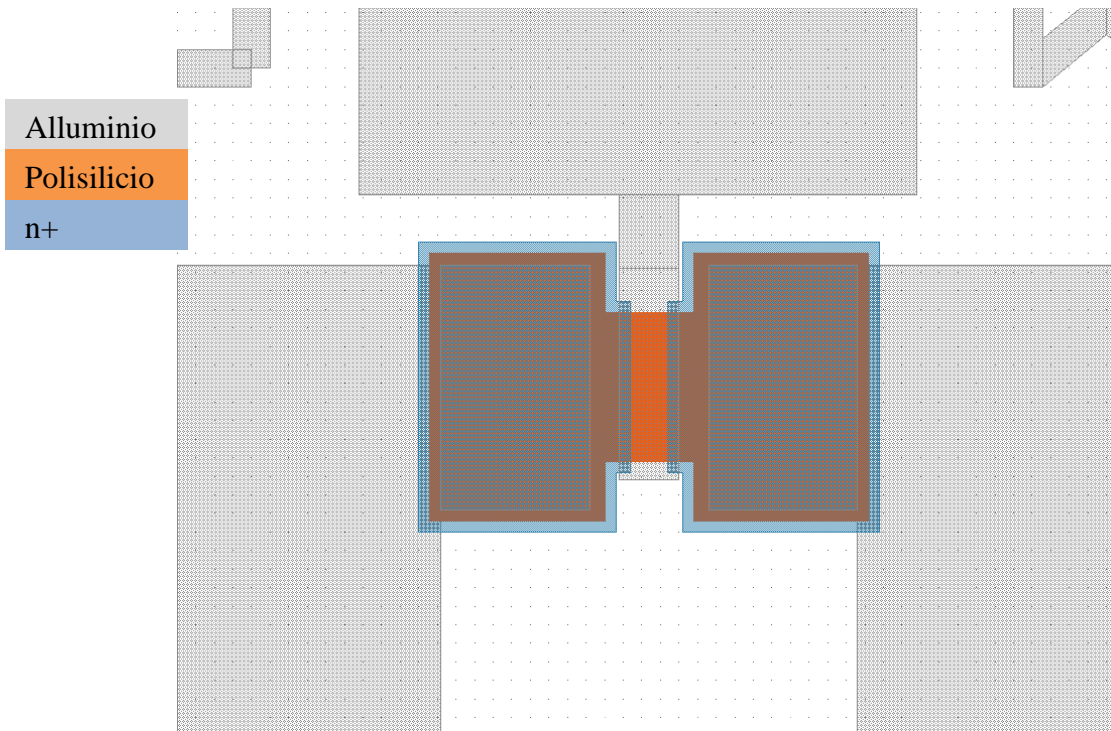


Figura 4.5.2 : Allineamento delle maschere a), b) e d) per una struttura di TFT con $L=10\ \mu\text{m}$ $W=40\ \mu\text{m}$.

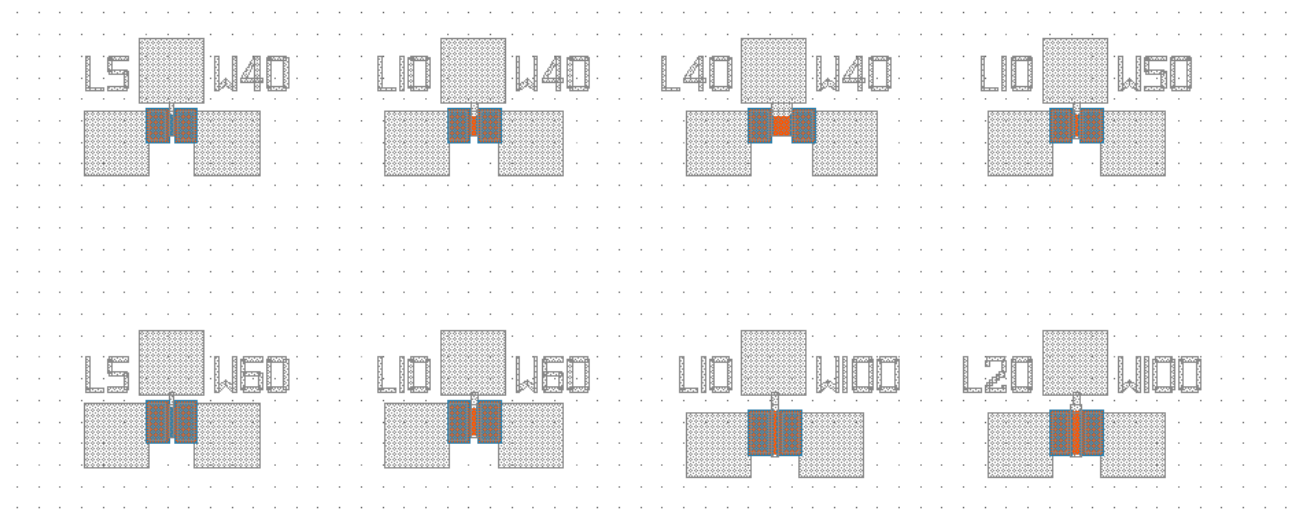


Figura 4.5.3 : layout delle strutture dei TFTs per le differenti geometrie di L e W.

4.5.1 Realizzazione dei TFT a polisilicio su plastica

Il primo passo del processo di fabbricazione consiste nel depositare uno strato di 8 μm di polyimide HD-Microsystems 2611, utilizzando uno spinner su un wafer di silicio ossidato da 3'' usato come substrato rigido. Dopo un'operazione di curing in forno alla temperatura di 350°C si depositano gli strati barriera, ovvero un layer di Si_3N_4 mediante PECVD e un layer di SiO_2 cresciuto mediante ECR-PECVD. Successivamente viene depositato in un apparato PECVD un film di silicio amorfo come strato precursore del polisilicio e uno strato di silicio drogato n^+ . Dopo la definizione dei contatti di source e drain con relativo etching del drogante, il campione subisce una parziale deidrogenazione in vuoto alla temperatura di 350°C per circa 8 h. Successivamente il campione viene policristallizzato mediante laser ad eccimeri con energia massima di circa 345mJ/cm² (1colpo ogni 200 μm e contemporaneamente si attiva il drogante nelle regioni dei contatti. Il profilo del fascio laser, in termini di densità di energia, ha una forma semi-gaussiana (vedi figura 4.5.4) che permette di completare la fase di deidrogenazione del film amorfo nella condizione di sotto-fusione, grazie all'aumento graduale di energia nella direzione di scansione. Sotto queste condizioni di irraggiamento è possibile ottenere grani di polisilicio della dimensione media di 200 nm (figura 4.5.5).

L'isolamento elettrico tra i vari dispositivi si realizza mediante litografia ottica con conseguente patterning dello strato attivo di silicio policristallino e rimozione del materiale in RIE. Dopo un'adeguata pulizia dell'interfaccia si deposita l'ossido di gate con l'apparato ECR a temperatura ambiente e si rinvergono i contatti con un altro step fotolitografico (maschera delle via-holes). Infine si evapora termicamente un film di alluminio e si definiscono i contatti di source, drain e gate attraverso l'ultimo step fotolitografico. Prima di effettuare la caratterizzazione elettrica i dispositivi subiscono l'annealing in forno in atmosfera di azoto alla temperatura di 350°C per 30 minuti [25].

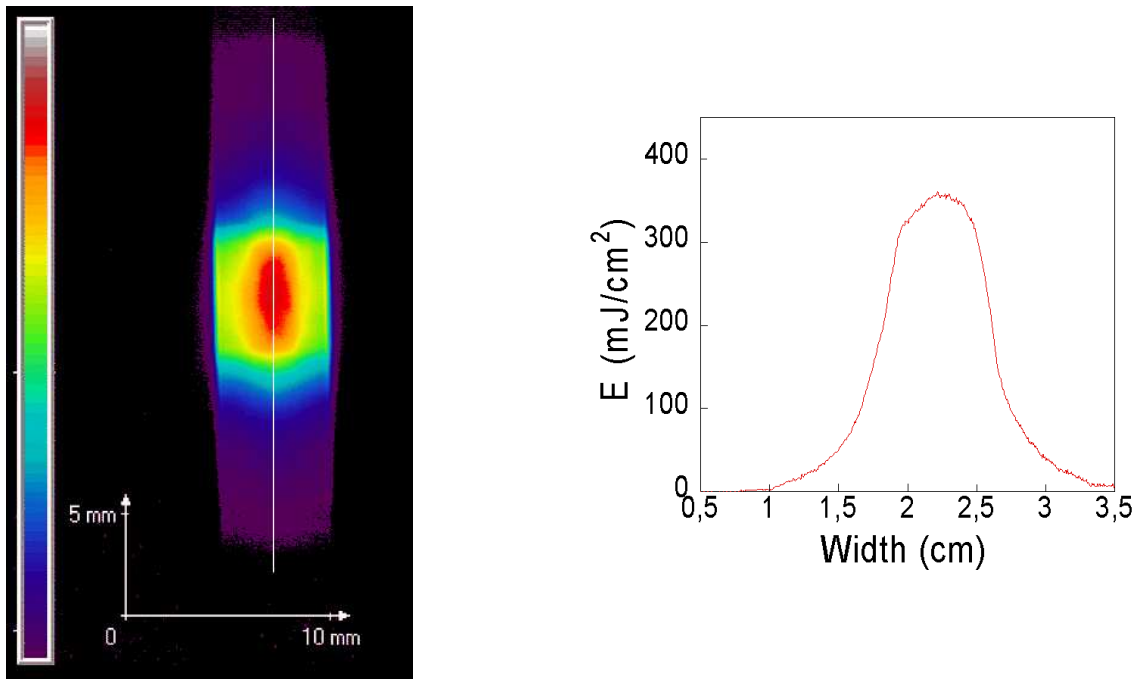


Figura 4.5.4 : *Profilo semi-gaussiano del fascio laser nelle due sezioni.*

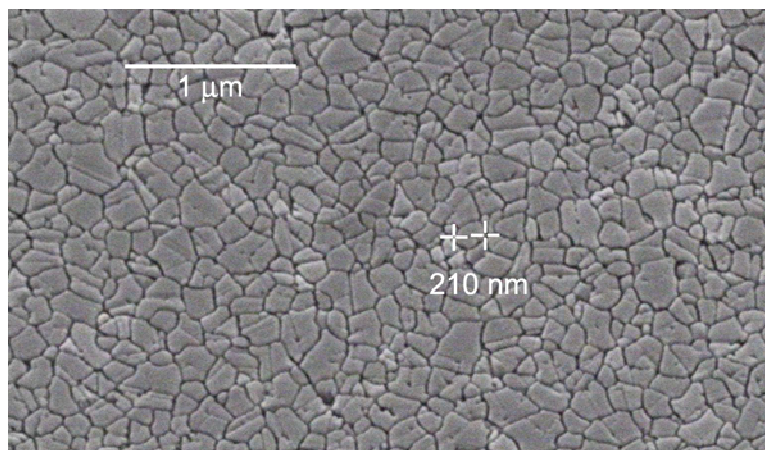

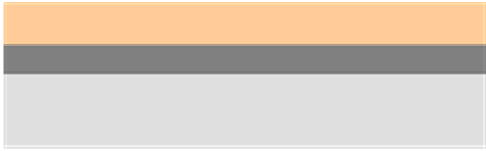
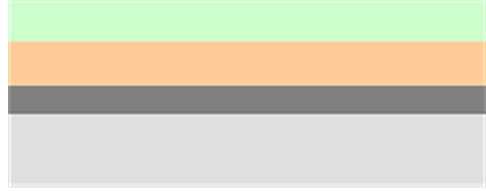
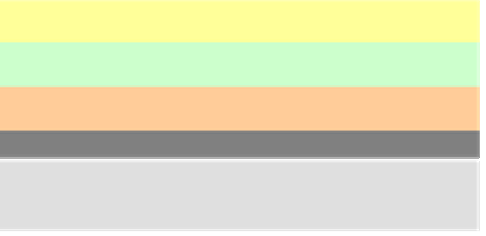



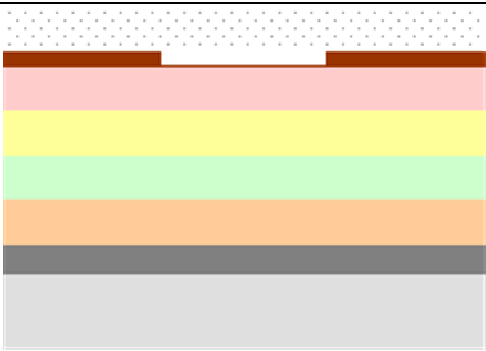
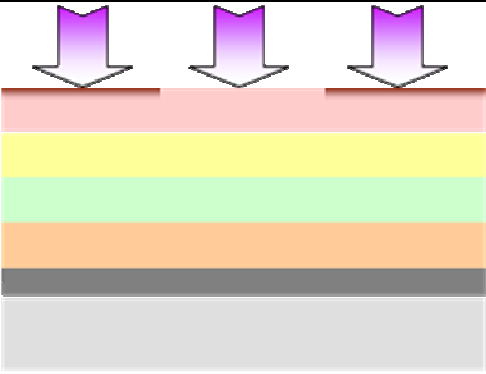
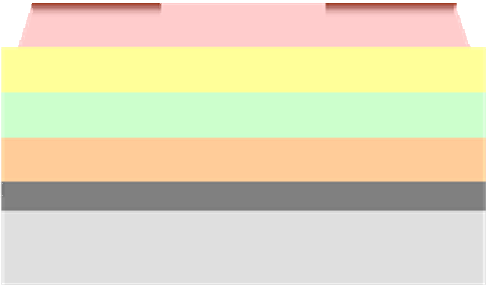
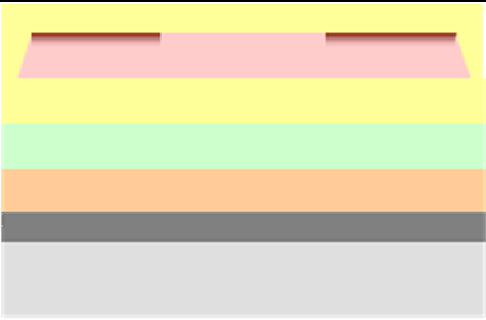
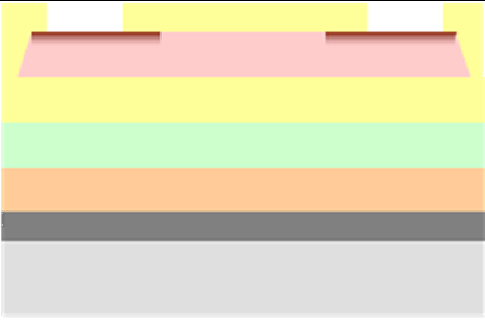
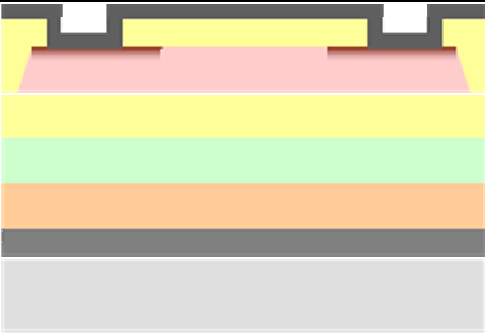
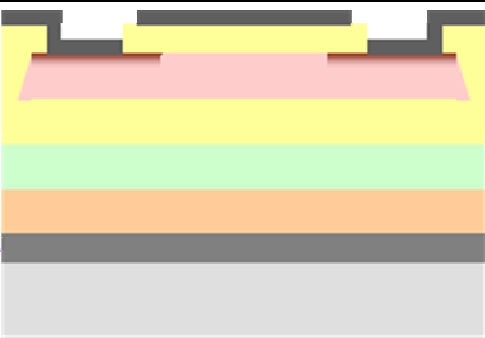


Figura 4.5.5 : *Immagine SEM di un film di polisilicio su polyimide dopo irraggiamento laser.*

Di seguito riportiamo lo schema dettagliato dei passi di processo.

1	Wafer di Silicio 3 inch ossidato termicamente (spessore SiO₂=1 μm)	<p>SiO₂ c-Si</p> 
2	Spin-coating Polyimide (HD-Microsystems 2611). Spessore finale PI= 8μm 1. 500 rpm 60 s + 2000 rpm 60 s 2. pre-bake in forno a 120°C 30 min 3. post-bake forno a 350°C 1h (ramp-rate 2°C / min)	<p>Polyimide</p> 
3	200 nm Si₃N₄ dual frequency PECVD a 300°C <i>N₂=150 sccm, NH₃=40 sccm, He=50 sccm, SiH₄=9 sccm</i> <i>Pressione=0.6 Torr</i> <i>HF=5 W (13.56 MHz) 13 s + LF=8 W (340 KHz) 29 s</i> <i>t=23 min</i>	<p>Si₃N₄</p> 
4	250 nm SiO₂ ECR-PECVD a 200°C <i>O₂=20 sccm He=10 sccm SiH₄=0.4 sccm</i> <i>Pressione =3 mTorr</i> <i>Potenza=400 W</i> <i>t=2h</i>	<p>SiO₂</p> 
5	90 nm a-Si:H rf-PECVD a 300°C <i>SiH₄=30 sccm</i> <i>Pressione =0.6 Torr</i> <i>Potenza =3 W</i> <i>t=8.5 min</i>	<p>a-Si:H</p> 
6	25 nm n⁺ rf-PECVD a 100°C <i>PH₃=6 sccm (miscela all' 1% in SiH₄)</i> <i>He=95 sccm</i> <i>Pressione =1 mbar</i> <i>Potenza =20 W</i> <i>t=1min 30sec</i>	<p>n⁺</p> 

7	<p>I° passaggio fotolitografico: formazione contatti source/drain e rimozione n⁺ dalle regioni di canale mediante wet etching selettivo</p>	
8	<p>Annealing in vuoto a 350°C per 8h per rimozione parziale dell'idrogeno presente nel film di a-Si:H</p>	
9	<p>Formazione di Silicio policristallino e attivazione del drogante mediante ELC <i>Energia max=345mJ/cm² 1colpo ogni 200µm</i></p>	
10	<p>II° passaggio fotolitografico: formazione delle isole di silicio poly <i>dry etching in RIE per profilo graduale:</i> <i>CHF₃=85 sccm RF=40 W P=50 mTorr</i> <i>t=20 s (per rimozione SiO₂ nativo)</i> <i>SF₆=30 sccm O₂=33 sccm RF=25 W</i> <i>P=25 mTorr t=10min</i></p>	
11	<p>Deposizione ossido di gate: 140 nm SiO₂ mediante ECR-PECVD <i>O₂=20 sccm He=10 sccm SiH₄=0.4 sccm</i> <i>Pressione=3 mTorr</i> <i>Potenza=400 W</i> <i>Tset=25 °C</i> <i>t=1h 20 min</i></p>	

12	III° passaggio fotolitografico: apertura via-hole nelle regioni di s/d <i>dry etching in RIE:</i> $CHF_3=50sccm$ $RF=240$ $WP=50mTorr$ $t=5\ min$	
13	100 nm Alluminio per la formazione contatti metallici (source/drain/gate) <i>evaporazione termica Alluminio+1%Si</i>	
14	IV° passaggio fotolitografico: formazione contatti metallici (source/drain/gate) <i>wet etching 2 min sviluppo MF319 + 4 min etching Al:</i> 4 parti acido fosforico (H_3PO_4) 4 parti acido acetico (CH_3COOH) 1 parte di acido nitrico (HNO_3) 1 parte H_2O	
15	Annealing finale in forno a 350°C in N₂ (15min rampa +20 min)	

4.6 Caratterizzazione elettrica dei TFT a polisilicio su plastica

Terminata la fase di fabbricazione dei dispositivi (vedi figura 4.6.1), i TFTs sono stati caratterizzati elettricamente misurando le caratteristiche di uscita e la transconduttanza a temperatura ambiente. Le misure delle caratteristiche elettriche dei dispositivi sono state effettuate utilizzando il sistema di acquisizione dei dati riportato in figura 4.6.2. Viene utilizzata una strumentazione programmabile controllata da un computer tramite un'interfaccia *IEEE 488*. Essa è costituita da un generatore di tensione programmabile *KEITHLEY 617*, che polarizza il dispositivo in esame e da un elettrometro *KEITHLEY 236*, utilizzato per la misura delle correnti che circolano nel dispositivo. Tutto il sistema di acquisizione dati è gestito da opportuni programmi di misura (scritti in Visual Basic) che consentono di variare i parametri di misura (V_{ds} , V_{gs} , tempi di acquisizione tra due dati consecutivi)

e di registrare i dati per la successiva elaborazione ed analisi. Per connettere i tre elettrodi di misura con il dispositivo viene utilizzato un sistema di aghi montati su micromanipolatori che, con l'aiuto di un microscopio (figura 4.6.3), possono essere posizionati con precisione sui vari contatti di *source*, *drain* e *gate*. Il tutto è racchiuso in un contenitore metallico per evitare interferenze esterne durante il processo di misura.

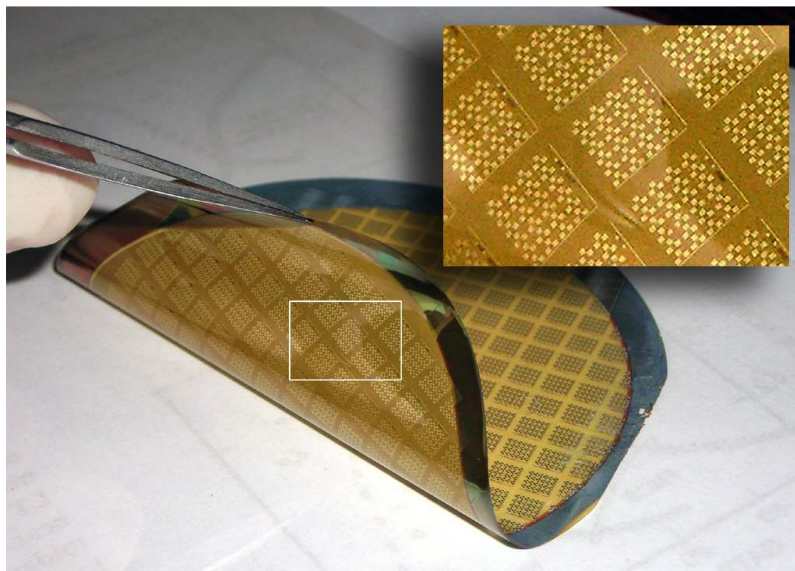


Figura 4.6.1 : Immagine dei dispositivi realizzati su PI dopo il distacco dal wafer di Si da 3 pollici.

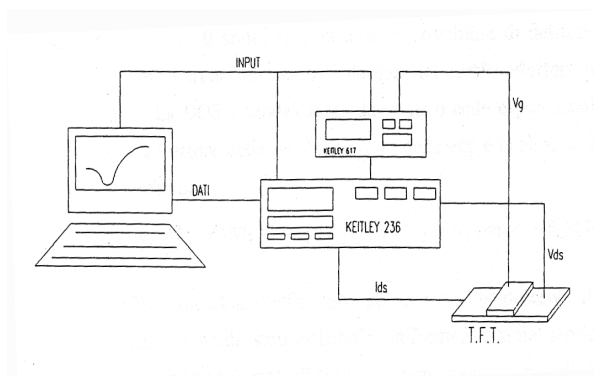


Figura 4.6.2 : Schema dell'apparato sperimentale utilizzato.

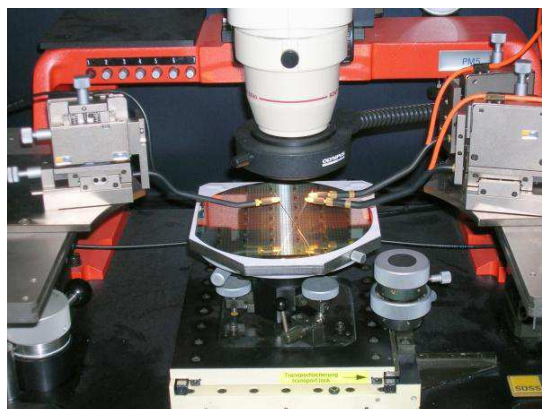


Figura 4.6.3 : Immagine dello strumento di misura utilizzato, in cui sono visibili i micromanipolatori che pilotano le tre punte.

I dispositivi presentano correnti di perdita $<10^{-12}$ A, rapporto I_{on}/I_{off} pari a 10^6 , mobilità superiori a $50 \text{ cm}^2/\text{Vs}$, subthreshold slope di circa $1\text{V}/\text{dec}$ e tensioni di soglia di 6 V . La linearità delle caratteristiche di uscita denota la bontà dei contatti (sheet resistance $\sim 600\Omega/$) e l'andamento della corrente ad alte tensioni di source-drain mostra un aumento contenuto della corrente di drain, noto come kink effect e legato alla presenza di alti campi elettrici al drain che promuovono la ionizzazione da impatto (vedi fig.4.6.4a-b). Il fatto che si abbia un kink effect piuttosto ridotto è

legato allo specifico processo di formazione dei contatti, che produce un profilo graduale del drogaggio, a causa della diffusione laterale del drogante durante il processo di fusione indotto dal laser. Il profilo graduale di drogaggio a sua volta determina un più basso campo elettrico al drain, riducendo così il tasso dei processi di ionizzazione da impatto.

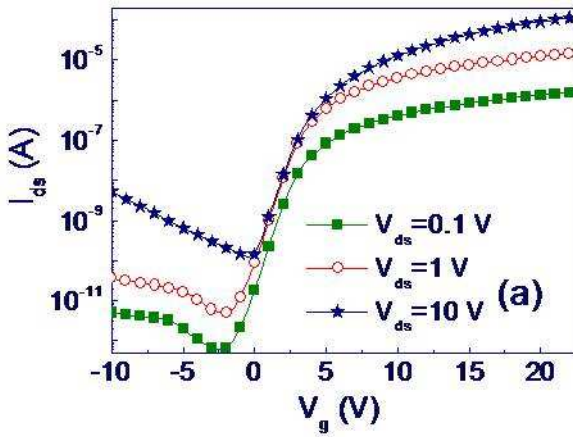


Figura 4.6.4a : Caratteristiche di trasferimento per un TFT con $L=10 \mu\text{m}$ e $W= 10 \mu\text{m}$, misurato per varie tensioni V_{ds} .

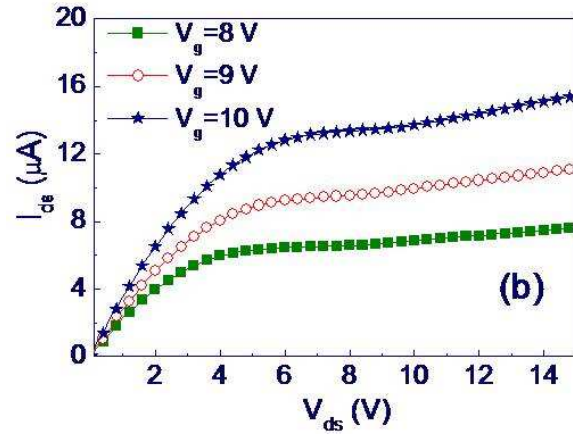


Figura 4.6.4b : Caratteristiche di uscita per un TFT con $L=10 \mu\text{m}$ e $W= 10 \mu\text{m}$, misurato per varie tensioni V_g .

I dispositivi sono stati misurati sia sul substrato rigido, sia dopo il distacco dal wafer ossidato e non si sono notate differenze nelle caratteristiche elettriche o danneggiamenti dei film depositati. Abbiamo inoltre sottoposto i TFTs a una serie di misure con stress meccanico compressivo e tensile per diversi raggi di curvatura fino a $R \sim 1.3 \text{ cm}$ (figura 4.6.5b) senza evidenziare apprezzabili scostamenti della corrente (vedi figura 4.6.5a). Abbiamo investigato poi il comportamento dei dispositivi sotto condizioni di stress elettrico per tempi crescenti (fino a $t=170 \text{ min}$), applicando una tensione di gate pari alla tensione di soglia ($V_g=V_t$) e un alto valore per la tensione di source/drain ($V_{ds}=15\text{V}$).

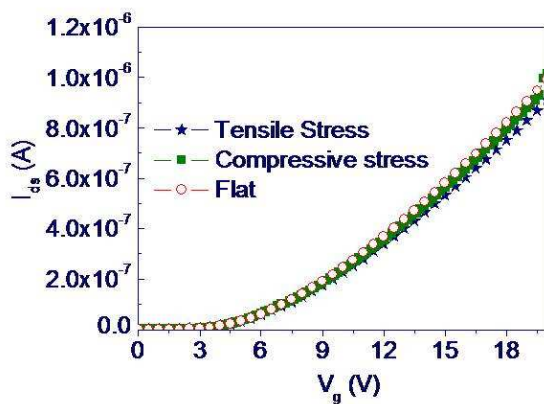


Figura 4.6.5a : Caratteristiche di trasferimento per un TFT con $L=10 \mu\text{m}$ e $W= 10 \mu\text{m}$, misurato per varie condizioni di stress meccanico con raggio di curvatura 1.3 cm .

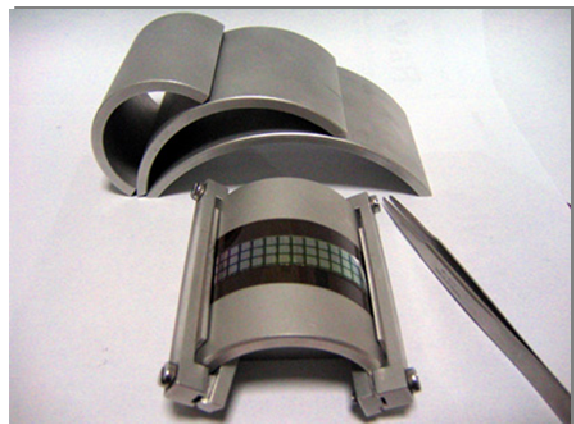


Figura 4.6.5b : Sistemi per la misura dei dispositivi per diverse condizioni di stress meccanico.

In Figura 4.6.6a si osserva un crescente degrado delle caratteristiche di transconduttanza dovuto agli effetti di hot-carrier: questo effetto può essere attribuito alla formazione di stati interfacciali vicino alla giunzione di drain dove il campo elettrico è massimo. Nelle caratteristiche di uscita (vedi figura 4.6.6b) invece, si osserva un punto comune di incrocio tra la caratteristica prima dello stress e le successive (intorno a $V_{ds}=6$ V) che divide il grafico in due regioni, una per bassi V_{ds} , dove la corrente di drain è sensibilmente più bassa dopo lo stress e un'altra (ad alti V_{ds}) dove si riscontra un incremento della corrente rispetto alla caratteristica non stressata. La riduzione della I_{ds} osservata nella prima regione del grafico si può spiegare considerando che la presenza di stati interfacciali, formati a causa dello stress elettrico, si traduce in una resistenza parassita in serie con la regione di canale non danneggiata. Infine, l'aumento nella I_{ds} osservato ad alti V_{ds} , può essere attribuito all'incremento dell'impact ionization legato alla presenza degli stati interfacciali nella regione danneggiata [29].

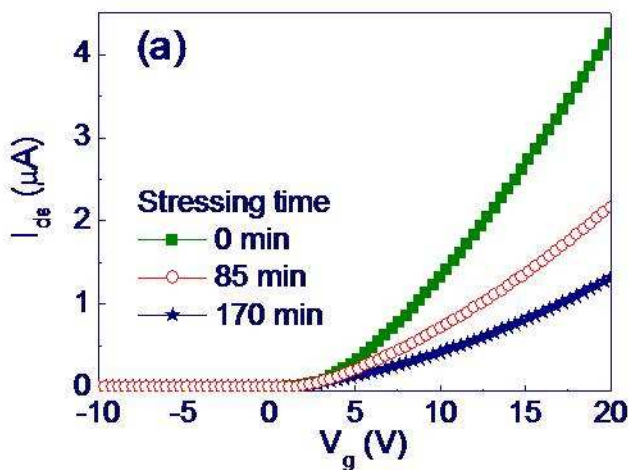


Figura 4.6.6a : Caratteristiche di trasferimento per un dispositivo con $L=10 \mu\text{m}$ $W=40 \mu\text{m}$ misurato con $V_{ds}=0.1$ V per tempi di bias-stress crescenti a $V_g=V_t=6$ V e $V_{ds}=15$ V.

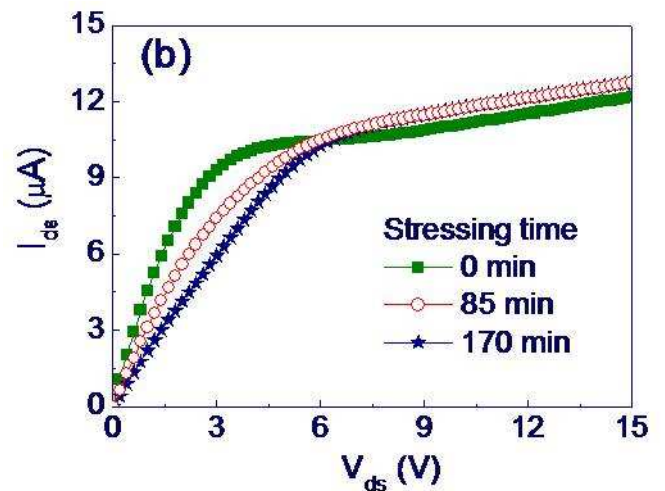


Figura 4.6.6b : Caratteristiche di uscita per lo stesso dispositivo mostrato in Fig. 4a con $L=10 \mu\text{m}$ $W=40 \mu\text{m}$ misurato con $V_g=V_t=6$ V per tempi di bias-stress crescenti.

Infine, abbiamo investigato la stabilità elettrica dei dispositivi in regime di self-heating. Allo scopo di produrre apprezzabile self-heating nel dispositivo, abbiamo polarizzato il dispositivo con elevata V_g (30V) e V_{ds} (15 V), in modo da indurre un considerevole riscaldamento per effetto Joule (7.5 mW) in un TFT con $L=20 \mu\text{m}$ $W=40 \mu\text{m}$. Abbiamo, quindi, monitorato le variazioni delle caratteristiche di trasferimento nell'arco di 10^4 s di bias-stress ed in Fig. 4.6.7 sono illustrate le curve: come si può notare il bias-stress in regime di self-heating produce un aumento della tensione di soglia, un degrado della pendenza di sottosoglia ed una riduzione della corrente di on, all'aumentare del tempo di bias-stress. L'instabilità collegata al self-heating produce un serio degrado delle caratteristiche e rappresenta per questi dispositivi il meccanismo principale di degrado. Allo scopo di valutare la temperatura raggiunta dal dispositivo durante il bias-stress in regime di self-heating, abbiamo poi condotto un esperimento di bias-stress, aumentando la temperatura del

substrato a 120°C e applicando allo stesso tempo una $V_g = 30\text{ V}$ e $V_{ds} = 0\text{ V}$ per 10^4 s . Come si può notare in Fig. 4.6.8, il comportamento delle caratteristiche è piuttosto simile a quanto illustrato in Fig. 4.6.7. Questo suggerisce che la temperatura del canale del TFT sia intorno ai 120°C durante il bias-stress in regime di self-heating. Va inoltre aggiunto che un simile esperimento condotto a temperatura ambiente con $V_g = 30\text{ V}$ e $V_{ds} = 0\text{ V}$ non ha prodotto alcun effetto, confermando che l'aumento della temperatura del canale risulta essenziale a promuovere il meccanismo di instabilità. I meccanismi fisici che sono alla base del meccanismo di degrado sono da individuare nella rottura dei legami Si-H presenti all'interfaccia ossido/semiconduttore con conseguente formazione di stati interfacciali e di carica intrappolata [30]. Va sottolineato come questo fenomeno di instabilità risulti particolarmente critico per i dispositivi realizzati su substrato plastico, essendo il dispositivo particolarmente isolato termicamente, data la bassissima conducibilità termica dei substrati plastici.

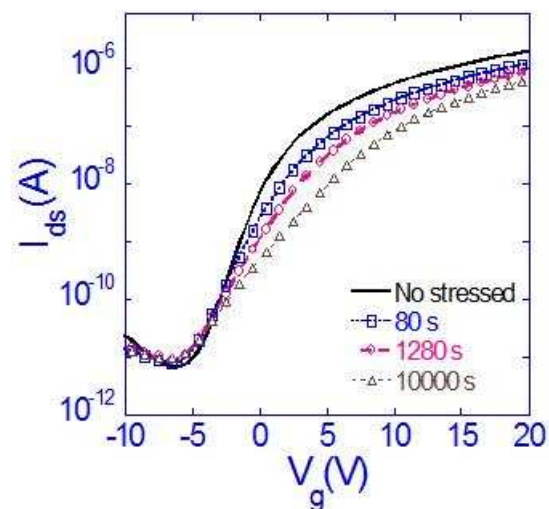


Figura 4.6.7 : Caratteristiche di trasferimento, misurate a $V_{ds}=0.1\text{V}$, in funzione del tempo di bias-stress in regime di self-heating ($V_g = 30\text{ V}$ e $V_{ds} = 15\text{ V}$).

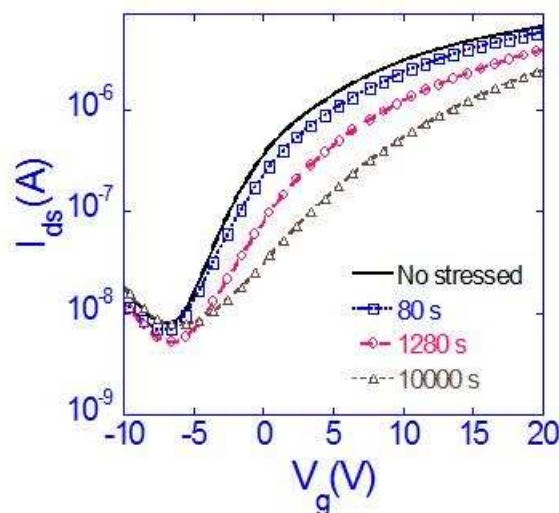


Figura 4.6.8 : Caratteristiche di trasferimento, misurate a $V_{ds}=0.1\text{V}$, in funzione del tempo di bias-temperature-stress a $T=120^{\circ}\text{C}$ ($V_g = 30\text{ V}$ e $V_{ds} = 0\text{ V}$).

Al fine di analizzare in dettaglio il fenomeno del self-heating e di valutare con precisione le temperature che si raggiungono all'interno dei dispositivi sono stati eseguiti altri test ed esperimenti, affiancando le misure sperimentali con dati termodinamici calcolati tramite un modello di simulazioni numeriche 3D. Per la simulazione, sono state scelte geometrie con lunghezze di canale pari a $10\ \mu\text{m}$ e larghezze di canale rispettivamente di $40\ \mu\text{m}$ e di $100\ \mu\text{m}$. Poiché l'area in cui è stato calcolato il flusso termodinamico è un quadrato di $800 \times 800\ \mu\text{m}^2$, regione piuttosto grande rispetto alla zona dove viene generato il calore per effetto Joule (rispettivamente $100 \times 10\ \mu\text{m}^2$ e $40 \times 10\ \mu\text{m}^2$), è stato possibile imporre, come condizioni al contorno, una temperatura di $300\ \text{K}$ presente ai bordi del dispositivo. Inoltre, la dissipazione termica dalla superficie del transistor all'esterno è stata trascurata, in quanto tale processo può avvenire soltanto attraverso meccanismi di convezione con l'aria e di irraggiamento, meccanismi che hanno efficienza molto minore rispetto alla conduzione. In figura 4.6.9 è possibile apprezzare una distribuzione della temperatura, ottenuta mediante modello 3D, di un dispositivo realizzato su polyimide e polarizzato in modo da erogare una potenza dissipata pari a $0.22\ \text{mW}/\mu\text{m}$. La temperatura massima si raggiunge vicino alla giunzione di drain ed è pari a $T_{\text{max}}=388^\circ\text{C}$. Tale temperatura, in accordo con quelle trovate nei precedenti test, dimostra la criticità del fenomeno del self-heating per dispositivi realizzati su substrati isolanti, operanti ad alte tensioni di gate e drain. In figura 4.6.10 è poi rimarcata la dipendenza della dispersione del calore dalla particolare geometria del transistor: per larghezze di canale più grandi, la temperatura massima all'interno del dispositivo sale sensibilmente, a causa del contributo minore della dispersione laterale del calore [31].

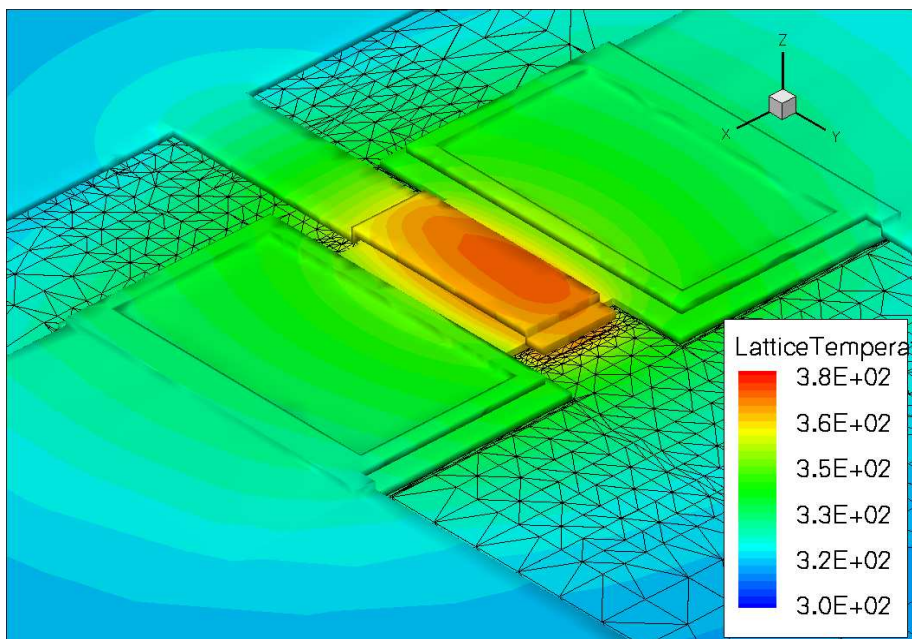


Figura 4.6.9 : Distribuzione della temperature all'interno di un TFT realizzato su polyimide, con lunghezza di canale $L=10\ \mu\text{m}$ e larghezza di canale $W=40\ \mu\text{m}$. Il modello, ottenuto attraverso simulazioni 3D, mostra una temperatura massima pari a $388\ \text{K}$ per una potenza dissipata pari a $0.22\ \text{mW}/\mu\text{m}$.

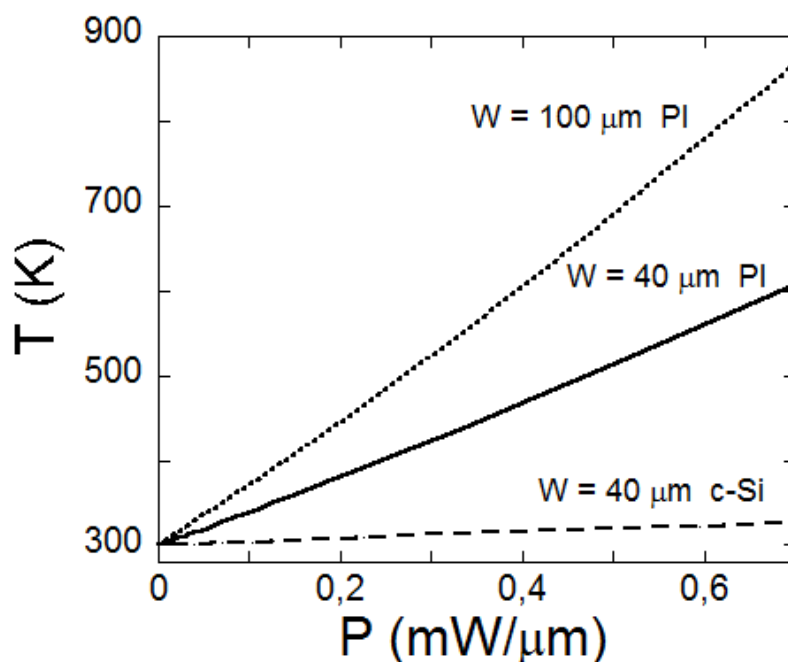


Figura 4.6.10 : Andamento della temperatura massima per effetto del self-heating in funzione della potenza dissipata, per due diversi substrati (PI e silicio cristallino). Inoltre, le due curve in alto mostrano, per lo stesso substrato (PI), la dipendenza della temperatura dalla larghezza del canale del transistor.

4.7 Circuiti a polisilicio realizzati su substrato flessibile

Una volta fabbricati e testati i transistor a film sottile su polyimide, abbiamo progettato e realizzato elementi circuitali più complessi, quali inverter (porte NOT), ring oscillator, strutture KODAK, ecc. al fine di caratterizzare il comportamento di tali dispositivi per produrre una circuiteria elettronica di lettura da integrare con dispositivi come sensori da impiegare in campo medicale e biologico.

4.7.1 L'inverter

L'inverter è un circuito logico costituito fondamentalmente da un interruttore controllato in tensione, come mostrato in figura 4.7.1. Come si vede, l'interruttore, collegato tra i punti 2 e 3, viene comandato dal segnale di ingresso v_I , applicato tra i punti 1 e 3 (il terminale 3 è connesso al punto di riferimento o di massa). La tensione di uscita dell'invertitore v_O è prelevata ai capi dell'interruttore, cioè fra il punto 2 e massa. Quando v_I è bassa (circa 0 V) l'interruttore risulta aperto e la tensione v_O è alta (uguale alla tensione di alimentazione V^+). Quando v_I è alta (maggiore cioè di un prefissato valore di soglia) l'interruttore risulta chiuso e l'uscita è bassa (circa 0 V). Per questo motivo, il circuito esegue l'operazione di inversione logica (porta NOT).

L'inverter logico viene in genere realizzato utilizzando come elemento di commutazione un transistor e come carico R_L un resistore (in questo caso si parla di carico passivo) oppure un altro transistor (e si parla di carico attivo). L'inverter logico reale differisce da quello in figura 4.7.1 sotto diversi aspetti: per prima cosa l'elettrodo di ingresso del circuito assorbe, di solito, una certa

quantità di corrente dal generatore che lo pilota; in secondo luogo, l'interruttore non è ideale e quindi abbiamo una resistenza di chiusura finita, quando opera come corto circuito e, a volte, presenta anche una caduta di tensione aggiuntiva detta tensione di offset. L'interruttore, inoltre, non commuterà istantaneamente, ma mostrerà un certo ritardo tra l'istante in cui viene applicata una variazione in ingresso e l'istante in cui si verifica un cambiamento dell'uscita. Infine, la capacità che inevitabilmente si viene a creare nel circuito reale, rende diversi da zero i tempi di salita e di discesa della porta logica [32].

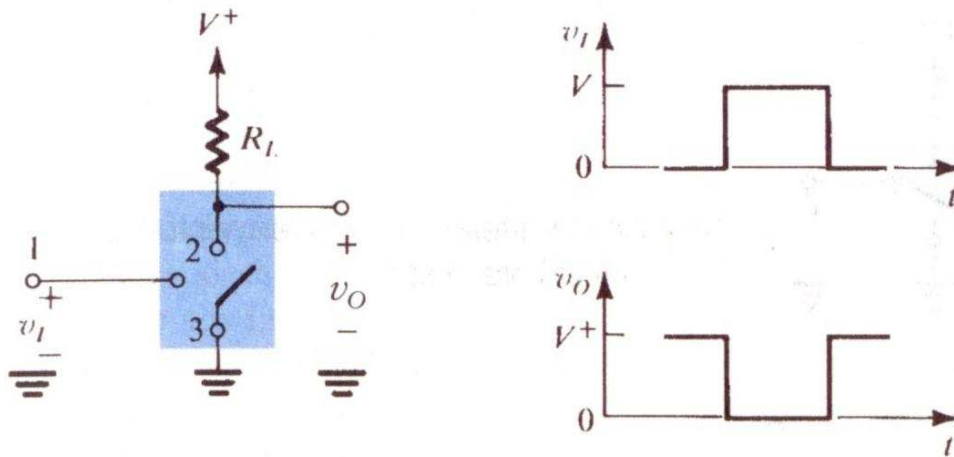


Figura 4.7.1 : Schematizzazione di un inverter come interruttore controllato in tensione.

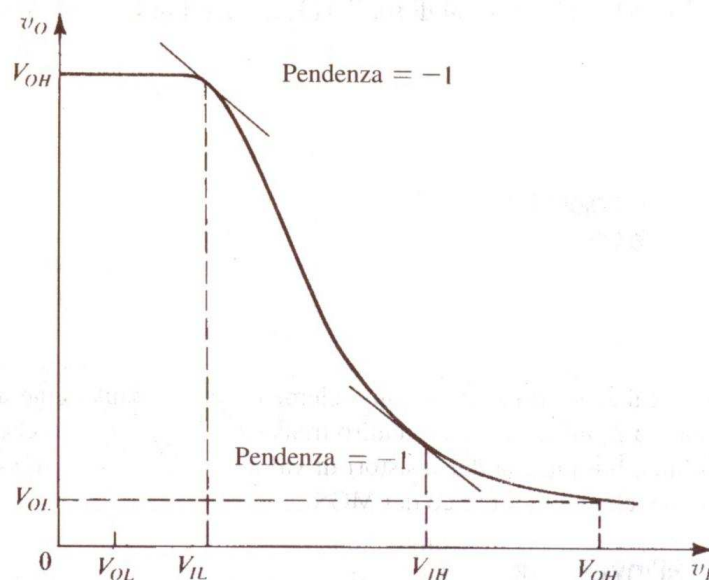


Figura 4.7.2 : Caratteristica di trasferimento di un inverter.

La caratteristica di trasferimento di un circuito inverter reale è presentata in figura 4.7.2. Come si può facilmente notare, la tensione di soglia non è più ben definita come nel caso ideale, ma esiste una regione di transizione tra gli stati alto e basso. Inoltre, i livelli d'uscita alto (V_{OH}) e basso (V_{OL})

non sono più uguali a V^+ ed a 0 V. In generale la caratteristica dell'inverter può essere suddivisa in tre regioni: 1) Ingresso basso $v_I < V_{IL}$, 2) Regione di transizione $V_{IL} \leq v_I \leq V_{IH}$, 3) Ingresso alto $v_I > V_{IH}$. Dal momento che la transizione tra una regione e l'altra non può essere netta, è consuetudine definire V_{IL} e V_{IH} come i punti in cui la pendenza della curva caratteristica assume valore -1. Le tensioni di ingresso minori di V_{IL} sono interpretate dalla porta come lo zero logico, quindi V_{IL} è il massimo valore ammesso per lo zero. Analogamente, le tensioni di ingresso maggiori di V_{IH} sono interpretate come l'uno logico. Questo comportamento ha il vantaggio di tollerare fluttuazioni del segnale, dovute al rumore, senza cambiare lo stato del circuito e quindi senza alterare il suo corretto funzionamento.

4.7.2 Il ring oscillator

Un ring oscillator è un dispositivo formato da un numero dispari di porte NOT, dove l'uscita oscilla tra due valori specifici di tensione, che rappresentano l'uno e lo zero logico. Le porte NOT o inverter sono attaccati tra loro in modo da formare una catena e l'uscita dell'ultimo inverter è collegata all'ingresso del primo (vedi figura 4.7.3). Si può dimostrare che l'uscita di una catena dispari di inverter è il NOT logico dell'ingresso del primo inverter: quindi, una volta inserito in ingresso un segnale e atteso un tempo caratteristico, necessario al segnale per passare attraverso la catena di inverter, l'input presente in ingresso avrà un livello di tensione opposto a quello iniziale e il dispositivo comincerà ad oscillare.

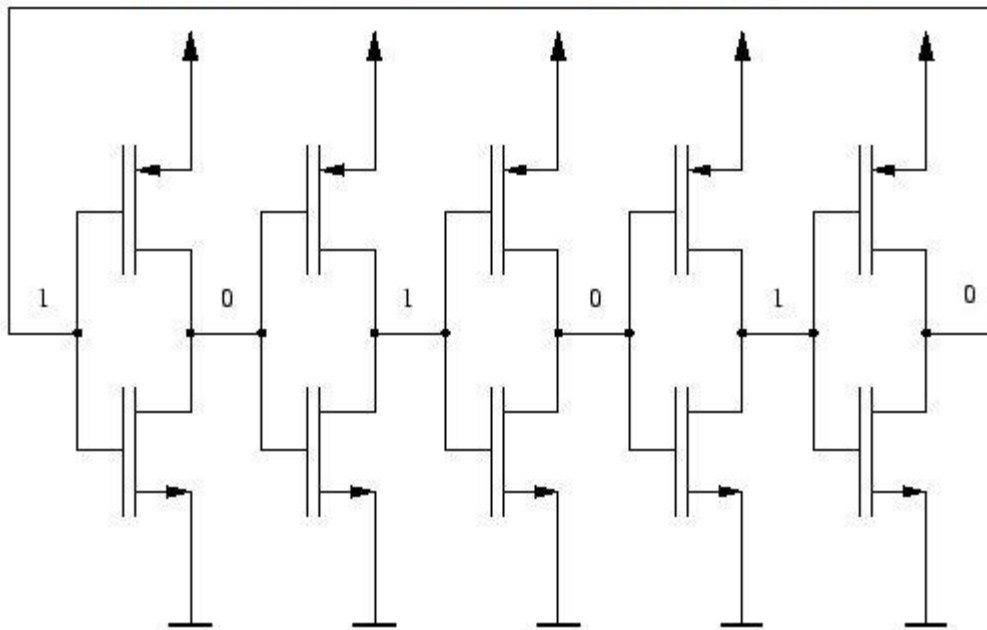


Figura 4.7.3 : Schematizzazione di un ring oscillator a cinque stadi, formato cioè da cinque inverter.

Per comprendere il principio di funzionamento di un ring oscillator, occorre considerare che per un transistor reale, il tempo di commutazione tra i suoi due stati non può essere zero, ma sarà una quantità finita di tempo (questo ad esempio a causa della capacità di gate). Ciascun inverter, quindi, impiega una certa quantità di tempo per far variare la sua uscita e aumentando il numero di inverter, questo ritardo aumenta e la frequenza di oscillazione si riduce [33].

Un ring oscillator reale è formato in genere da un insieme di transistor, che a due a due formano le porte NOT. Questo tipo di dispositivo, per funzionare, deve essere alimentato e al di sopra di una certa tensione di soglia, esso inizia spontaneamente ad oscillare. Per aumentare la frequenza di tale oscillazione si possono adottare due strategie: la prima è quella di aumentare la tensione applicata, ma in questo caso, oltre alla frequenza aumenta pure la potenza dissipata, che viene consumata sotto forma di calore per effetto Joule. La seconda strategia è quella di fabbricare un ring oscillator più piccolo, in modo da minimizzare i tempi di ritardo di ciascun inverter.

4.7.3 Inverter e ring oscillator realizzati su polyimide

Una volta studiato il comportamento dei transistor realizzati su PI, sono stati progettati e fabbricati inverter e ring oscillator a carico sia attivo che passivo su substrato in polyimide. Abbiamo realizzato questi dispositivi, utilizzando per i transistor, lunghezze di canale di 5, 10 o 20 μm e larghezze di canale di 70 o 100 μm . Per i carichi passivi abbiamo usato resistenze in polisilicio di 20, 50, 75, 100 e 200 $\text{K}\Omega$. In figura 4.71, 4.7.2 e 4.7.3 sono riportate le immagini, catturate al microscopio ottico, di una porta NOT con carico passivo, di un ring oscillator a cinque stadi con carico passivo e di un ring a quindici stadi con carico attivo.

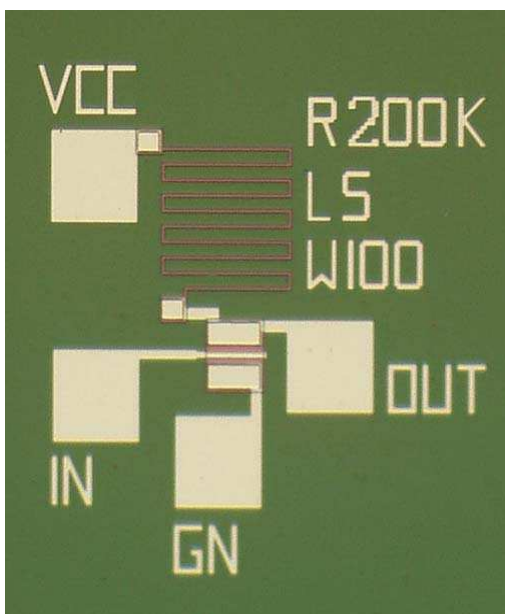


Figura 4.7.1 : Immagine al microscopio ottico di un inverter a carico passivo, realizzato su substrato flessibile di polyimide.

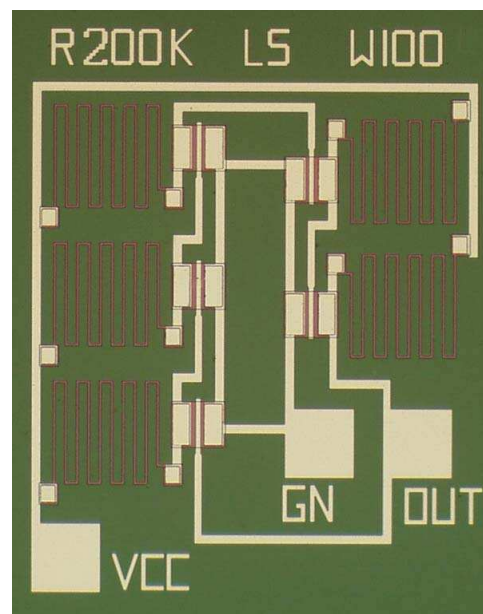


Figura 4.7.2 : Immagine al microscopio ottico di un ring oscillator a cinque stadi, realizzato su substrato flessibile di polyimide.

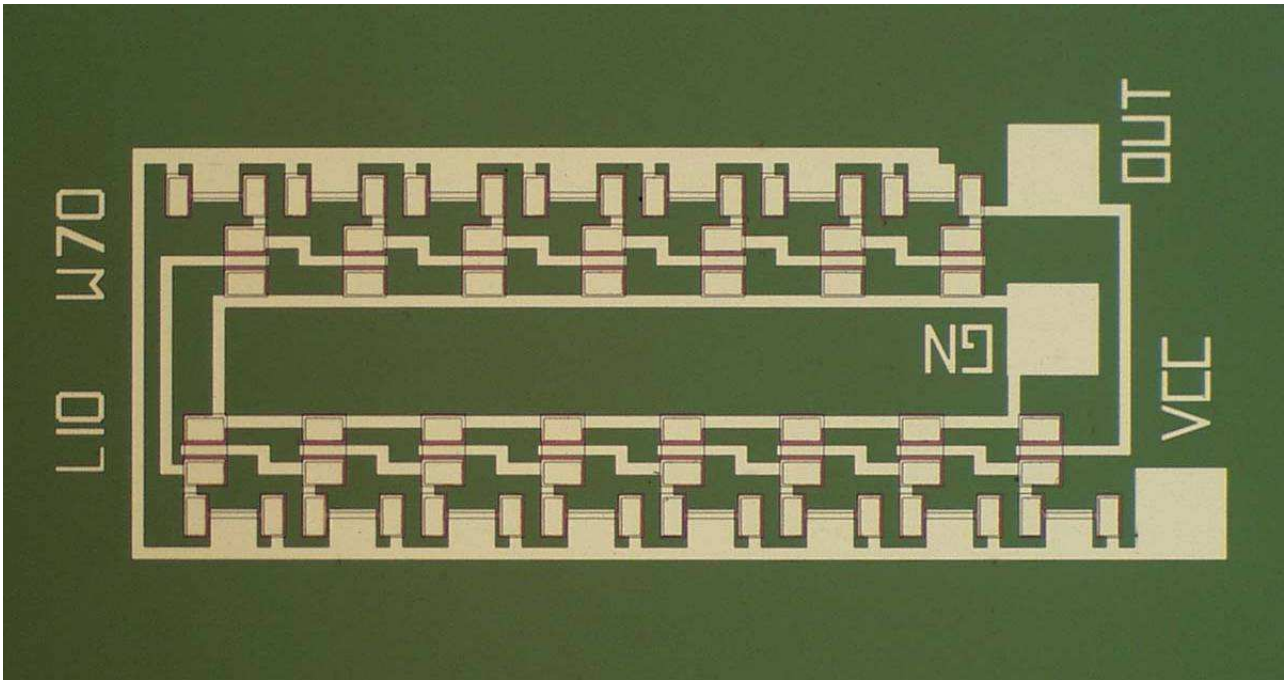


Figura 4.7.3 : Immagine al microscopio ottico di un ring oscillator a quindici stadi, realizzato con carico attivo su substrato flessibile di polyimide.

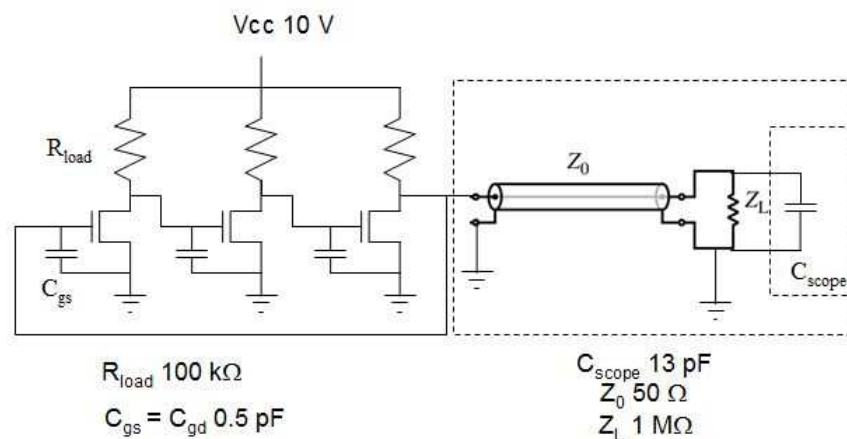


Figura 4.7.4 : Schema circuitale di un ring oscillator a tre stadi con carico passivo, collegato ad un oscilloscopio attraverso un cavo coassiale RG-58.

Al fine di caratterizzare al meglio i dispositivi realizzati su polyimide, abbiamo simulato con AIM-Spice gli effetti di una linea di trasmissione non adattata, per vedere come viene alterato il segnale di uscita dal dispositivo. La linea non adattata manifesta da un lato una resistenza di carico pari a $100\text{ k}\Omega$ e dall'altro un carico con impedenza pari a $Z_L = 1\text{ M}\Omega$ e con capacità pari a $C_L = 13\text{ pF}$ (valori tipici dell'oscilloscopio) e risulta quindi fortemente instabile da ambo i capi. Inoltre in base alla lunghezza dei cavi in uso (cavi coassiali del tipo RG-58) si sovrappone un ritardo pari a $t_D = L * 5\text{ ns/m}$, dovuto all'impedenza caratteristica del cavo di circa $Z_0 = 50\ \Omega$. In figura 4.7.4 possiamo osservare lo schema del circuito insieme al suo sistema di misura per un ring oscillator a tre stadi. Come si evince dalla figura 4.7.5, gli effetti della presenza di una linea non adattata sono notevoli e

influiscono sia sulla frequenza che sull'ampiezza dell'oscillazione; il segnale, infatti, continua a rimbalzare da un capo all'altro della linea e ne esce distorto e attenuato. Per semplificare, è stata rappresentata, per ciascun transistor, soltanto la capacità C_{gs} pari a 1 pF, anche se nella simulazione sono state prese in considerazione le capacità tra gate e source (C_{gs}) e quella tra gate e drain (C_{gd}) ripartite equamente (cioè calcolate con una capacità di 0.5 pF ciascuna).

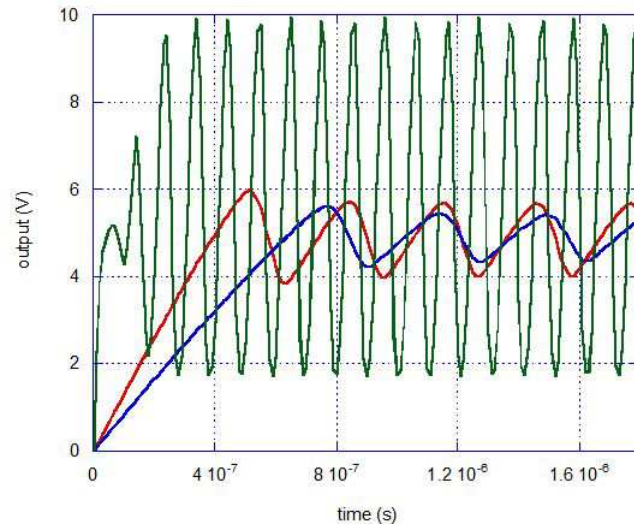


Figura 4.7.5 : Caratteristica di uscita simulata di un ring oscillator a tre stadi con carico passivo: in verde è rappresentato il segnale senza ritardi e senza il carico capacitivo dell'oscilloscopio (C_{scope}); in rosso il segnale con il ritardo della linea e in blu il segnale con gli effetti della linea e dell'oscilloscopio.

Il problema di questo disadattamento della linea, all'interno dell'apparato di misura, è causato principalmente dalla poca corrente che circola nei transistor, a causa delle specifiche dimensioni della lunghezza e della larghezza di canale e della mobilità tipica di questi dispositivi (intorno ai $70 \text{ cm}^2/\text{Vs}$), rispetto alle correnti in gioco per dispositivi realizzati in silicio cristallino. Per superare questo inconveniente si è allora utilizzato un amplificatore all'uscita del ring oscillator, montato direttamente sul micro manipolatore (probe attivo). Tale apparato di misura è stato preliminarmente testato con successo su un transistor commerciale (2N7000) e poi applicato ai dispositivi in esame. In questo modo si è potuto osservare il corretto funzionamento degli inverter e dei ring oscillator fabbricati su polyimide e abbiamo potuto apprezzare il reale ritardo dei transistor in polisilicio fabbricati su polyimide: i TFTs, infatti, presentano velocità di commutazione che arrivano fino ai 500 kHz: si ritiene tuttavia che, lavorando sulle dimensioni dei transistor, in particolare sulla lunghezza del canale, si possano ridurre le capacità parassite ancora presenti e raggiungere facilmente velocità di commutazione dell'ordine del MHz.

In figura 4.7.6 possiamo osservare i tempi di discesa e di salita per diversi TFTs con larghezza di canale pari a $40 \mu\text{m}$ e lunghezze di canale crescente (10, 20 e $40 \mu\text{m}$); i dispositivi sono misurati con probe attivo e il circuito è chiuso su una resistenza di carico pari a $100 \text{ k}\Omega$.

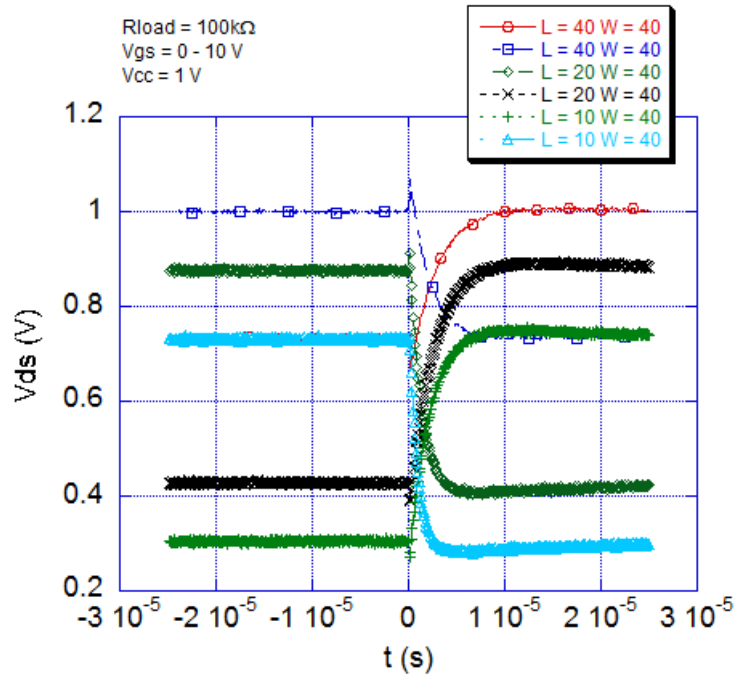


Figura 4.7.6 : Transienti per analizzare la velocità dei transistor fabbricati su polyimide misurati su TFTs con lunghezze di canale variabile (10, 20 e 40 μm) e con larghezza di canale pari a 40 μm . Il sistema di misura è provvisto di un probe attivo ed il circuito è chiuso su una resistenza di 100 k Ω .

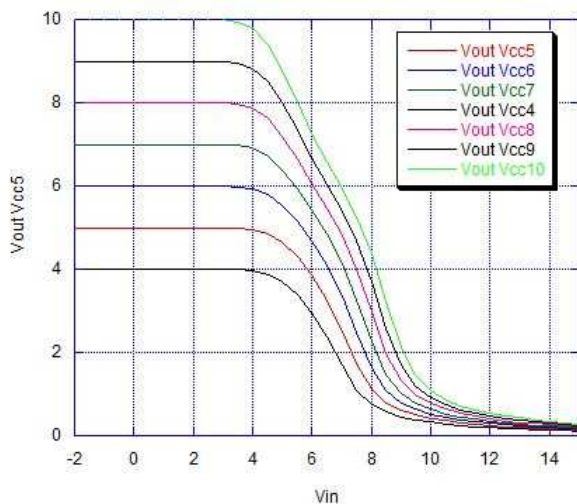


Figura 4.7.7 : Caratteristica di un inverter realizzato su polyimide per tensioni di gate crescenti.

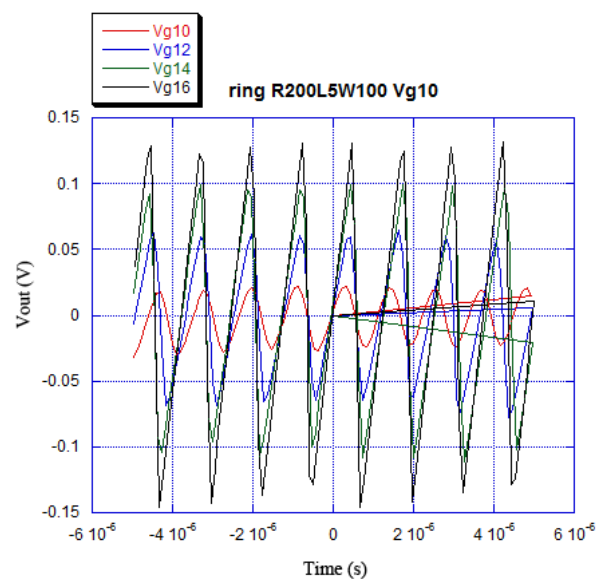


Figura 4.7.8 : Caratteristica di un ring oscillator a 5 stadi a tensioni di gate crescente.

In figura 4.7.7 si possono apprezzare le caratteristiche per un inverter con carico passivo realizzato su polyimide per tensioni crescenti del gate, mentre in figura 4.7.8 sono riportate le oscillazioni per un ring a 5 stadi misurate a tensioni di gate crescente.

Tali dispositivi costituiscono gli elementi primari di una circuiteria elettronica di lettura che è stata già integrata con successo su dispositivi quali pannelli touch-key e identificatori a radio-frequenza

(RF-ID) realizzati presso i nostri laboratori in collaborazione con STMicroelectronics (sede di Catania) e sono attualmente in fase di valutazione brevettuale (vedi figura 4.7.9 e 4.7.10). E' importante sottolineare che al momento, in Italia, tali dispositivi sono i primi ad essere realizzati su substrato flessibile e pertanto costituiscono il primo passo per un loro impiego in diversi campi di ricerca, quali principalmente quello bio-medicale, delle telecomunicazioni e automobilistico.

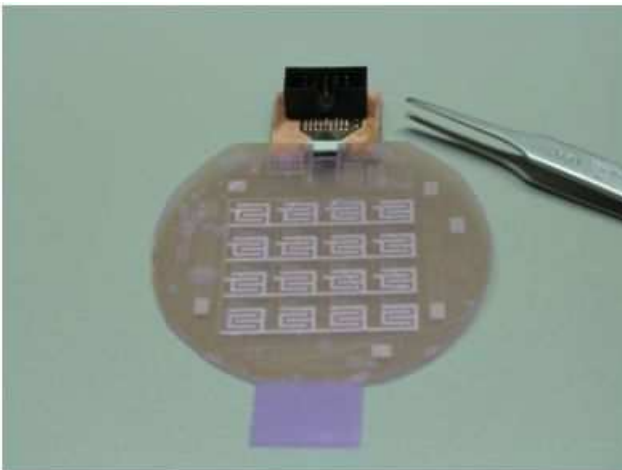


Figura 4.7.9 : Immagine di un sistema di tipo touch-key completamente integrato su polyimide e interfacciato con un connettore flessibile.

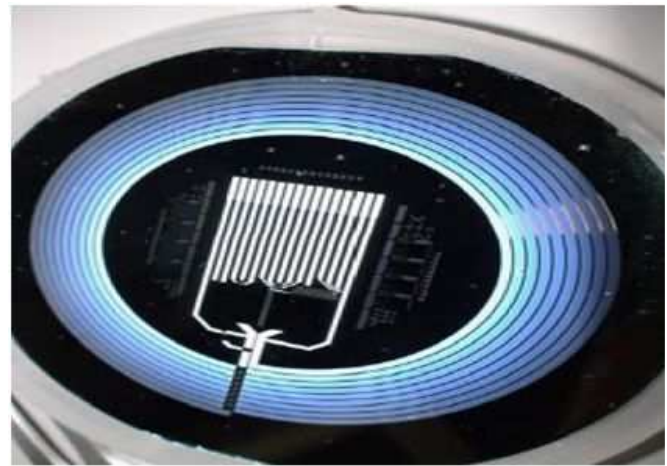


Figura 4.7.10 : Immagine di un sistema RF-ID fabbricato su polyimide, prima della fase di distacco dal supporto rigido, pronto per essere misurato.

4.8 Sensori realizzati su polyimide ed integrati con circuiti flessibili a polisilicio

In questo paragrafo sono presentati i risultati relativi alla realizzazione e caratterizzazione di sensori per la rilevazione di umidità e di ammoniaca fabbricati su substrato flessibile in polyimide ed integrati con una circuiteria di lettura basata su transistor a polisilicio. I sensori sono stati progettati secondo le configurazioni di capacitori interdigitati IDC (*interdigitated capacitors*) e resistori interdigitati IDE (*interdigitated electrodes*) ben note in letteratura [34]. La struttura di un simile dispositivo può essere osservata in figura 4.8.1 e consiste essenzialmente in un elettrodo opportunamente sagomato a forma di dita di un pettine, dove viene depositato un materiale sensibile alla particolare sostanza che si vuole analizzare: se il materiale sensibile è conduttivo, allora si parla di IDE e il funzionamento del sensore si basa sulla variazione di conducibilità di tale materiale attivo, che cambia la sua resistenza elettrica a seguito dell'interazione con l'analita. Se, invece, si usa come materiale attivo un dielettrico, allora la rilevazione della specie chimica si basa sulla variazione della sua permittività elettrica e di conseguenza sulla variazione, in termini di capacità, del materiale isolante. Il capacitore IDC può essere realizzato in configurazione planare come in figura 4.8.1 oppure con una struttura tridimensionale. Nel primo caso, a scapito di un più semplice processo di fabbricazione, si ottiene un dispositivo la cui capacità è fortemente dipendente da

interferenti presenti nell'aria, oltre che dalla specie chimica da rilevare, in quanto le linee del campo elettrico non sono ben confinate all'interno del materiale dielettrico e possono estendersi anche in aria, producendo capacità parassite ed inficiando la correttezza della misura del sensore. Per ottenere, allora, strutture capacitive più affidabili è necessario realizzare IDC non planari: la configurazione più semplice di tutte è quella di due piatti metallici che incapsulano il materiale dielettrico attivo, dove l'elettrodo di superficie è sagomato a pettine per permettere alla specie da analizzare di penetrare nel dielettrico.

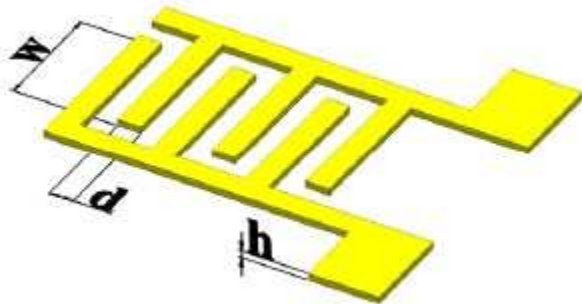


Figura 4.8.1 : Schema di una struttura interdigitata.

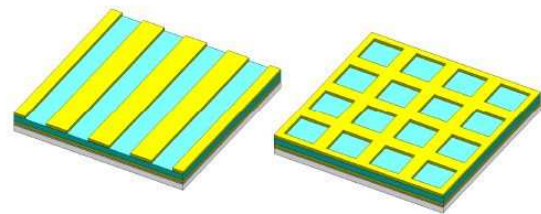
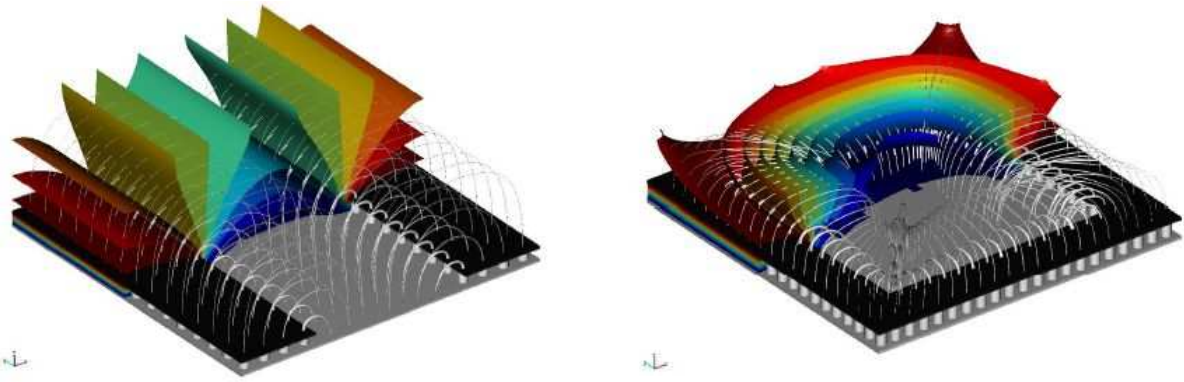


Figura 4.8.2 : Le due strutture proposte per l'elettrodo superiore dei IDC realizzati su PI: la prima a pettine, la seconda a griglia.

Al fine di valutare una struttura che massimizzasse la velocità di diffusione dell'analita all'interno del materiale attivo e migliorasse la simmetria del dispositivo, sono state investigate due configurazioni per l'elettrodo di superficie mediante simulazioni 3D agli elementi finiti. Le due strutture in esame consistono in un pettine di dita larghe $20\ \mu\text{m}$ ciascuna e spaziate dello stesso valore in un caso, e di una griglia di quadrati di lato pari a $15\ \mu\text{m}$ nell'altro. La diffusività dell'acqua nel materiale attivo, nel nostro caso Bisbenzocyclobutene (BCB), è stata scelta pari a $D=0.154\ \mu\text{m}^2\text{s}^{-1}$. Le simulazioni sono state calcolate soltanto sulla cella fondamentale e poi iterate sulla regione di interesse del dispositivo. I parametri di interesse sono i valori della capacità risultante, le costanti temporali per la diffusione e la sensibilità della capacità alle variazioni della permittività elettrica dell'aria e del BCB. Queste due ultime grandezze indicano quanto è sensibile il capacitore IDC all'effettiva variazione dell'umidità e quanto la struttura è dipendente da altri interferenti presenti nell'aria. In figura 4.8.3 vengono riportate le simulazioni con la distribuzione del campo elettrico tra l'elettrodo superiore e quello inferiore per le due strutture in esame. La configurazione a griglia (b) si dimostra una struttura più idonea alla diffusione dell'umidità all'interno del BCB e presenta una simmetria maggiore rispetto alla configurazione a pettine.



(a)

(b)

Figura 4.8.3 : Simulazione 3D calcolata sulla cella base per un elettrodo interdigitato (a) e per un elettrodo a griglia (b). Sono riportate le superfici equipotenziali che vanno dall'elettrodo superiore a quello inferiore. Le linee di campo sono rappresentate con un diametro proporzionale all'intensità del campo elettrico.

Sono state comunque realizzate entrambe le strutture, costruendo condensatori a facce piane parallele in alluminio e cromo, depositati attraverso evaporazione termica e dello spessore di circa 200 nm ciascuno. Come materiale attivo è stato utilizzato uno strato di BCB spesso circa 1.2 μm , depositato per spin-coating. Le strutture sono state fabbricate su un substrato di PI spesso circa 8 μm (vedi figura 4.8.4). Per le strutture IDE, invece, abbiamo utilizzato un unico elettrodo interdigitato in alluminio spesso 200 nm, integrato con il substrato plastico e come materiale attivo è stato impiegato un polimero conduttivo chiamato polyanilina [35].

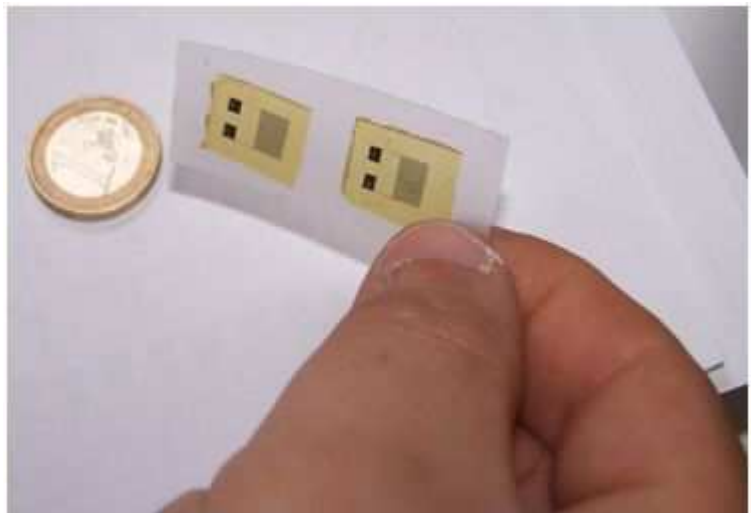
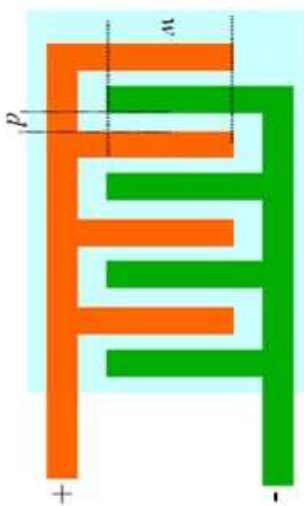


Figura4.8.4 : Struttura capacitiva realizzata su polyimide con elettrodo di superficie interdigitato.

I sensori realizzati su polyimide sono stati poi interfacciati con circuiti di lettura anch'essi fabbricati su substrato plastico. Per il sensore di tipo resistivo IDE, è stata scelta una configurazione di interfaccia detta a "micro-bridge", configurazione solitamente utilizzata per compensare le variazioni della temperatura. In tale circuito, infatti, oltre al sensore resistivo (R_{sens}) esposto all'analita da rilevare e quindi anche all'ambiente esterno, è presente un altro sensore resistivo

protetto da un layer specifico (R_{sref}) (figura 4.8.5). In questo modo il secondo sensore R_{sref} può essere utilizzato per minimizzare gli effetti dovuti alle variazioni della temperatura dell'ambiente esterno. Per il sensore capacitivo IDC è stata, invece, scelta una configurazione di interfaccia formata da un ring oscillator a tre stadi a carico passivo (figura 4.8.6). Con questo circuito di lettura, la variazione della capacità dovuta alla presenza dell'analita (in questo caso umidità) si traduce in una variazione del periodo di oscillazione del circuito: analizzando quindi la frequenza dell'oscillazione del ring è possibile risalire alla percentuale di umidità che si è diffusa nel materiale attivo del sensore. Tutti i componenti elettronici dei circuiti di lettura sono stati progettati e fabbricati secondo i processi riportati nel paragrafo 4.5, utilizzando le resistenze in polisilicio e, come transistor, i TFT a polisilicio ricristallizzati mediante laser ad eccimeri.

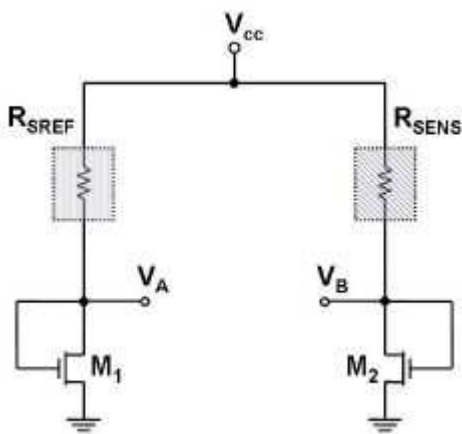


Figura 4.8.5 : Schema di un circuito di interfaccia a micro-bridge, per un sensore resistivo IDE per la rilevazione di ammoniacca.

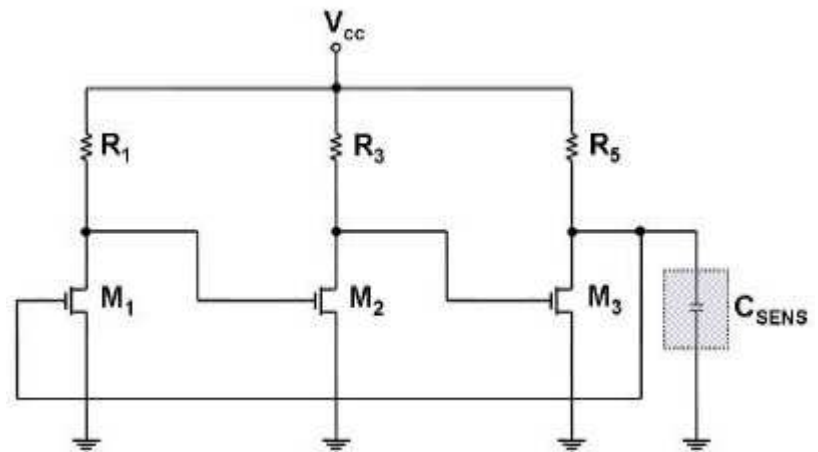


Figura 4.8.6 : Schema di un circuito di interfaccia costituito da un ring oscillator a tre stadi con carico passivo per un sensore capacitivo di tipo IDC per la rilevazione dell'umidità.

Per caratterizzare i sensori di gas realizzati su polyimide, è stata utilizzata un'apposita camera di misura ad atmosfera controllata alla temperatura di 25°C, equipaggiata con dei sensori commerciali di riferimento e predisposta con flussimetri sensibili a basse concentrazioni di gas (ppm). I sensori fabbricati su plastica hanno mostrato tempi di risposta, tempi di recupero in flusso di azoto (*recovery time*) e stabilità allo specifico analita promettenti e hanno fornito valori del tutto compatibili con i sensori commerciali di riferimento. In figura 4.8.7 possiamo osservare la risposta di un sensore di tipo capacitivo IDC, con elettrodo a griglia, a concentrazioni crescenti di umidità; possiamo anche apprezzare il rapido recupero in flusso di azoto e una sua misura in aria (umidità 55%). Questi valori risultano in pieno accordo con le misure eseguite con sensori esterni di riferimento.

In figura 4.8.8 e 4.8.9 possiamo analizzare le risposte dei sensori resistivi IDE e capacitivi IDC con le loro variazioni, rispettivamente a basse concentrazioni di ammoniacca e ad una crescente umidità.

Tali valori mostrano un andamento quasi lineare in entrambi i casi e ci danno una sensibilità intorno ai 2.8 mV/ppm per la struttura resistiva IDE con polyanilina come materiale attivo nel caso dell'ammoniaca, mentre abbiamo una sensibilità di circa 7 Hz/RH% per il sensore capacitivo con BCB come materiale attivo.

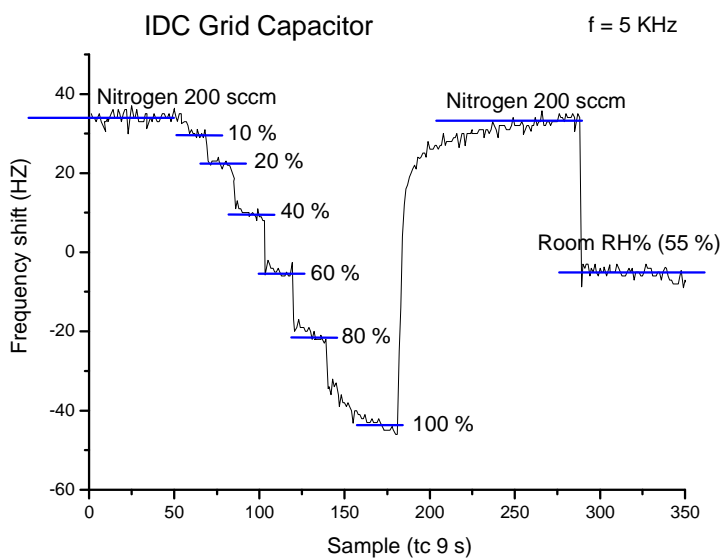


Figura 4.8.7 : Risposta in frequenza alle variazioni dell'umidità per un sensore capacitivo IDC con elettrodo superiore sagomato a griglia, interfacciato con un circuito oscillante a tre stadi tutto fabbricato su polyimide. Nel grafico viene anche apprezzato il rapido recupero in flusso di azoto. Si può osservare, inoltre, una misura eseguita in aria (room RH%) del tutto compatibile con i valori di altri sensori commerciali.

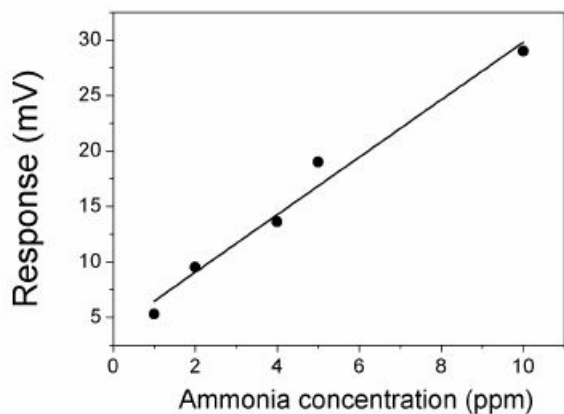


Figura 4.8.8 : Risposta sperimentale a variazioni monotone crescenti delle concentrazioni di ammoniaca per un sensore resistivo IDE dove il materiale attivo è un film di polyanilina.

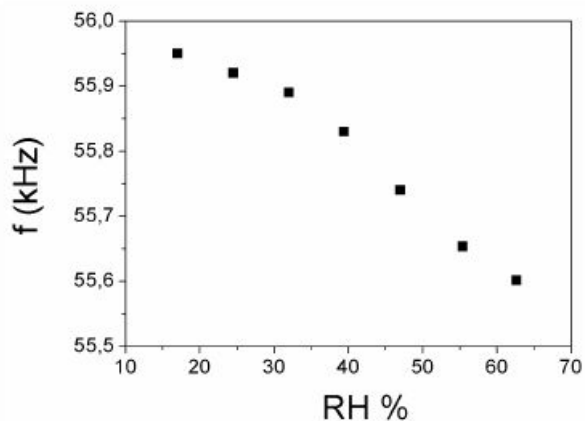


Figura 4.8.9 : Curva di risposta in frequenza per un sensore capacitivo IDC integrato con un circuito oscillante a tre stadi a concentrazioni crescenti di umidità.

Bibliografia Capitolo 4

- [1] N. D. Young, D. J. McCulloch and R. M. Bunn, "Displays and microelectronics on polymer substrates", Proc. AMLCD 9, Tokyo, 11-12 Sept. 1997, Japan, p. 47 (1997)
- [2] D. A. Glocker, S. I. Shah: "*Handbook of thin film process technology*" , Institute of Physics Publishing
- [3] J. R. Hollahan, B. B. Stafford, R. D. Falb, and S. T. Payne, "*Attachment of Amino Groups to Polymer Surface by Radiofrequency Plasmas*," J. Appl. Polym. Sci. **13**, 807 (1969)
- [4] E. Cianci, A. Schina, A. Minotti, S. Quaresima, V. Foglietti, "*Dual frequency PECVD silicon nitride for fabrication of CMUTs' membranes*", Sens Actuat A **127**:80–7 (2006)
- [5] R. Rashid, A. J. Flewitt and J. Robertson "*Physical and electrical properties of low temperature SiO₂ films deposited by ECR plasmas*" J. Vac. Sci. Technol. **A21**:3 (2003)
- [6] A. Pecora, L. Maiolo, L. Taglieri, F. Mearini, L. Mariucci, G. Fortunato and N.D. Young, *Proceedings AMLCD 04*, 25-27 August 2004 Tokyo, Japan, pp.239-242 (2004)
- [7] L. Maiolo, A. Pecora, G. Fortunato and N.D. Young, "*Low-temperature ECR-PECVD silicon dioxide as gate insulator for polycrystalline silicon thin film transistors*", J. Vac. Sci. Technol. **A 24**, 280 (2006)
- [8] P.M. Smith, P.G. Carey, T.W. Sigmon, Appl. Phys. Lett. **70**, 342 (1997)
- [9] S.D. Brotherton, D.J. McCulloch, J.B. Clegg and J.P. Gowers, IEEE Trans. Electron Dev., **40**, 407 (1993)
- [10] P. Mei, J. B. Boyce, M. Hack, R. A. Lujan, R. I. Johnson, G. B. Anderson, D. K. Fork and S. E. Ready, Appl. Phys. Lett., **64**, 1132 (1994)
- [11] P. Lengsfeld, N. H. Nickel, and W. Fuhs, Appl. Phys. Lett., **76**, 1680 (2000)
- [12] A. A. D. T. Adikaaria and S. R. P. Silva, J. Appl. Phys. **97**, 114305 (2005)
- [13] R. Carluccio, A. Pecora, G. Fortunato, J. Stoemenos and N. Economou, Proc. MRS **283**, 715 (1993)
- [14] H. Kuriyama, T. Kuwahara, S. Ishida, T. Nohda, K. Sano, H. Iwata, S. Noguchi, S. Kiyama, S. Tsuda, S. Nakano, M. Osumi and Y. Kuwano, Jpn. J. Appl. Phys., **31**, 4550 (1992)
- [15] W. Beyer and H. Wagner, J. Phys. Colloq. Orsay Fr., **42**, C4-783 (1981)
- [16] D.P. Gosain, J. Westwater and S. Usui, Proc. AMLCD 97, Tokyo 11-12 Sept. 1997, p. 51
- [17] T. Noguchi, J. Y. Kwon, J.S. Jung, J. M. Kim, K. B. Park, H. Lim, D. Y. Kim, H. S. Cho, H. X. Yin and W. Xianyu, Jpn. J. Appl. Phys., **45**, 4321 (2006)

- [18] D.P. Gosain, T. Noguchi and S. Usui, *Jpn. J. Appl. Phys.*, **39**, L179 (2000)
- [19] H. H. Andersen and H. L. Bay, in *Sputtering by Particle Bombardment I*, edited by R. Behrisch (Springer-Verlag, Berlin,1981)
- [20] T. Takehara, Proc. AM-FPD 2006, Tokyo 5-7 July 2006, Japan, p. 95 (2006)
- [21] W. Beyer, *Solar Energy Materials and Solar Cells*, **78**, 235 (2003)
- [22] J.S. Im and H.J. Kim, *Appl. Phys. Lett.*, **64**, 2303 (1994)
- [23] A.Pecora, L.Maiolo, A.Bonfiglietti, G.Fortunato and C.Caligiore, “*A comparative analysis of Silicon Dioxide films deposited by ECR -PECVD, RF-PECVD and APCVD for low temperature polysilicon TFTs*”, *Journal of Non-Crystalline Solids* **vol.352**, (2006)
- [24] M. Kuhn, *Solid State Electronics*, **13**,873 (1970)
- [25] A.Pecora, L.Maiolo, M.Cuscunà, D.Simeone, A.Minotti, L.Mariucci and G.Fortunato “*Low-temperature polysilicon thin film transistors on polyimide substrates for electronics on plastic*”, *Solid State Electronics* **52**, pp. 348-352, (2007)
- [26] L.Maiolo, A.Pecora, M. Cuscunà and G.Fortunato, “*Thermal annealing effects on the interface state density of metal-oxide-semiconductor capacitors with electron cyclotron resonance plasma enhanced chemical vapor deposition Silicon dioxide*”, *Thin Solid Films* **515** (2007)
- [27] V.B. Kazansky, *J. Catal.* **216**, p.192 (2003)
- [28] P. Lukinskas, Dan Farcasiu, *Appl. Catal., A Gen.* **209**, p.193 (2001)
- [29] M. Cuscunà, G. Stracci, A. Bonfiglietti, A. Di Gaspare, L. Maiolo, A. Pecora, L. Mariucci and G. Fortunato, *J. Non-Cryst. Solids*, **352**, pp. 1723-1727 (2006)
- [30] G. Fortunato, P. Gaucci, L. Mariucci, A. Pecora, A. Valletta, *IMID 2007 Digest, Daegu 27-31 Aug. 2007*, Korea, p.1065 (2007)
- [31] L. Maiolo, M. Cuscunà, L. Mariucci, A. Minotti, A. Pecora, D. Simeone, A. Valletta and G. Fortunato, “*Analysis of self-heating related instability in n-channel polysilicon thin film transistors fabricated on polyimide*”, *E-MRS 2008 Spring Meeting, 26-30 May 2008*, Strasburgo (2008)
- [32] A. Sedra and K. Smith, “*Circuiti per la microelettronica*”, ed. Ingegneria 2000, (1996)
- [33] J. Millman and C. Halkias, “*Microelettronica*”, ed. Bollati Boringhieri, (1978)
- [34] C. Laville and C. Pellet, “*Comparison of three humidity sensors for a pulmonary function diagnostic microsystem*”, *IEEE Sens. J.* **2**, pp.96–101 (2002)
- [35] A. Macagnano, E. Zampetti, B.R. Pistillo, A. Bearzotti, S. Pantalei, R. d’Agostino, “*Double layer sensor reproducing perception dynamics of olfactory cells*”, Proc. International Conference

Smart Materials Structures Systems (CIMTEC), 8-13 2008, Italy, *Advances in Science and Technology*, Trans Tech Publications Ltd., vol. **54**, (in press).

Conclusioni

In questo lavoro di tesi, svoltosi principalmente presso gli istituti di Fotonica e Nanotecnologie e per la Microelettronica e Microsistemi del CNR, si sono studiate le possibilità di integrare componenti elettronici quali transistor a film sottile in polisilicio e altri dispositivi più complessi come circuiti oscillanti, porte logiche e sensori di gas su substrati flessibili polimerici. In una prima fase del lavoro si sono investigate le proprietà fisiche e chimiche di numerosi polimeri quali Polyethylene terephthalate (PET), Polyethylene naphthalate (PEN), Polycarbonate (PC), Polyethersulfone (PES), Polycyclic Olefin (PCO), Polyarylite (PAR) e Polyimide (PI). Si sono studiate poi le caratteristiche di diversi tipi di polyimide depositati da fase solida o da fase liquida, essendo questo un polimero particolarmente interessante per la sua alta temperatura di vetrificazione ($T_g > 350^\circ\text{C}$) e per il suo basso coefficiente termico di espansione ($\text{CTE} \sim 3\text{-}20 \text{ ppm}/^\circ\text{C}$). È stato individuato, infine, nel polimero HD2611 il candidato migliore per procedere al processo di integrazione con dispositivi in polisilicio. Presso il nostro laboratorio è stata, inoltre, validata e testata una nuova procedura di distacco meccanico da un supporto rigido, procedura che mantiene intatte le caratteristiche di flessibilità e di elasticità del polimero senza danneggiare in maniera apprezzabile i dispositivi fabbricati su di esso.

Nella seconda fase del lavoro si è formalizzato un processo compatibile, per temperature massime e tecniche di attacco chimico di tipo a secco (dry-etching) o in soluzione (wet-etching) con il tipo di polyimide in esame, cercando di ottenere buone performance in termini di caratteristiche elettriche dei dispositivi in polisilicio. A tal fine si è usata la tecnica di ricristallizzazione del silicio amorfo da laser ad eccimeri per minimizzare il budget termico a carico del substrato plastico, proteggendo tale polimero con una serie di strati dielettrici in nitruro di silicio e ossido di silicio dello spessore complessivo di circa 500 nm depositati a bassa temperatura ($< 300^\circ\text{C}$) da sistemi assistiti da plasma (ECR-PECVD, rf-PECVD). Tali materiali dielettrici depositati a bassa temperatura non solo si sono dimostrati particolarmente utili come strati inorganici barriera o di incapsulamento, ma hanno anche mostrato caratteristiche elettriche e morfologiche adeguate per il loro impiego come dielettrici di gate nei transistor a polisilicio. Attraverso una serie di misure di rigidità dielettrica e di densità di stati eseguite su strutture capacitive è stato possibile appurare che film di ossido di silicio, di circa 100 nm di spessore, depositati a temperatura ambiente in sistemi ECR-PECVD e successivamente trattati termicamente in atmosfera controllata di azoto a temperature inferiori ai 350°C , mostrano iniezione di carica per campi elettrici di circa 7 MV/cm e tensioni di breakdown per campi $> 10 \text{ MV/cm}$. Inoltre tali strati dielettrici hanno un contenuto molto ridotto di idrogeno, come confermano le misure di spettroscopia in campo infrarosso (FTIR) e quelle spettroscopiche di desorbimento (TDS): la presenza di idrogeno è addirittura minore di quella che generalmente si

osserva in film di ossido di silicio depositati a temperatura più alta (350°C) secondo le convenzionali tecniche rf-PECVD e tale contaminante è intrappolato nella matrice di SiO₂ sotto forma di acqua o di specie non legate e questo favorisce il suo desorbimento a bassa temperatura come confermano le misure di densità degli stati (N_{ss}) eseguite sempre su strutture di tipo MOS.

Sempre per ridurre lo stress termico nei confronti del substrato di polyimide, abbiamo scelto di crescere il film di silicio drogato per la realizzazione dei contatti utilizzando tecniche di deposizione rf-PECVD a bassa temperatura e non processi di impiantazione ionica.

I transistor in polisilicio così realizzati, presentano correnti di perdita 10^{-12} A, rapporto Ion/Ioff pari a 10⁶, mobilità superiori a 50 cm²/Vs, subthreshold slope di circa 1V/dec e tensioni di soglia di 6 V. La linearità delle caratteristiche di uscita denota la bontà dei contatti (sheet resistance ~600Ω/) e l'andamento della corrente ad alte tensioni di source-drain mostra un aumento contenuto della corrente di drain, noto come kink effect e legato alla presenza di alti campi elettrici al drain che promuovono la ionizzazione da impatto. Il fatto che si abbia un kink effect piuttosto ridotto è legato allo specifico processo di formazione dei contatti, che produce un profilo graduale del drogaggio, a causa della diffusione laterale del drogante durante il processo di fusione indotto dal laser. Il profilo graduale di drogaggio a sua volta determina un più basso campo elettrico al drain, riducendo così il tasso dei processi di ionizzazione da impatto. I transistor in polisilicio fabbricati su polyimide non hanno evidenziato, inoltre, apprezzabili variazioni nelle loro caratteristiche di uscita e di trasferimento una volta sottoposti a stress meccanico di tipo tensile o compressivo per raggi di curvatura fino a R=1.3 cm, confermando le proprietà di flessibilità del substrato e il basso stress meccanico con il quale vengono cresciuti e depositati i film inorganici che non mostra crack o fratture dopo le sopra citate operazioni di piegatura. Sono stati, infine, eseguiti test di stabilità elettrica ed è stato analizzato il fenomeno del self-heating: per tempi crescenti (fino a 10⁴ s) sono state analizzate le caratteristiche di trasferimento e di uscita dei transistor fabbricati su polyimide osservando un progressivo danneggiamento delle curve a causa della formazione di stati all'interfaccia ossido/semiconduttore, principalmente nella regione di drain dove i campi elettrici sono sensibilmente più elevati. Il fenomeno del self-heating si è poi dimostrato particolarmente critico per questi dispositivi, in quanto il calore generato durante il funzionamento dei transistor si dissipa molto lentamente a causa della scarsa conduzione termica del substrato isolante. Tali misure sono state confermate da una serie di simulazioni termodinamiche 3D che hanno mostrato come, per le potenze dissipate in gioco, le temperature all'interno del dispositivo possono raggiungere i 388 K e causare conseguentemente un danneggiamento rilevante. Per minimizzare questo fenomeno si può agire sulle dimensioni del transistor riducendo le larghezze di canale e quindi aumentando la dispersione termica laterale o si possono adottare altre strategie di tipo fabbricativo.

Nella terza ed ultima fase di questo lavoro di ricerca abbiamo progettato e caratterizzato dispositivi elettronici basati su polisilicio, più complessi come porte logiche, oscillatori, circuiti di lettura di diversa configurazione e sensori di gas. Per far questo è stata esaminata la velocità di commutazione dei nostri transistor, verificando che tali dispositivi possono funzionare correttamente fino a 500 KHz. Si ritiene tuttavia che, lavorando sulle dimensioni dei transistor, si possano ridurre le capacità parassite ancora presenti e raggiungere facilmente velocità di commutazione dell'ordine del MHz.

Abbiamo fabbricato e caratterizzato con successo inverter a carico passivo o attivo e ring oscillator a tre, cinque e quindici stadi anch'essi con carico passivo o attivo. Per eseguire correttamente il processo di misura su questi dispositivi è stato necessario progettare e realizzare un probe attivo in modo da amplificare il segnale di uscita e adattare la linea di trasmissione senza sovrapporre ritardi nel segnale. Questi circuiti in polisilicio realizzati su polyimide hanno costituito il punto di partenza per la fabbricazione di dispositivi su plastica più complessi quali touch-key e dispositivi a radio-frequenza (RF-ID): tali apparati elettronici sono stati progettati in collaborazione con STMicroelectronics e sono attualmente in fase di valutazione brevettuale.

Sono stati, infine, progettati e realizzati su plastica sensori di gas di tipo resistivo (IDE) e capacitivo (IDC) con elettrodo patternato a pettine o a griglia e tali strutture sono state integrate con circuiti di lettura basati su transistor in polisilicio realizzati su un film di polyimide di 8 μm di spessore. Per la rilevazione dell'ammoniaca è stata impiegata la struttura IDE, scegliendo come materiale attivo un film di polyanilina; tale struttura è stata integrata con un circuito di lettura dalla configurazione a micro-bridge e ha mostrato una risposta soddisfacente anche per concentrazioni di ammoniaca molto basse (2.8 mV/ppm). Utilizzando, invece, un film isolante di BCB, spesso circa 1 μm , abbiamo realizzato un sensore di umidità del tipo IDC: tale dispositivo è stato integrato con un circuito di lettura formato da un ring oscillator a tre stadi con carico passivo, realizzato su polyimide, e ha mostrato una sensitività pari a 7 Hz/RH%, e caratteristiche di stabilità e velocità di risposta del tutto compatibili con i sensori oggi in commercio.

E' importante sottolineare che i dispositivi realizzati su polyimide quali touch-key e RF-ID e i sensori di gas fin qui caratterizzati sono i primi nel loro genere in Italia e hanno riscosso in campo internazionale un notevole interesse nell'ambito di conferenze e meeting di settore, producendo un numero consistente di pubblicazioni. Si ritiene che tale attività di ricerca possa nei prossimi anni incrementare il proprio raggio di azione, soprattutto in ambito sensoristico, producendo nuove applicazioni in campo medico, biotecnologico ed elettronico.