

Università degli Studi Roma Tre

Scuola Dottorale in Scienze Matematiche e Fisiche - Sezione di Fisica

XX ciclo

Nanodispositivi elettronici con eterostrutture AlGaIn/GaN

Coordinatore

prof. Guido Altarelli

Relatore interno

prof. Florestano Evangelisti

Alessandra Di Gaspare

INDICE

Introduzione.....	I
Cap.1: Trasporto in nanostrutture basate su AlGaIn/GaN.....	1
1.1 Le nanostrutture: aspetti fondamentali.....	1
1.1.1 Il confinamento quantico: sistemi a bassa dimensionalità.....	1
1.1.2 Formazione del 2DEG nelle eterostrutture	4
1.2 Il trasporto elettrico nelle nanostrutture	6
1.2.1 Regimi di trasporto	6
1.2.2 Trasporto in sistemi unidimensionali: quantizzazione della conduttanza.....	8
1.2.3 Realizzazione di sistemi unidimensionali: la tecnica “split-gate”	11
1.2.4 Effetto della temperatura e presenza di disomogeneità	14
1.2.5 Sistemi zero-dimensionali e Transistor a Singolo Elettrone.....	16
1.3 Proprietà delle eterostrutture AlGaIn/GaN.....	19
1.3.1 Formazione del 2DEG	19
1.3.2 La mobilità nelle eterostrutture AlGaIn/GaN.....	26
Bibliografia Capitolo 1	40
Cap.2: Realizzazione di dispositivi con eterostrutture AlGaIn/GaN.....	43
2.1 Formazione dei contatti ohmici su eterostrutture AlGaIn/GaN.....	43
2.1.1 Meccanismo di formazione.....	43
2.1.2 Caratterizzazione dei contatti ohmici.....	47
2.2 Realizzazione dei contatti ohmici: fabbricazione di dispositivi di test	48
2.2.1 Definizione e deposizione dei contatti.....	49
2.2.2 Attivazione dei contatti (“alloying”).....	49
2.2.3 Isolamento elettrico dei dispositivi	51
2.3 Caratteristiche dei contatti ohmici: analisi morfologica ed elettrica.....	52
2.3.1 Studio morfologico dei contatti ohmici	52
2.3.2 Caratteristiche elettriche dei contatti	54
2.4 Studio delle proprietà di trasporto elettrico: effetto Hall	57
2.5 Realizzazione di nanodispositivi elettronici.....	63
2.5.1 Litografia a fascio elettronico	63
2.5.2 Processo “mix and match”	68
2.5.3 Realizzazione dei contatti ohmici e isolamento elettrico.....	71
2.5.4 Realizzazione dei dispositivi con gate “MIS”.....	72
2.5.5 Realizzazione dei dispositivi con gate Schottky	73
Bibliografia Capitolo 2	76
Cap.3: I transistor a elevata mobilità basati su Nitruro di Gallio.....	78
3.1. Principi generali e stato dell’arte dei GaN-HEMT	78
3.1.1 Struttura e funzionamento di un GaN-HEMT	78
3.1.2 Stato dell’arte dei GaN-HEMT	83
3.2. Processo di fabbricazione: ottimizzazione dell’elettrodo di gate.....	86
3.2.1 Processo di fabbricazione “mix and match” dei GaN-HEMT	86
3.2.2 Realizzazione e ottimizzazione dell’elettrodo di gate.....	87
3.3 Caratteristiche elettriche dei GaN-HEMT.....	89
3.3.1 Caratterizzazione dei GaN-HEMT	89
3.3.2 Sviluppi futuri	93
Bibliografia Capitolo 3	95

Cap. 4: Misure di trasporto elettrico su nanostrutture basate su AlGaN/GaN.....	97
4.1. Apparatı sperimentali per la caratterizzazione a bassa temperatura.....	97
4.1.1 Sistemi criogenici	97
4.1.2 Misure in tensione continua	98
4.1.3 Misure differenziali mediante la tecnica lock-in.....	99
4.2. Caratterizzazione preliminare dei dispositivi	100
4.2.1 Misura di effetto Hall.....	101
4.2.2 Caratteristiche di perdita dei gate	103
4.3 Misure su sistemi unidimensionali.....	108
4.3.1 Caratterizzazione dei QPC realizzati sul campione con gate Schottky.....	108
4.3.2 Caratterizzazione dei QPC del campione con gate MIS	109
4.3.3 Conduttanza differenziale delle barriere del SET	116
4.4. Caratterizzazione dei dispositivi “Single Electron Transistor”	122
Bibliografia Capitolo 4.....	126
Conclusioni.....	I

Introduzione

Nell'ambito della ricerca scientifica nel campo dei dispositivi elettronici basati sui semiconduttori, il Nitruro di Gallio (GaN) è stato oggetto negli ultimi dieci anni di un interesse sempre crescente. Le straordinarie caratteristiche fisiche del gas bidimensionale (2DEG, Two-Dimensional Electron Gas) ottenibile nelle eterostrutture composte dal GaN e dalle sue leghe ternarie, il Nitruro di Gallio e Alluminio (AlGaN) in particolare, hanno reso i nitruro i candidati ideali in numerosi campi applicativi. Tra di esse, ad esempio, vanno ricordate le ottime proprietà di trasporto, l'elevato valore del campo elettrico critico, e una densità di carica oltre un ordine di grandezza maggiore di quella ottenibile nei sistemi basati su Arsenuro di Gallio. In primo luogo, le eterostrutture AlGaN/GaN sono utilizzate nella realizzazione di transistor a elevata mobilità (HEMT, High Electron Mobility Transistor). Lo sviluppo della tecnologia degli HEMT basati su Nitruro di Gallio (GaN-HEMT) sta portando rapidamente ad una nuova generazione di circuiti integrati a stato solido per le applicazioni nel campo delle microonde e delle onde millimetriche, che rappresenta una radicale evoluzione rispetto agli attuali dispositivi realizzati in Silicio e Arsenuro di Gallio. L'impatto innovativo ed il valore strategico che l'introduzione di tali dispositivi potrebbe avere in questi campi di applicazione ha portato le maggiori industrie elettroniche ad impegnarsi in prima linea nello sviluppo della tecnologia dei GaN-HEMT. Con l'obiettivo di porre le basi per l'industrializzazione dei dispositivi basati su GaN, negli ultimi anni nell'ambito della comunità europea è stata intrapresa un'intensa attività di ricerca. Uno dei progetti europei in cui è coinvolto l'Istituto di Fotonica e Nanotecnologie (IFN) del CNR di Roma, presso il quale si è svolto il lavoro di tesi, è il KORRIGAN ("Key ORganization for Research on Integrated circuits in GAN technology").

Le eterostrutture di semiconduttori costituiscono il punto di partenza nella realizzazione dei sistemi fisici a dimensionalità ridotta, ovvero quei sistemi in cui la regione accessibile ai portatori in una o più direzioni è di dimensioni inferiori alla lunghezza d'onda di Fermi. In queste condizioni si ha il confinamento quantico dei portatori, responsabile ad esempio della formazione dei gas bidimensionali all'interno delle eterostrutture. Nei sistemi a dimensionalità ridotta emergono una serie di fenomenologie non più spiegabili attraverso le teorie classiche per il trasporto, dovute al confinamento quantico e alla natura discreta della carica elettrica. Della loro trattazione si occupa la cosiddetta *fisica mesoscopica*, ovvero la fisica necessaria a descrivere sistemi materiali aventi dimensioni intermedie tra la scala macroscopica e la scala atomica, che nei semiconduttori coincide con l'intervallo che va dalle decine alle centinaia di nanometri.

Le tecniche di micro e nanofabbricazione hanno reso possibile la realizzazione di dispositivi elettronici di queste dimensioni, detti anche nanostrutture o nanodispositivi.

Lo studio del loro comportamento ha messo in luce una serie di fenomeni di fisica mesoscopica, quali il trasporto balistico, la quantizzazione della conduttanza, e il bloccaggio coulombiano. Questo tipo di studi sono stati fatti finora quasi esclusivamente su nanostrutture realizzate a partire da eterostrutture AlGaAs/GaAs, o, in percentuale minore, su Si/SiGe.

Dal quadro appena delineato ha tratto spunto e motivazione questo lavoro di tesi; a fianco all'attività svolta nell'ambito del progetto KORRIGAN sui GaN-HEMT, nel nostro laboratorio è stato intrapreso un lavoro di sviluppo della tecnologia dei dispositivi basati su GaN. Le tecniche di fabbricazione utilizzate, quali la litografia a fascio elettronico, presentano una risoluzione su scala nanometrica. Pertanto, oltre all'approfondimento delle proprietà fisiche di questo sistema innovativo attraverso lo studio del comportamento dei dispositivi elettronici realizzati, tra gli obiettivi posti c'è anche la realizzazione e lo studio di nanodispositivi, utili all'indagine di effetti di trasporto mesoscopico, legati alla bassa dimensionalità del sistema.

Questa tesi è suddivisa in quattro capitoli.

Il primo capitolo riporta gli aspetti più rilevanti del trasporto nelle nanostrutture. Saranno descritte in generale le proprietà fisiche dei sistemi a bassa dimensionalità, e la loro influenza sul trasporto elettronico. In particolare, saranno descritti i sistemi unidimensionali, quali i "Punti di Contatto Quantico" (QPC, Quantum Point Contact) in regime di trasporto quasi-balistico e balistico, e saranno introdotti i sistemi zero-dimensionali, a partire dai quali si realizzano i Transistor a Singolo Elettrone (SET, Single Electron Transistor). Infine, sarà presentato il sistema oggetto del lavoro: il gas bidimensionale nelle eterostrutture AlGaN/GaN. Verranno illustrate le sue principali proprietà fisiche, il peculiare meccanismo di formazione all'interno dell'eterostruttura, e saranno riportati i risultati sperimentali e teorici più recenti che riguardano il trasporto elettronico nel 2DEG.

Nel secondo capitolo sarà descritta dettagliatamente la realizzazione dei dispositivi elettronici su nitruro di gallio. Sarà presentato dapprima il lavoro di sviluppo delle tecniche di fabbricazione necessarie a ottenere un dispositivo a effetto di campo, a partire dalla realizzazione dei contatti ohmici fino alla realizzazione del gate. Sarà presentata inoltre la caratterizzazione elettrica preliminare dei dispositivi realizzati, effettuata da un lato per testare le tecniche fabbricative sviluppate, dall'altro per valutare le proprietà elettriche del materiale utilizzato, quali la conducibilità, ottenuta mediante misure tensione-corrente, e la densità dei portatori, ottenuta per effetto Hall classico.

Nella parte finale del terzo capitolo sarà descritto il lavoro di progettazione e di realizzazione di nanodispositivi con differenti geometrie, per lo studio di effetti di fisica mesoscopica legati al trasporto in sistemi unidimensionali e zero-dimensionali.

Nel terzo capitolo sarà illustrato il lavoro svolto sui GaN-HEMT; il coinvolgimento dell'IFN in questa attività riguarda lo sviluppo e l'ottimizzazione degli elettrodi di gate mediante litografia a fascio elettronico. Inizialmente, sarà illustrato brevemente il principio di funzionamento di un HEMT, alla luce dei risultati più recenti raggiunti nel campo dei transistor in nitruro di gallio. Successivamente sarà presentata l'attività di sviluppo degli elettrodi di gate di dimensioni nanometriche, aventi architettura denominata "Field Plate", l'ultima frontiera di questa classe di dispositivi. Alla fine del terzo capitolo saranno presentati i risultati sperimentali relativi alle caratteristiche elettriche dei transistor realizzati, e saranno illustrati gli sviluppi futuri di questa parte del lavoro.

Il quarto capitolo è interamente dedicato alle misure elettriche effettuate sui nanodispositivi. All'inizio saranno descritte le tecniche utilizzate per la caratterizzazione elettrica dei dispositivi a temperature criogeniche, necessarie al raggiungimento del regime balistico per il trasporto. Successivamente saranno presentati i risultati dello studio preliminare dei dispositivi realizzati, effettuato in particolare per la determinazione delle proprietà elettriche del materiale utilizzato e per lo studio del comportamento degli elettrodi di gate. Successivamente saranno presentati e discussi i risultati delle misure sui dispositivi mesoscopici, in particolare sarà discusso il comportamento dei sistemi unidimensionali realizzati.

Capitolo 1

Trasporto in nanostrutture basate su AlGaN/GaN

In questo capitolo saranno illustrati gli aspetti fondamentali del trasporto elettrico nelle nanostrutture, a partire dalle definizioni di base fino all'introduzione dei fenomeni fisici che sono stati oggetto di studio durante il lavoro di tesi. Successivamente sarà data una descrizione fisica dettagliata del sistema di partenza utilizzato per la realizzazione dei dispositivi nanoelettronici studiati: il gas bidimensionale presente nelle eterostrutture AlGaN/GaN.

1.1 Le nanostrutture: aspetti fondamentali

1.1.1 Il confinamento quantico: sistemi a bassa dimensionalità

In un sistema fisico macroscopico il comportamento elettrico è governato dall'equazione di Boltzmann. L'approccio semiclassico dell'equazione di Boltzmann consente di ricavare una descrizione completa del trasporto nei materiali in regime diffusivo; esso è valido finché i potenziali nelle strutture in esame variano su dimensioni molto maggiori delle lunghezze caratteristiche del sistema. In altre parole, le dimensioni dei dispositivi devono essere molto maggiori della lunghezza d'onda di Fermi, del libero cammino medio e della lunghezza di coerenza di fase.

Il grande sviluppo delle tecniche di crescita dei materiali e di fabbricazione dei dispositivi ha reso possibile la realizzazione di strutture le cui dimensioni sono confrontabili se non inferiori alle lunghezze caratteristiche. Pertanto, l'assunzione necessaria all'applicazione dell'equazione di Boltzmann perde validità, ed emergono nuovi fenomeni legati al trasporto elettrico per i quali è necessario ricorrere ad altri tipi di approcci descrittivi. A partire da queste considerazioni si definisce una *nanostruttura*, o *nanodispositivo*, come un sistema di dimensioni inferiori alle lunghezze caratteristiche del materiale di cui è composto, e maggiori delle dimensioni atomiche. Dato che le nanostrutture hanno dimensioni intermedie tra la scala atomica e la scala macroscopica, la fisica necessaria alla loro descrizione è stata denominata *fisica mesoscopica*.

Le nanostrutture si realizzano a partire da sistemi confinati quanticamente [1]; in un sistema macroscopico tridimensionale il confinamento quantico in una data direzione si ottiene rendendo la regione accessibile ai portatori in quella direzione inferiore alla lunghezza d'onda di Fermi. Ad esempio, per avere un sistema confinato nella direzione z deve essere $L_z < \lambda_F$, dove L_z è la dimensione della regione accessibile ai portatori lungo z . In linea di principio questa condizione si può soddisfare realizzando un film di materiale di spessore inferiore o uguale a λ_F .

La lunghezza d'onda di Fermi si può esprimere in funzione della densità dei portatori n ; nel caso tridimensionale essa è $\lambda_F = \left(\frac{8\pi}{3n}\right)^{\frac{1}{3}} \approx 2d$, dove $d \sim n^{-\frac{1}{3}}$ rappresenta la distanza media tra due elettroni.

Da queste considerazioni si deduce l'impossibilità di realizzare il confinamento quantico nei metalli; infatti, essi hanno in media un elettrone per atomo. Pertanto, per ottenere il confinamento sarebbe necessario realizzare un film di spessore pari a pochi strati atomici. D'altro canto, nei semiconduttori la concentrazione dei portatori può essere controllata attraverso la concentrazione dei droganti, ed assumere valori di diversi ordini di grandezza inferiori rispetto ai metalli. Quindi, è possibile realizzare il confinamento quantico realizzando strati di spessori di decine di nanometri; questo non è difficile attraverso le moderne tecnologie di crescita o di definizione litografica [1].

Un sistema in cui si realizza il confinamento quantico in una o più direzioni è un sistema a dimensionalità ridotta [2]; data la natura del potenziale di confinamento, le proprietà elettroniche del sistema, quali la distribuzione dei livelli energetici, la densità degli stati ecc., sono ricavabili a partire da un'equazione di Schrodinger separabile nelle componenti lungo la direzione confinata e non. Senza entrare nel dettaglio, si avrà una distribuzione discreta dei livelli energetici lungo la direzione di confinamento, e un comportamento tipo elettrone libero lungo le altre. Questa caratteristica peculiare dei sistemi a bassa dimensionalità è illustrata in fig.1.1, dove sono riportate la distribuzione dei livelli energetici degli elettroni e la densità degli stati che si ottiene in un sistema 3D, 2D (gas bidimensionali o 2DEG, 2-Dimensional Electron Gas) e 1D (contatti o fili quantici). Anche se non è stato presentato esplicitamente il calcolo, va ricordato che le caratteristiche riportate valgono nel quadro descrittivo a elettroni indipendenti e nell'ambito dell'approssimazione della massa efficace.

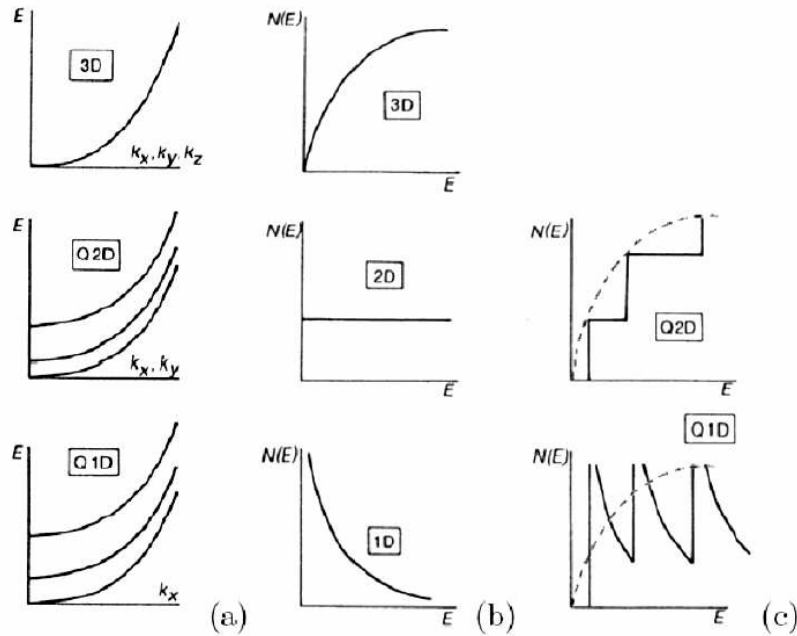


Figura 1.1: Stati elettronici per sistemi a 3, 2, e 1 dimensione: (a) spettro di energia (b) densità degli stati per la singola banda (c) densità degli stati per sistemi con più bande occupate; la linea tratteggiata è la densità tridimensionale

Come si vede in fig.1.1(a), in corrispondenza di ciascun livello energetico quantizzato dovuto al confinamento spaziale c'è una banda parabolica di elettrone libero, dovuta al fatto che i portatori sono liberi di muoversi nelle direzioni non confinate. La banda di conduzione relativa alle direzioni non confinate è costituita da un insieme di sottobande paraboliche tipo elettrone libero, denominate anche modi. L'energia relativa al minimo di sottobanda è innalzata al valore del livello energetico discreto corrispondente al potenziale di confinamento. In fig.1.1(b) è riportata la densità degli stati che si ricava nei tre casi: $N_{3D}(E) \sim \sqrt{E}$ (caso 3D), $N_{2D}(E) \sim \text{costante}$ (caso 2D) e $N_{1D}(E) \sim 1/\sqrt{E}$ (caso 1D). La densità degli stati presenta un aumento per energie corrispondenti ai livelli discreti introdotti dalla quantizzazione lungo la direzione di confinamento. I sistemi che presentano un confinamento in tre direzioni sono sistemi 0-dimensionali; in analogia con un sistema atomico, essi hanno uno spettro energetico e una densità degli stati completamente discreta, e vengono infatti denominati "atomi artificiali".

Le caratteristiche mostrate conferiscono ai sistemi a bassa dimensionalità proprietà elettriche ed ottiche molto particolari, del tutto diverse da quelle del sistema macroscopico di partenza.

1.1.2 Formazione del 2DEG nelle eterostrutture

Il gas di elettroni bidimensionale rappresenta il punto di partenza per la realizzazione di molteplici sistemi mesoscopici; la formazione dei 2DEG nei semiconduttori avviene all'interno delle eterostrutture. Un'eterostruttura è composta da una successione di materiali aventi ampiezza di banda proibita (*Band Gap*) diversa; il profilo di banda che si ottiene nelle eterostrutture è responsabile del confinamento dei portatori e della formazione del gas bidimensionale. Ad esempio, alla giunzione tra due materiali A e B aventi rispettivamente $E_g^A > E_g^B$ e $E_c^A > E_c^B$ (fig.1.2), a causa del diverso allineamento della banda di conduzione, all'equilibrio dal lato del materiale con energia di fondo banda maggiore si forma una buca di potenziale perpendicolare alla direzione di crescita, che può confinare gli elettroni presenti nel materiale [2].

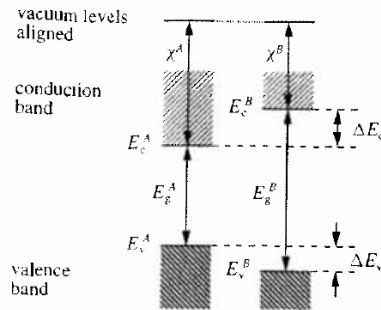


Figura 1.2: schema di un eterostruttura composta da due materiali A e B, aventi energia di gap e livelli di banda tali che: $E_g^A > E_g^B$; $E_c^A > E_c^B$; $E_v^A > E_v^B$

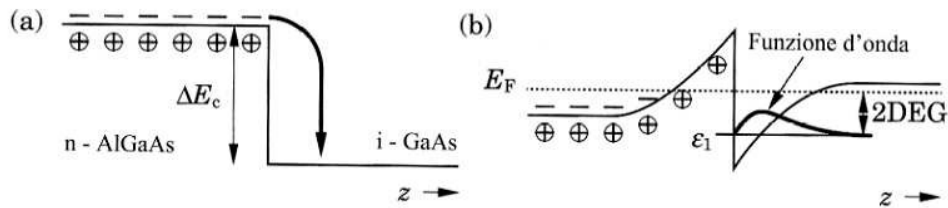


Figura 1.3: schematizzazione del processo di formazione di un 2DEG in un eterostruttura AlGaAs/GaAs. (a) profilo di bande piatte, relativo ai singoli semiconduttori. (b) profilo di equilibrio, dopo il trasferimento di carica nella buca di potenziale formata all'eterogiunzione.

Una schematizzazione del processo di formazione della buca di potenziale e del 2DEG è riportato in fig.1.3. Il livello discreto ϵ_l della buca corrisponde all'energia del minimo della sottobanda del gas bidimensionale; esso quindi è confinato in una superficie ortogonale alla direzione di crescita, mentre lungo il piano occupato dal gas gli elettroni sono quasi liberi. Scegliendo opportunamente la composizione degli strati dell'eterostruttura si ha la possibilità di determinare il profilo di banda, e quindi il potenziale di confinamento per la realizzazione del 2DEG (ingegneria di banda).

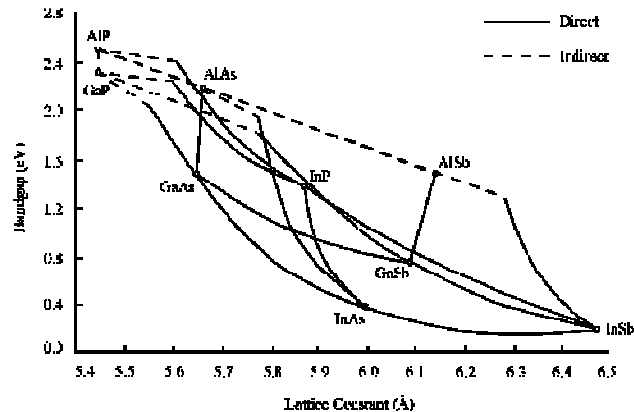


Figura 1.4: andamento dell'energia di gap in funzione del parametro reticolare per diversi semiconduttori e per le relative leghe.

Le eterostrutture AlGaAs/GaAs costituiscono il sistema più diffuso nella formazione dei 2DEG; la ragione risiede nell'andamento dell'energia di gap e del parametro reticolare in funzione della concentrazione di Al nella lega ternaria (fig.1.4) [2]. Come si vede, il parametro reticolare è pressoché costante nell'intero intervallo di concentrazioni possibili ($x=0$: GaAs, $x=1$: AlAs), mentre l'energia di Gap varia con continuità. Pertanto, è possibile realizzare eterostrutture AlGaAs/GaAs con qualunque rapporto stechiometrico senza introdurre disaccordo reticolare.

Esso è infatti responsabile della formazione di difetti cristallini come le dislocazioni, che agiscono da centri di scattering limitando la mobilità del sistema. La formazione del 2DEG avviene per trasferimento di carica nella buca di potenziale; i portatori liberi per il trasferimento sono forniti da un opportuno drogaggio. Nei sistemi avanzati, esso viene introdotto negli strati lontani dall'interfaccia in cui si forma il 2DEG. In alcuni casi si realizza un sottile strato drogato (δ -doping), in modo da separare i donori ionizzati dalla regione del 2DEG, e ridurre il loro contributo allo scattering. Un esempio di eterostruttura AlGaAs/GaAs e del relativo profilo di banda è riportato in fig.1.5.

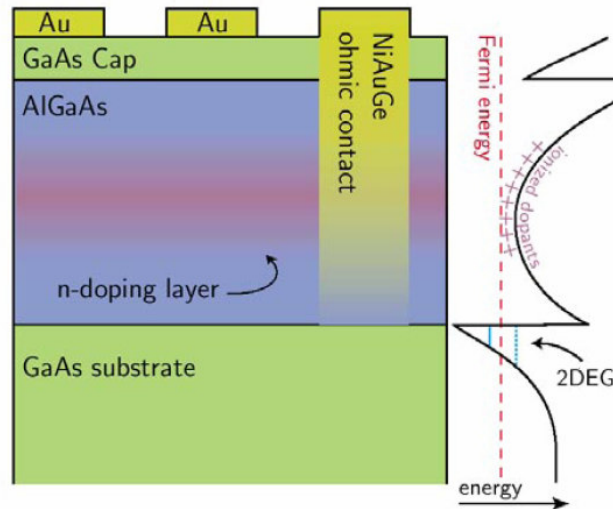


Figura 1.5: eterostruttura AlGaAs/GaAs e relativo profilo di banda, lungo l'asse perpendicolare alla sequenza di strati (direzione decrescita, z). la forma del potenziale nell'AlGaAs è determinato dal drogaggio.

Grazie alle proprietà uniche e alle tecniche di ingegneria di banda, il gas bidimensionale presente nelle eterostrutture AlGaAs/GaAs manifesta delle caratteristiche elettriche eccellenti: ad esempio, la mobilità a bassa temperatura è dell'ordine di $10^6 \text{ cm}^2/\text{Vs}$. Per questa ragione esso è il sistema maggiormente impiegato sia nella realizzazione di dispositivi elettronici ad elevata mobilità (HEMT, High Electron Mobility Transistor) nel campo dei nelle applicazioni ad alta frequenza, sia come sistema di partenza per lo studio di effetti di fisica mesoscopica. Esso sarà il sistema utilizzato nella descrizione dei fenomeni associati al trasporto nelle nanostrutture, che saranno descritti nel prossimo paragrafo. Non si ritiene necessario ampliare ulteriormente la sua descrizione, rimandando direttamente ad una trattazione più dettagliata del sistema oggetto del lavoro, il gas bidimensionale presente nelle eterostrutture AlGaN/GaN, che sarà data nel par.1.3.

1.2 Il trasporto elettrico nelle nanostrutture

1.2.1 Regimi di trasporto

In precedenza è stato introdotto il meccanismo di formazione dei gas bidimensionali, ed è stata data una descrizione qualitativa del comportamento elettronico; in condizioni di "forte" confinamento in una direzione, e per temperature sufficientemente basse, il 2DEG occupa una sola banda 2D di elettrone libero; il fondo della sottobanda bidimensionale corrisponde al livello energetico discreto dello stato fondamentale relativo alla buca di potenziale di confinamento.

Il trasporto dei portatori in questo sistema avviene liberamente nel piano occupato dal gas, ed è in regime diffusivo. Per particolari geometrie, non necessariamente tali da avere ulteriori direzioni di confinamento quantico, può accadere che il trasporto non sia descrivibile tramite la teoria semiclassica dell'equazione di Boltzmann, ed emergano effetti di fisica mesoscopica legati ad un regime di trasporto non più diffusivo. Questo avviene ad esempio quando le dimensioni del sistema sono confrontabili con una lunghezza caratteristica diversa dalla lunghezza d'onda di Fermi: il libero cammino medio (L_m). In queste condizioni il trasporto delle cariche avviene in regime *balistico* [3], [4], ovvero senza che il portatore subisca collisioni e conservando il proprio momento. In sistemi con elevata mobilità, quali i 2DEG nelle eterostrutture a bassa temperatura, il libero cammino medio può raggiungere valori pari a diversi micron. Pertanto, la condizione di trasporto in regime balistico può essere raggiunta senza difficoltà in dispositivi elettronici realizzati attraverso tecniche standard di microfabbricazione [5].

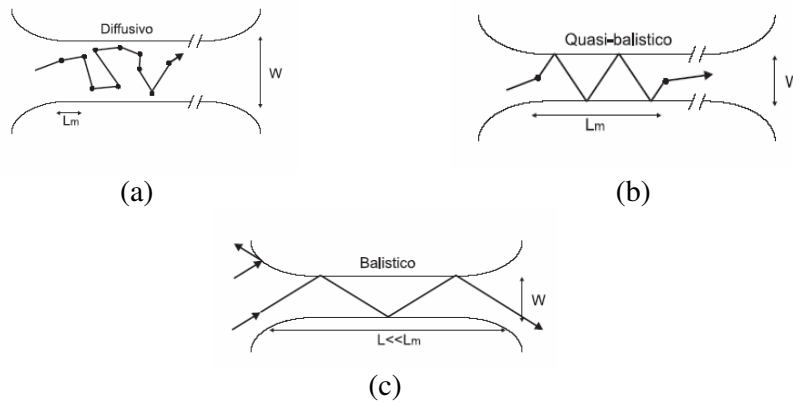


Figura 1.6: schematizzazione dei regimi di trasporto in un conduttore. (a) regime diffusivo. (b) quasi balistico. (c) balistico.[6]

In fig.1.6 sono rappresentati a confronto i regimi di trasporto in un canale stretto, di lunghezza L e larghezza W , nel caso di diffusione speculare ai bordi: (a) diffusivo; (b) quasi-balistico; (c) balistico. Nel caso quasi-balistico ci saranno pochi urti nel canale e i portatori subiranno la diffusione speculare da parte dei bordi. Nel caso balistico e quasi-balistico l'assenza di urti non consente la definizione di una conducibilità secondo la teoria di Drude. La conduttanza non dipende più dalle dimensioni geometriche del canale, ma risulta quantizzata (fig.1.7(a)) [6]. In assenza di urti la resistenza in regime balistico tende ad un valore limite finito, che nel seguito sarà indicato con G_C^{-1} (fig.1.7(b)). Questo comportamento sarà esaminato nel seguito, e la sua determinazione richiede un approccio non più semiclassico ma basato sul trasporto in un sistema quantistico.

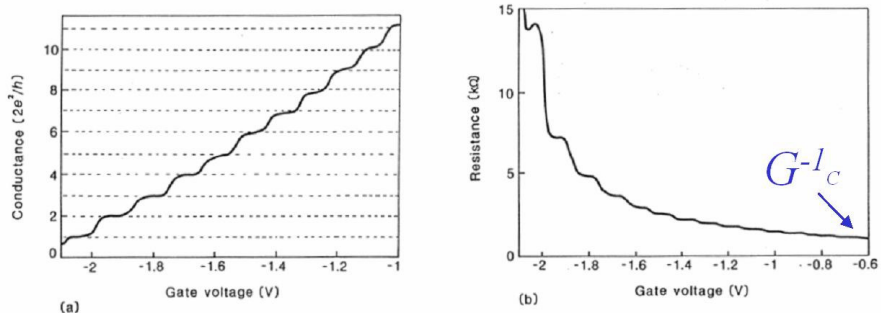


Figura 1.7: (a) andamento della conduttanza quantizzata in un conduttore balistico: un punto di contatto quantico. (b) andamento della resistenza [8].

1.2.2 Trasporto in sistemi unidimensionali: quantizzazione della conduttanza

I sistemi unidimensionali (fili quantici) si ottengono realizzando il confinamento quantico in una ulteriore direzione nel piano xy contenente il 2DEG, ad esempio la direzione y . In questo sistema, gli stati elettronici sono discretizzati lungo le due direzioni confinate, mentre il moto di elettrone libero è ancora possibile lungo l'altra direzione, corrispondente all'asse del filo unidimensionale. Pertanto, gli elettroni sono distribuiti nei modi 1D trasversi [3].

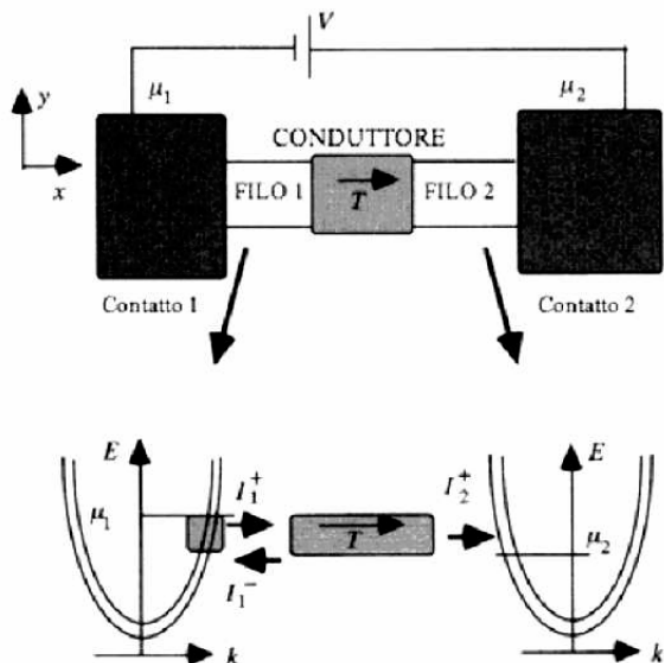


Figura 1.8: in alto, schematizzazione del sistema 1D utilizzato per la determinazione del trasporto nei sistemi unidimensionali. In basso, la relativa distribuzione dei modi.

Per la determinazione della conduttanza di un sistema unidimensionale ideale, ovvero un filo quantico nel limite in cui una sola sottobanda 1D sia occupata, si consideri il sistema rappresentato in fig.1.8. Esso è costituito da due guide 1D, connesse con l'esterno tramite due contatti bidimensionali macroscopici (*resevoir*), aventi potenziali chimici μ_1 a sinistra e μ_2 a destra, e separate da una regione di scattering, che può essere vista come una barriera di potenziale o un centro di diffusione. Idealmente, ovvero in assenza di scattering, le due guide monodimensionali connettono la regione di scattering ai resevoirs di destra e sinistra. Per un tale sistema ideale la corrente netta totale può essere scritta [3]:

$$I = \frac{2e}{2\pi} \left[\int_{-\infty}^{+\infty} dk v(k) f^1(k) T(E) - \int_{-\infty}^{+\infty} dk' v(k') f^2(k') T(E') \right]$$

dove i fattori costanti derivano dalla densità degli stati nello spazio k , $v(k)$ è la velocità, $T(E)$ è il coefficiente di trasmissione del singolo modo occupato, e f^1 e f^2 sono le funzioni di distribuzione rispettivamente caratterizzate da μ_1 e μ_2 , dei contatti destro e sinistro. A temperatura prossima allo zero, gli elettroni sono iniettati fino a energia pari a μ_1 a sinistra, e fino a μ_2 a destra.

Convertendo l'integrale in energia, la corrente diventa:

$$\begin{aligned} I &= \frac{2e}{2\pi} \left[\int_0^{\mu_1} dE \left(\frac{dk}{dE} \right) v(k) T(E) - \int_0^{\mu_2} dE \left(\frac{dk'}{dE} \right) v(k') T(E) \right] = \\ &= \frac{2e}{2\pi\hbar} \int_{\mu_1}^{\mu_2} dE T(E) \end{aligned}$$

Dove si è tenuto conto del fatto che il prodotto tra la densità degli stati 1D e la velocità è una costante. Il coefficiente di trasmissione può essere considerato indipendente dall'energia in condizioni di risposta lineare (tensione applicata piccola); pertanto la corrente si può riscrivere:

$$I = \frac{2e}{h} T (\mu_1 - \mu_2)$$

Infine, ricordando che se V è la tensione applicata, allora $eV = \mu_1 - \mu_2$, si può ricavare la conduttanza:

$$G = \frac{I}{\Delta V} = \frac{2e^2}{h} T$$

La corrente totale nel caso generale di più modi coinvolti si ricava a partire dal calcolo dei modi occupati, $N(E)$:

$$N(E) = \sum_N \vartheta(E - \varepsilon_N)$$

ε_N : energia del minimo della sottobanda N

Si definisce T_n come il coefficiente di trasmissione del modo n, ovvero la probabilità che l'n-esimo modo 1D sia trasmesso nel filo, allora si può ottenere l'espressione generalizzata per la conduttanza del sistema 1D:

$$G = \frac{2e^2}{h} \sum_{n=1}^N T_n$$

Nel caso ideale in cui la barriera è "trasparente", il coefficiente di trasmissione è unitario. Pertanto, la sommatoria che compare nell'espressione precedente è proprio uguale al numero totale di modi trasmessi:

$$G = \frac{2e^2}{h} N \quad (\text{se } T_n = 1 \forall n)$$

Questa espressione rappresenta la *quantizzazione della conduttanza*; in un sistema balistico unidimensionale la conduttanza è proporzionale al numero di modi trasmessi; ciascun modo contribuisce con un quanto di conduttanza pari a $2e^2/h = 7.75 \cdot 10^{-5} \Omega^{-1}$ (nel caso di bande con degenerazione di spin). Il valore limite di resistenza in un conduttore 1D balistico è dato da:

$$G_C^{-1} = \left(\frac{h}{2e^2} \right) \frac{1}{N} \approx \frac{12.9 k\Omega}{N}$$

Esso può essere visto come il contributo limite dovuto all'interfaccia tra il sistema unidimensionale e i contatti macroscopici. Il numero dei modi N corrisponde al numero di k_y permessi nel sistema; pertanto si può calcolare a partire dalle condizioni al contorno periodiche, e ricordando che in condizioni di confinamento quantistico $-k_F \leq k_y \leq +k_F$.

Allora si ottiene:

$$N = \text{Int} \left[\frac{2k_F}{2\pi/W} \right] = \text{Int} \left[\frac{2W}{\lambda_F} \right]$$

Il numero di modi è inversamente proporzionale alla lunghezza d'onda di Fermi. Nei metalli essa è dell'ordine delle distanze interatomiche, quindi il numero di modi è molto grande e la resistenza di contatto in un sistema unidimensionale è trascurabile. Invece, in un semiconduttore, λ_F è dell'ordine delle decine di nanometri, ed è possibile ottenere un valore di N abbastanza piccolo da osservare un valore non trascurabile di resistenza di contatto.

Infine, si osserva che se il coefficiente di trasmissione è lo stesso per ciascun modo, allora:

$$G = \frac{I}{\Delta V} = \frac{2e^2}{h} NT \quad (\text{se } T_n = T \quad \forall n)$$

In queste condizioni, la quantizzazione della conduttanza avviene in corrispondenza di valori inferiori al quanto teorico.

1.2.3 Realizzazione di sistemi unidimensionali: la tecnica “split-gate”

Attraverso le tecniche di definizione litografica è possibile controllare la geometria delle strutture realizzabili su scale micro e nanometriche. Questo ha reso possibile la realizzazione di molteplici sistemi a bassa dimensionalità, ottenuti a partire dai gas bidimensionali. Uno dei metodi per realizzare un filo quantistico è attraverso una definizione litografica, seguita dalla rimozione del materiale contenente il 2DEG al di fuori del canale 1D (fig.1.9); il principale svantaggio nell’utilizzo di questo metodo, oltre alla elevata risoluzione litografica necessaria, è la formazione di un filo le cui pareti siano di buona qualità. Ad esempio, un’elevata rugosità della superficie rimossa può provocare la formazione di difetti superficiali, che influenzano negativamente il potenziale di confinamento.

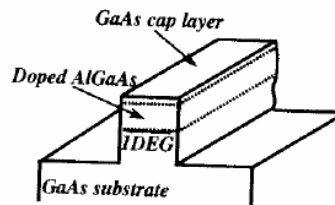


Figura 1.9: sistema unidimensionale (filo quantico) ottenuto a partire da un'eterostruttura AlGaAs/GaAs, in cui il confinamento laterale si realizza tramite etching.

Il metodo più diffuso per la realizzazione di nanostrutture è la tecnica *split-gate* [7], illustrata in fig.1.9: utilizzando generalmente la litografia a fascio elettronico si realizzano dei gate metallici di tipo Schottky sulla superficie dell'eterostruttura contenente il 2DEG, nella regione compresa tra due contatti ohmici di source e drain, che saranno i contatti macroscopici bidimensionali di accesso al sistema 1D (fig.1.10(a)).

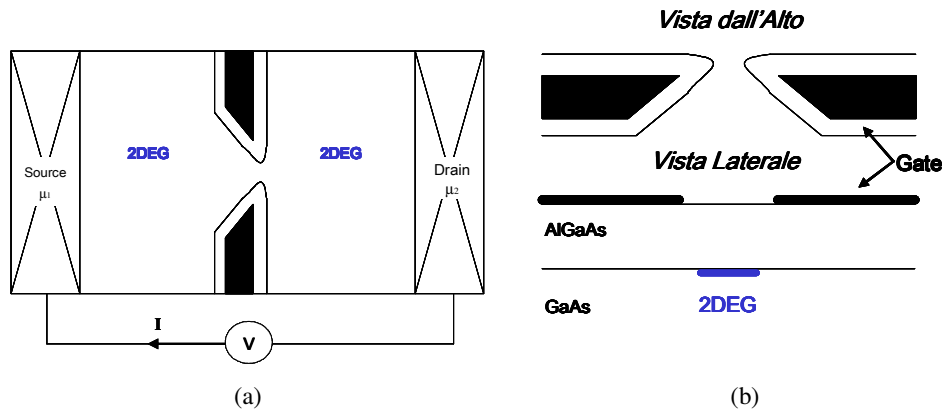


Figura 1.10: (a) illustrazione di un sistema unidimensionale “Quantum Point Contact” realizzato mediante tecnica split-gate per lo studio del trasporto. (b) formazione della costrizione: elettrodi split-gate del QPC visti dall’altro e in sezione.

I gate hanno la geometria riportata in fig.1.10(b): essi sono separati, e rimane una sottile regione non metallizzata tra i due elettrodi. Applicando una tensione di polarizzazione negativa ai due elettrodi, si può ottenere lo svuotamento del 2DEG sottostante in modo del tutto analogo a quanto avviene nei transistor a effetto di campo (FET), ottenendo la definizione di una costrizione, ovvero di un sottile canale unidimensionale nel piano inizialmente occupato dal 2DEG. Il gas bidimensionale viene depopolato anche lateralmente rispetto all’estensione degli split-gate, per effetto dell’andamento del campo elettrico laterale all’aumentare della tensione negativa applicata (“Fringing Field”). Di conseguenza, la regione occupata dal 2DEG si restringe sempre di più, finché il canale non viene interdetto completamente. Nella regione intermedia, gli elettroni sentono un potenziale di confinamento dovuto al potenziale elettrostatico applicato alla giunzione Schottky polarizzata inversamente. Il sistema descritto costituisce un punto di contatto quantistico (QPC, Quantum Point Contact). Esso è il sistema utilizzabile per la determinazione del trasporto nei sistemi unidimensionali. La larghezza della costrizione è determinata quindi dal potenziale V_g applicato agli split-gate; inoltre, modificando V_g si varia il livello di Fermi e quindi il numero di modi trasmessi. Da una misura di conduttanza lineare in funzione della tensione di gate, che si ottiene applicando una piccola eccitazione in tensione tra i terminali di source e drain e misurando la corrente, si ottiene il tipico andamento relativo alla quantizzazione della conduttanza riportato in fig.1.11 [8].

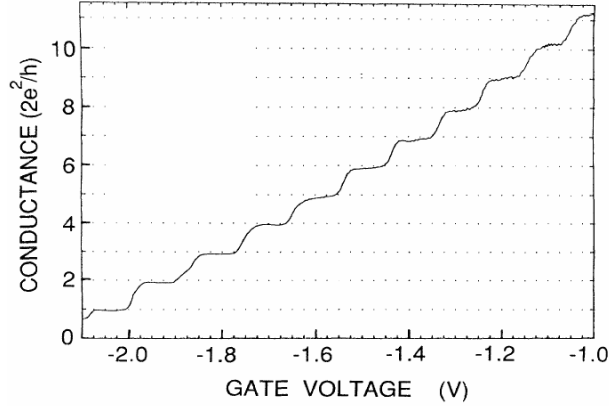


Figura 1.11: curva di conduttanza quantizzata, ottenuta in un QPC realizzato con la tecnica split-gate al variare della tensione applicata agli elettrodi della costrizione [8].

L'andamento presenta una serie di plateau, corrispondenti a valori multipli di $2e^2/h$; guardando la curva nella direzione crescente di conduttanza, la formazione di un plateau si ha ogni volta che il livello di Fermi supera il minimo di una sottobanda, producendo un incremento pari a 1 del numero dei modi trasmessi, ciascuno dei quali contribuisce appunto con un quanto $2e^2/h$. Questo comportamento è illustrato in fig.1.12(a), dove si vede che in corrispondenza del plateau $G=2*2e^2/h$, per effetto del potenziale applicato al gate il livello di Fermi si trova tra il modo $n=2$ e $n=3$: i modi trasmessi sono quindi due. L'andamento della conduttanza dipende dalla forma del potenziale; se in un QPC ottenuto tramite tecnica split-gate, il sistema 1D è connesso adiabaticamente al 2DEG, il sistema è quasi ideale e l'andamento dei plateau è molto regolare. Una illustrazione schematica del potenziale nella costrizione del QPC è riportata in fig.1.12(b). Nel seguito sarà discusso il comportamento della conduttanza in sistemi unidimensionali in presenza di disomogeneità e a temperatura diversa da zero, possibili cause di andamenti non regolari.

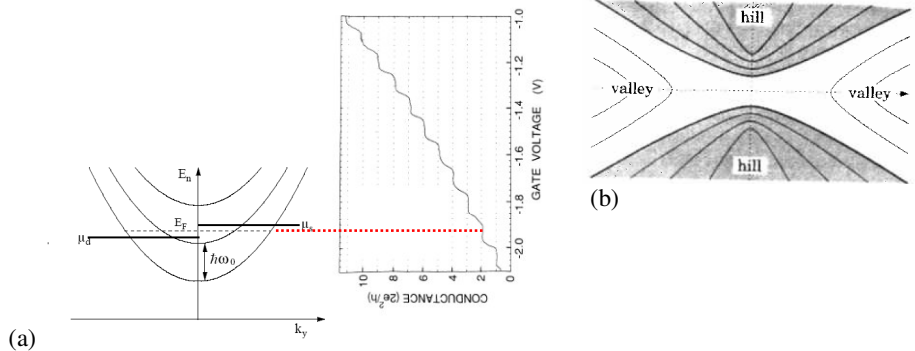


Figura 1.12: (a) in corrispondenza del plateau $G=4e^2/h$, per effetto del potenziale applicato al gate il livello di Fermi si trova tra il modo $N=1$ e $N=2$. In presenza di un piccolo sbilanciamento tra source e drain ($eV_{ds} = \mu_d - \mu_s$) i modi trasmessi sono quindi 2. (b) illustrazione schematica del potenziale nella costrizione del QPC, in condizioni di adiabaticità.

1.2.4 Effetto della temperatura e presenza di disomogeneità

A temperatura diversa da zero ci si può aspettare che la presenza di plateau regolari persista fino a quando l'allargamento termico $k_B T$ non diventa confrontabile con la separazione energetica tra le sottobande. La dipendenza dalla temperatura deve essere considerata esplicitamente nel calcolo della corrente, dato che i portatori che occupano i modi sono trasmessi a differenti energie, corrispondenti all'allargamento termico. Non è difficile dimostrare che la conduttanza a temperatura diversa da zero è data da [3]:

$$G = \frac{2e}{h} \sum_n \frac{1}{1 + e^{\frac{E_F - E_n}{k_B T}}}$$

Pertanto essa ha un andamento in cui i plateau risultano sempre meno definiti all'aumentare della temperatura, ed hanno una forma che ricorda l'andamento della distribuzione di Fermi-Dirac. In fig.13(a) sono riportate le diverse curve di conduttanza misurate su un QPC a temperature crescenti; come si vede, i gradini sono sempre più smussati al crescere della temperatura, fino a scomparire quasi del tutto a 4.2K [9].

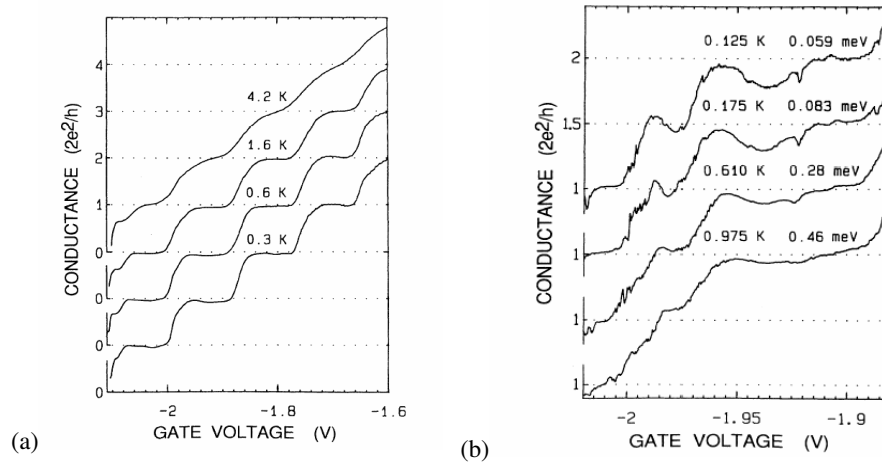


Figura 1.13: (a) andamento della conduttanza di un QPC, misurata a diverse temperature. (b) andamento della conduttanza in cui si manifestano effetti di risonanza sovrapposti ai plateau, misurata a diverse temperature [9].

Nella descrizione teorica del trasporto nei sistemi unidimensionali non si considera l'effetto di disomogeneità non intenzionali. La presenza di impurezze o difetti nella regione in cui si forma il QPC produce delle fluttuazioni casuali del potenziale. La quantizzazione ideale della conduttanza prevede una trasmissione unitaria di ciascun modo nella regione 1D. Le fluttuazioni di potenziale possono provocare invece effetti di riflessione e interferenza dei portatori, che possono conferire alla conduttanza un andamento molto diverso da quello previsto dalla quantizzazione.

Ad esempio, in fig.1.13(b) è riportato l'andamento della conduttanza di un QPC, in cui sono evidenti delle strutture assimilabili a risonanze sovrapposte al plateau regolare. Esse sono state attribuite a effetti di interferenza prodotta dalla riflessione dalle pareti non adiabatiche del QPC, o dalla diffusione da parte di potenziali prodotti da eventuali disomogeneità [9]. Come si vede, anche le risonanze si smussano con la temperatura. Inoltre, va detto che l'andamento della conduttanza dipende in modo critico dalla distribuzione esatta delle impurezze eventualmente presenti e dalla forma del potenziale associato, al contrario di quanto accade nei sistemi macroscopici in regime diffusivo in cui il loro è un contributo medio [3].

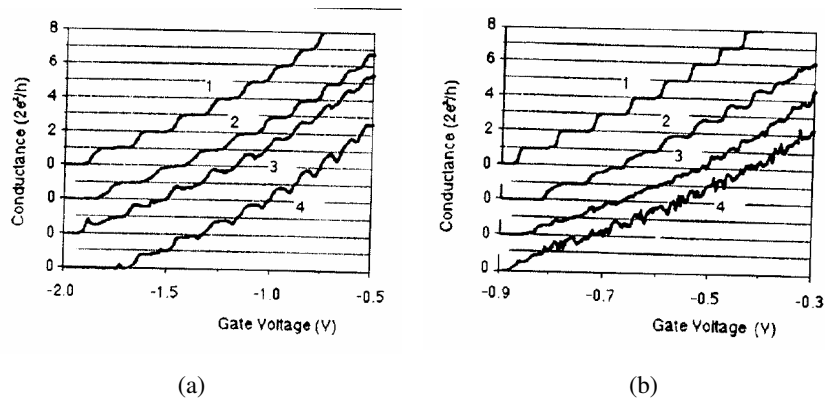


Figura 1.14: curve di conduttanza calcolate per diverse configurazioni di potenziale da disomogeneità; la curva più in alto (1) corrisponde ad un potenziale da impurezza più “dolce” e regolare. (a) in una costrizione di 200nm; (b) in una costrizione di 600nm.

Questo comportamento è dimostrato in fig.1.14 dove sono confrontati due QPC di differenti lunghezze, e con differenti configurazioni del potenziale di disomogeneità. Gli effetti delle disomogeneità sono più evidenti nei sistemi unidimensionali più lunghi. La conduttanza manifesta invece delle oscillazioni di ampiezza dell'ordine del quanto e^2/h ; questo comportamento può essere assimilato al fenomeno delle Fluttuazioni Universali della Conduttanza [3], riconducibile alla presenza di impurezze e difetti, che producono dei massimi nel potenziale del canale e agiscono da centri di scattering. Essi riducono la mobilità del sistema, e nel caso unidimensionale possono dare luogo a quei fenomeni di interferenza che sono all'origine delle oscillazioni osservate. Come mostrato in fig.1.15, gli elettroni diffusi dai potenziali generati dalle impurezze o dai difetti possono percorrere diversi cammini nella diffusione; se la differenza dei cammini è confrontabile con la lunghezza di coerenza di fase, possono esserci effetti di interferenza costruttiva o distruttiva.

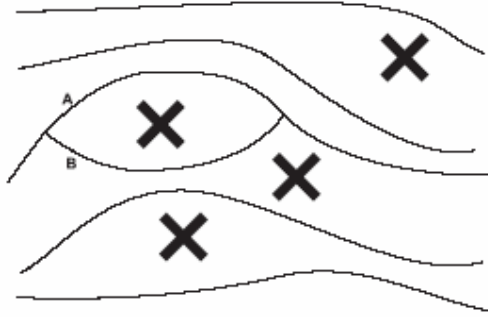


Figura 1.15: illustrazione delle traiettorie possibili di un elettrone diffuso dal potenziale generato da un impurezza (croci). Nel punto di sovrapposizione dei due cammini A e B, le funzioni d'onda elettroniche possono interferire in modo costruttivo o distruttivo, generando le fluttuazioni universali della conduttanza.

Al variare del gate si modifica il livello di Fermi del sistema; quindi, il potenziale di diffusione che incontrano gli elettroni varia anch'esso con il gate. Di conseguenza, si ha la comparsa di una serie di picchi e valli nell'andamento della conduttanza come quelli osservati sperimentalmente.

1.2.5 Sistemi zero-dimensionali e Transistor a Singolo Elettrone

Per completare il quadro descrittivo dei sistemi a bassa dimensionalità nel seguito si parlerà di sistemi zero-dimensionali, realizzati a partire da gas bidimensionali. In particolare, sarà descritto il comportamento di un dispositivo elettronico basato su di essi, che è stato anch'esso oggetto di studio durante il lavoro di tesi: il transistor a singolo elettrone (SET, Single Electron Transistor) [10]. Sarà data solo una descrizione fenomenologica, rimandando ai riferimenti bibliografici la discussione dettagliata dei sistemi e dei fenomeni discussi.

Se si realizza un confinamento quantico in entrambe le direzioni del piano occupato da un 2DEG, si ottiene un sistema zero-dimensionale, detto anche "quantum dot" (QD); in questo tipo di sistemi, la quantizzazione dei livelli energetici elettronici è completa, ed essi sono infatti denominati "atomi artificiali". Per ottenere un QD si può utilizzare la tecnica split-gate, realizzando due QPC su un'eterostruttura aventi forma come quella riportata in fig.1.16(a). Applicando una tensione negativa agli elettrodi tale da depopolare completamente il 2DEG sottostante, la regione compresa tra le due costrizioni costituisce un'isola, e i due QPC di accesso costituiscono due barriere di potenziale attraversabili per effetto tunnel (fig.1.16(b)).

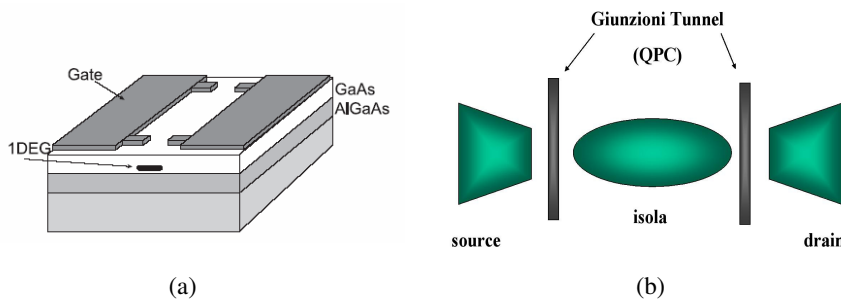


Figura 1.16: schema di un quantum dot realizzato tramite split-gate; (b) schema dall'alto di un'isola, connessa con i contatti esterni tramite due giunzioni tunnel.

Uno dei fenomeni connessi con il trasporto in questo tipo di sistemi è il bloccaggio coulombiano [11]. In condizioni di interdizione, lo stato dell'isola sarà determinato dal numero di elettroni presenti. La variazione di energia elettrostatica dovuta all'introduzione o all'estrazione di un elettrone è data da $E_C = e^2 / 2C$, dove C è la capacità dell'isola. Se le dimensioni dell'isola sono su scala nanometrica, la sua capacità è molto piccola (dell'ordine di $10^{-18}F$), la variazione di energia associata alla singola carica può divenire confrontabile con le energie caratteristiche del sistema, quali ad esempio l'energia termica. In queste condizioni si forma una barriera energetica di ampiezza e^2/C che impedisce a un elettrone di attraversare il sistema finché il potenziale applicato non supera una certa soglia, $|V| > e/C$; esisterà quindi una regione intorno all'origine della caratteristica tensione-corrente in cui è interdetto il passaggio di portatori a causa del bloccaggio coulombiano. In altre parole, esiste una gap nello spettro energetico, che impedisce il tunnel attraverso il sistema. Una rappresentazione del potenziale lungo l'asse di attraversamento è riportato in fig.1.17. In questo quadro, il bloccaggio coulombiano è un fenomeno legato solo all'energia elettrostatica dell'isola, non alla sua dimensionalità.

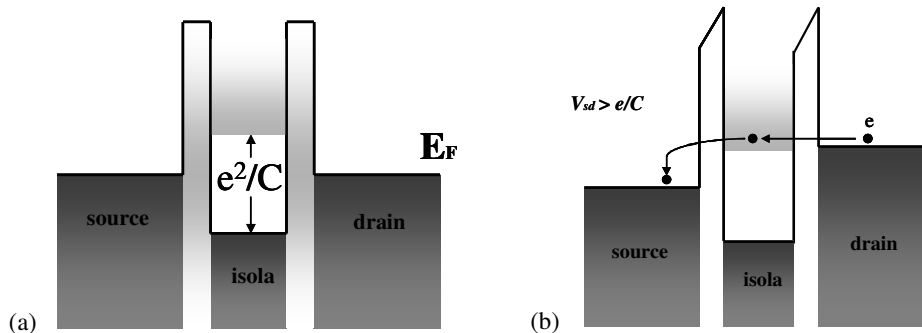


Figura 1.17: Rappresentazione del potenziale di un'isola (a) in condizioni di bloccaggio coulombiano. (b) applicando una tensione superiore per consentire il superamento della gap coulombiana e il passaggio di corrente attraverso l'isola.

Quando l'isola è assimilabile ad un sistema zerodimensionale, i livelli energetici sono quantizzati; gli elettroni possono occupare i livelli discreti, e il numero di elettroni sull'isola ne determina il livello di Fermi. La distribuzione del potenziale lungo l'asse x del sistema in questo caso è riportata in fig.1.18. Applicando una tensione esterna, si ha attraversamento solo se uno dei livelli discreti del dot è allineato con il potenziale esterno di source e drain. (tunneling risonante). In questa condizione, si misura un picco nella conduttanza del sistema.

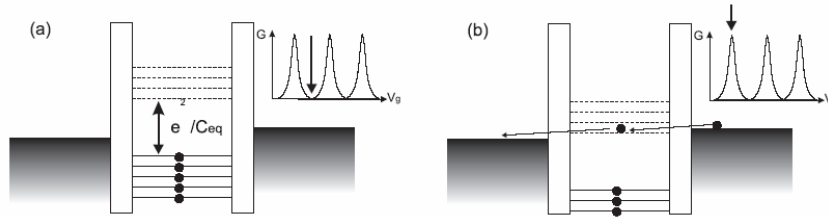


Figura 1.18: profilo di potenziale di un quantum dot. (a) in condizioni di bloccaggio coulombiano ($G=0$). (b) in condizioni di tunneling risonante, in cui un livello discreto dell'isola è allineato con i potenziali di Fermi esterni ($G \neq 0$).

Aggiungendo un elettrodo di gate accoppiato capacitivamente all'isola si ottiene un transistor a singolo elettrone [11], [12]; attraverso il gate infatti è possibile il controllo del potenziale dell'isola. Applicando una tensione al gate, i livelli discreti del dot si spostano ad esempio verso il basso (fig.1.18(b)): quando il primo livello disponibile si allinea al livello di Fermi, si realizza la condizione per il passaggio di un elettrone nell'isola, quindi di corrente nel dispositivo. Variando ulteriormente V_g , il passaggio di cariche è nuovamente inibito. L'andamento della conduttanza presenta quindi una serie di picchi periodici in funzione della tensione di gate, in corrispondenza di ciascun allineamento (fig.1.19); essi sono riconducibili al passaggio di un elettrone per volta nel sistema. È quindi dimostrata la sensibilità di questo tipo di dispositivi a effetti di singola carica.

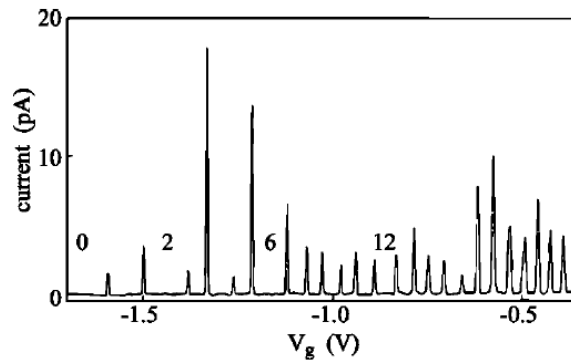


Figura 1.19: corrente in un SET in condizioni di chiusura, al variare del potenziale applicato all'elettrodo di controllo; i picchi della corrente sono relativi al cambiamento di stato di carica dell'isola e al bloccaggio coulombiano.

Esempi di SET realizzati attraverso la tecnica split-gate sono riportati in fig.1.20. Nel primo [13], i due QPC laterali (G1-G2 e G1-G4), quando vengono portati in condizione di interdizione costituiscono le barriere tunnel di accesso all'isola. Essi hanno uno dei due rami in comune (G1), mentre il gate centrale (G3) è il gate di controllo dell'isola, denominato anche *plunger gate*. Nel secondo, i due QPC-barriera laterali sono indipendenti, e i due split-gate centrali sono i plunger gate, attraverso i quali si ottiene un “doppio” controllo dell'isola.

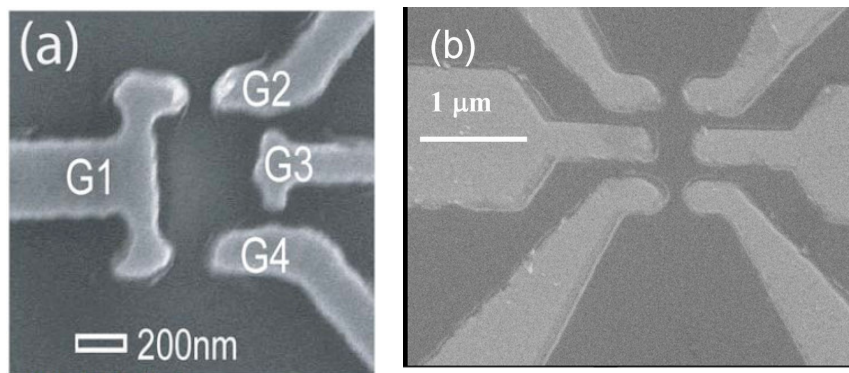


Figura 1.20: immagini SEM di due SET ottenuti tramite split-gate e aventi diverse architetture. (a) con un singolo plunger gate e un gate in comune tra i due QPC-barriera. (b) con doppio plunger gate.

1.3 Proprietà delle eterostrutture AlGaIn/GaN

In questo paragrafo sarà data una descrizione dettagliata del sistema utilizzato: le eterostrutture AlGaIn/GaN.

L'interesse sarà focalizzato particolarmente sulle proprietà fisiche ed elettroniche del gas bidimensionale presente all'eterogiunzione. Sarà descritto dapprima il meccanismo di formazione, profondamente diverso da quello accennato nel paragrafo precedente per i 2DEG nei sistemi AlGaAs/GaAs. Successivamente sarà analizzato il suo comportamento elettrico, alla luce dei risultati più recenti e dei continui avanzamenti tecnologici che caratterizzano questo sistema innovativo.

1.3.1 Formazione del 2DEG

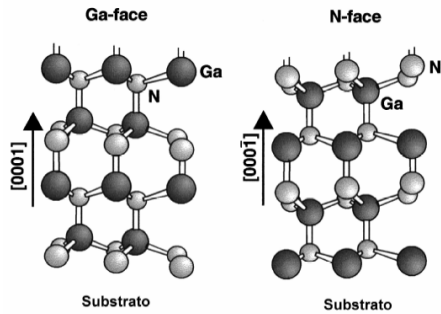
La caratteristica peculiare del meccanismo di formazione del gas bidimensionale nelle eterostrutture AlGaIn/GaN risiede nel fatto che non è necessario introdurre alcun drogaggio; il trasferimento di carica avviene per effetto dei forti campi elettrici prodotti dalle cariche di polarizzazione spontanea e piezoelettrica. L'induzione di portatori liberi per effetto piezoelettrico viene infatti denominata “drogaggio piezoelettrico” [14].

Nel seguito sarà dimostrato come gli effetti di polarizzazione spontanea e piezoelettrica possano portare alla formazione del 2DEG nelle eterostrutture AlGaN/GaN [15].

La struttura cristallina del GaN e delle sue leghe può essere di tipo zincoblenda (cubico) o wurtzite (esagonale); tra le due, la maggiormente stabile è la seconda, ed è quella cui si farà riferimento nel seguito. Date le proprietà di simmetria della struttura cristallina della wurtzite, nei III-nitruuri si ha la formazione di cariche di polarizzazione lungo la direzione ortogonale al piano esagonale (asse c). Infatti, le proprietà di simmetria e il carattere parzialmente ionico del legame tra l'azoto e il catione (Ga o Al) inducono una deformazione della distribuzione della carica elettrica, la quale genera un campo elettrico di dipolo lungo l'asse c [16].

La carica di dipolo produce la formazione di una superficie carica negativamente da un lato del cristallo, e negativamente dall'altro. La carica di polarizzazione spontanea dipende sensibilmente dai parametri strutturali; essa ha un andamento crescente passando dal GaN all'AlN, ed è di segno negativo. L'orientazione è definita positiva dal catione (Ga o Al) all'anione (N). Pertanto essa dipenderà dalla specie atomica di terminazione della struttura, che può essere controllata tramite le tecniche di crescita. La polarizzazione spontanea sarà orientata verso il substrato nei cristalli "Ga(Al)-Face", e verso l'alto nei cristalli "N-Face".

La fig.1.21 rappresenta il reticolo cristallino della wurtzite per il nitruro di gallio nei due casi: Ga-Face e N-Face. In tab.1.1 sono inoltre riportati i valori delle cariche di polarizzazione spontanea (P_{sp}) per il GaN e per l'AlN ricavati a partire da calcoli teorici [16].



	GaN	AlN
P_{sp} (C/cm^2)	-0.029	-0.081

Tabella 1.1: densità di carica di polarizzazione spontanea nei cristalli con struttura wurtzite. [16]

Figura 1.21: struttura cristallina della wurtzite per il GaN, nei due casi: polarità "Ga-face" e "N-Face".

Applicando uno stress meccanico a un reticolo cristallino, per via delle deformazioni strutturali indotte le proprietà elettriche possono essere molto influenzate. Questo effetto è denominato di polarizzazione piezoelettrica, ed è presente nelle eterostrutture *pseudomorfe*, ovvero tali che strati cresciuti successivamente hanno gli stessi parametri cristallini dello strato che li precede, e non i propri di equilibrio.

Si può dimostrare che esiste uno spessore critico al di sopra del quale la struttura cristallina del materiale cresciuto non è più pseudomorfica, e il reticolo cristallino rilassa verso la sua struttura di equilibrio. Nelle eterostrutture AlGaN/GaN il valore dello spessore critico è dell'ordine delle decine di nanometri, in funzione della composizione [14]. Pertanto, in una tipica eterostruttura pseudomorfica il primo strato, di spessore superiore a 1 μm , viene seguito dallo strato che generalmente ha uno spessore dell'ordine delle decine di nanometri. I materiali III-nitruri possiedono effetti piezoelettrici molto elevati, fino a un ordine di grandezza maggiori rispetto agli altri III-V, dovuti al grande disaccordo reticolare tra GaN e AlN; i parametri reticolari sono riportati in tab.1.2 [15].

	GaN	AlN
$a_0(\text{\AA})$	3.19	3.11
$c_0(\text{\AA})$	5.18	4.98

Tabella 1.2: parametri cristallini di equilibrio dei nitruri nella wurtzite.

Dal confronto dei valori si può risalire al tipo di strain, tensile o compressivo, prodotto in un eterostruttura AlGaN/GaN. Ad esempio, realizzando uno strato pseudomorfico di AlGaN su GaN, lo strato superiore avrà una deformazione di tipo tensile ($a > a_0$). Anche la polarizzazione piezoelettrica (P_{PE}) dipende dalla polarità del cristallo. Essa si calcola a partire dalle componenti del tensore piezoelettrico e del tensore di strain, dalla relazione:

$$P_{PE} = e_{33}e_z + e_{31}(e_x + e_y)$$

dove

$$e_z = \frac{c - c_0}{c} : \text{componente lungo } z \text{ dello strain (asse } c)$$

$$e_x = e_y = \frac{a - a_0}{a} : \text{componenti lungo } x \text{ e } y \text{ dello strain (nel piano esagonale)}$$

Nelle precedenti relazioni, a e c sono i parametri reticolari in presenza di deformazione, a_0 e c_0 i parametri di equilibrio, e_{33} ed e_{31} sono le costanti piezoelettriche.

Le costanti reticolari sono legate dalla relazione:

$$\frac{c - c_0}{c_0} = -2 \frac{C_{13}}{C_{33}} \frac{(a - a_0)}{a_0}, \quad C_{13}, C_{33} : \text{costanti elastiche del cristallo}$$

Usando la precedente relazione si può riscrivere la polarizzazione piezoelettrica:

$$P_{PE} = 2 \frac{a - a_0}{a_0} * \left(e_{31} - e_{33} \frac{C_{13}}{C_{33}} \right)$$

Dato che il termine tra parentesi per l'AlGaN è negativo qualunque sia la concentrazione di alluminio $x(\text{Al})$, la polarizzazione piezoelettrica è negativa per deformazione tensile e positiva per deformazione compressiva.

La carica di polarizzazione totale di uno strato di GaN o di AlGaN è dato dalla somma delle polarizzazioni spontanea e piezoelettrica. Nel caso dell'AlGaN con una data concentrazione di alluminio, i parametri reticolari si ottengono dall'interpolazione lineare tra $x=0$ (GaN) e $x=1$ (AlN). In fig.1.22 sono riportati i vari casi possibili per la carica di polarizzazione totale; nel caso di AlGaN/GaN con polarità "Ga-Face" gli effetti di polarizzazione sono i più elevati possibili, dato che le due componenti sono parallele. Questa è la ragione per cui la quasi totalità di eterostrutture vengono realizzate con questa caratteristica.

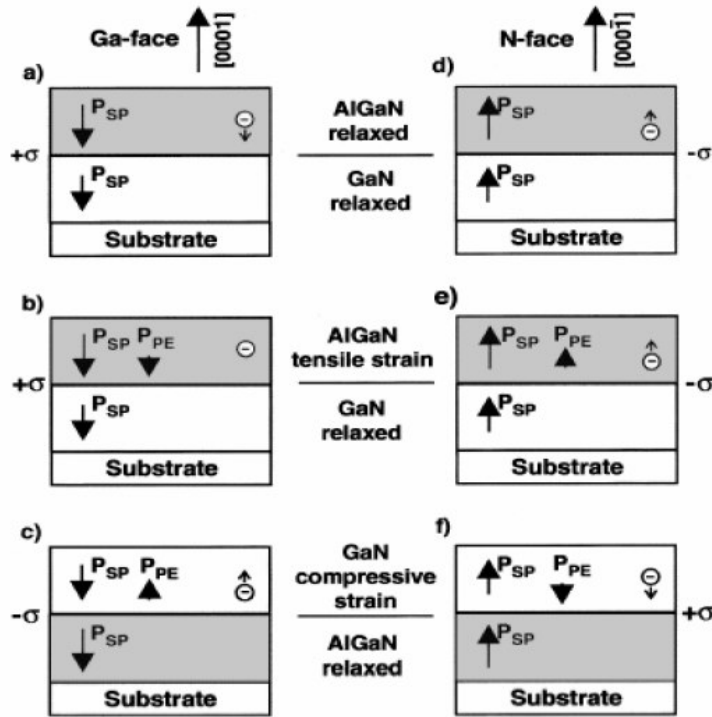


Figura 1.22: andamento della polarizzazione spontanea P_{SP} e piezoelettrica P_{PE} e della carica di polarizzazione totale σ nei diversi casi possibili in un eterostruttura basata sui nitruuri.

La carica di polarizzazione totale in un eterostruttura AlGaN/GaN, in funzione della concentrazione di Al è data da:

$$|\sigma(x)| = |P_{Sp}(Al_xGa_{1-x}N) + P_{PE}(Al_xGa_{1-x}N) - P_{Sp}(GaN)|$$

L'andamento della carica di polarizzazione in funzione della composizione è riportata in fig.1.23. Le cariche di polarizzazione presenti raggiungono valori dell'ordine di 10^{13} e/cm² [15].

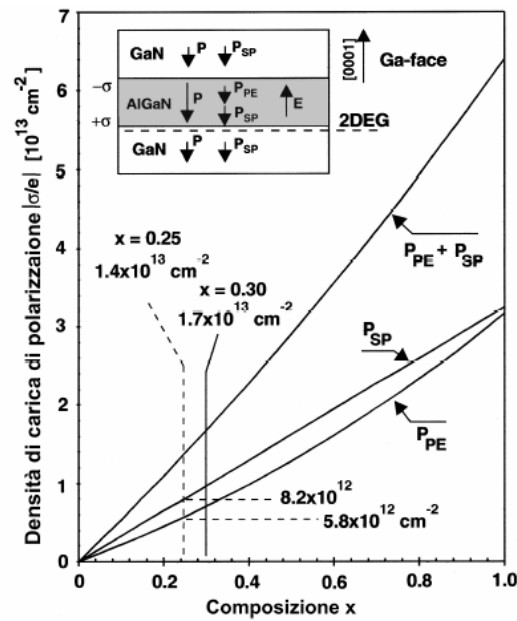


Figura 1.23: andamento della densità di carica di polarizzazione totale in un eterostruttura AlGaIn/GaN “Ga-Face”, in funzione della composizione.

All'interno di un eterostruttura AlGaIn/GaN in presenza delle cariche di polarizzazione, la discontinuità di banda all'eterogiunzione produce la redistribuzione e il trasferimento di carica nella buca di potenziale formata; la formazione della buca per il confinamento dei portatori e la formazione di un gas bidimensionale è analoga a quella descritta per i sistemi AlGaAs/GaAs. Va ricordato però che le cariche che si trasferiscono sono dovute a effetti di polarizzazione spontanea e piezoelettrica. Il meccanismo di formazione del 2DEG in un eterostruttura AlGaIn/GaN è illustrato in fig.1.24 [17]. Quando l'AlGaIn è in condizioni di strain tensile, si forma uno strato di carica positiva, dovuto alla polarizzazione spontanea e soprattutto piezoelettrica. Esso è responsabile del trasferimento di carica dall'AlGaIn al GaN, e della formazione della buca di potenziale che confina il gas di portatori.

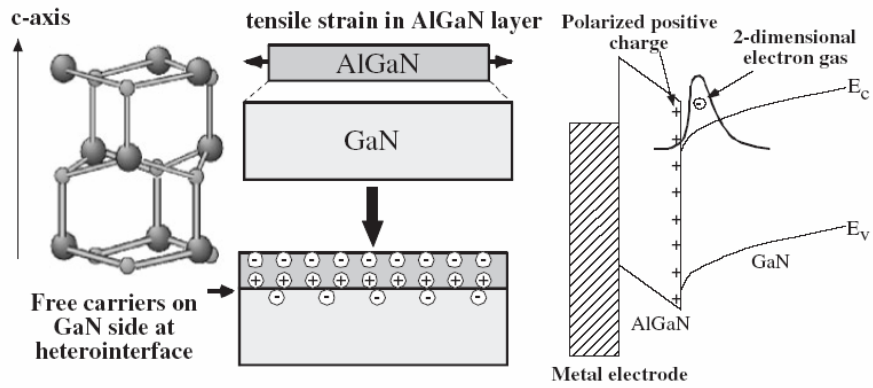


Figura 1.24: meccanismo di formazione del 2DEG in un eterostruttura AlGaIn/GaN [17].

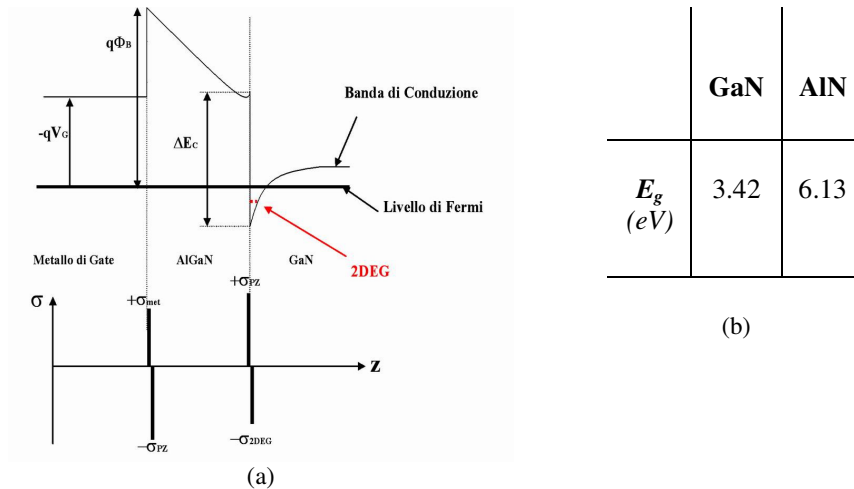


Figura 1.25: profilo di banda schematico di un eterostruttura AlGaIn/GaN (sopra) e distribuzione di carica lungo l'asse z (sotto). (b) valori delle energie di gap dei nitruiri.

In fig.1.25 è riportato schematicamente il profilo di banda in un eterostruttura AlGaIn/GaN non intenzionalmente drogata in presenza di un elettrodo di gate Schottky, e la distribuzione di carica associata.

Il valore della densità di carica del 2DEG si può calcolare a partire dal valore della carica di polarizzazione, applicando semplici considerazioni elettrostatiche; è facile dimostrare che in un eterostruttura $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ la densità di carica bidimensionale in funzione della concentrazione di Al è data da:

$$n_{2D} = + \frac{\sigma(x)}{e} - \left(\frac{\epsilon_0 \epsilon(x)}{d_{\text{AlGaN}} e^2} \right) [e\Phi_B + E_F(x) - \Delta E_C(x)]$$

dove:

$\epsilon(x)$: costante dielettrica dell' $\text{Al}_x\text{Ga}_{1-x}\text{N}$

d_{AlGaN} : spessore dello strato di $\text{Al}_x\text{Ga}_{1-x}\text{N}$

$e\Phi_B$: altezza della barriera Schottky

$E_F(x)$: livello di Fermi calcolato dal fondo della buca di potenziale

$\Delta E_C(x)$: discontinuità della banda di conduzione nell'eterostruttura

La discontinuità di banda si calcola a partire dalle energie di Gap di GaN e AlGaN:

$$\Delta E_C(x) = 0.7(E_{G,\text{AlGaN}}(x) - E_{G,\text{GaN}})$$

L'energia di gap dell' $\text{Al}_x\text{Ga}_{1-x}\text{N}$ si ottiene dalla relazione:

$$E_{G,\text{AlGaN}}(x) = xE_{G,\text{AlN}} + (1-x)E_{G,\text{GaN}} - x(1-x)1.0\text{eV}$$

In fig.1.26 è riportata quindi la densità di carica bidimensionale teorica, in funzione della concentrazione di Al, per diversi valori dello spessore di AlGaN. Le densità di carica bidimensionali previste considerando gli effetti delle polarizzazioni spontanea e piezoelettrica sono molto elevate. Inoltre, la densità di carica aumenta al crescere della concentrazione di Alluminio, per effetto dell'aumento dell'effetto piezoelettrico e del maggiore confinamento del 2DEG prodotto dalla più elevata discontinuità di banda. Sulla base di queste previsioni, è dimostrata la possibilità di ottenere un gas bidimensionale all'eterogiunzione tra AlGaN e GaN in una struttura pseudomorfica [15]. Le eterostrutture realizzate hanno manifestato questa caratteristica straordinaria: una densità di carica oltre un ordine di grandezza superiore alle densità ottenibili sulle eterostrutture AlGaAs/GaAs. Per questa ragione questo sistema si è candidato immediatamente per essere utilizzato nella realizzazione di dispositivi elettronici in molteplici campi applicativi. Le proprietà elettriche di questo sistema sono state intensivamente studiate; nel seguito, saranno descritti i risultati più rilevanti nello studio del trasporto elettrico in questi sistemi.

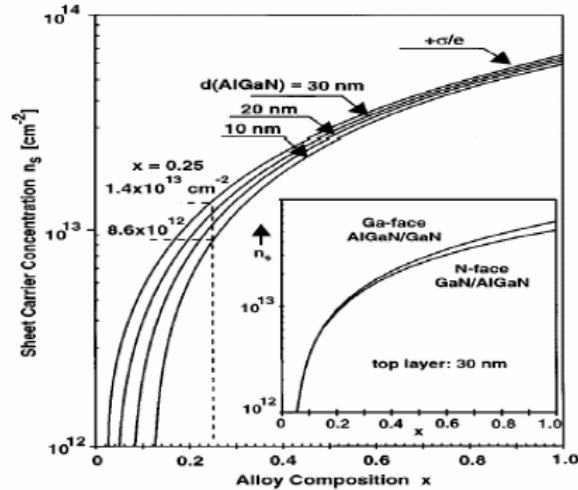


Figura 1.26: densità teorica del 2DEG in funzione della composizione, per diversi valori dello spessore dell'AlGaIn barriera. I calcoli si riferiscono a un'eterostruttura con polarità "Ga-Face"; nell'inset, il confronto tra gli andamenti relativi alle due polarità, per uno spessore di AlGaIn di 30nm.

1.3.2 La mobilità nelle eterostrutture AlGaIn/GaN

Grazie all'avanzamento tecnologico dei sistemi con eterostrutture AlGaIn/GaN, spinto dalle grandi potenzialità industriali dei dispositivi elettronici basati su di esse, sono emersi una grande varietà di fenomeni fisici associati a questi sistemi. Come è stato dimostrato in precedenza, essi rappresentano un modo nuovo di realizzare gas bidimensionali, senza la necessità di introdurre alcun drogaggio intenzionale e sfruttando gli elevati campi di polarizzazione presenti e l'ampio "band offset". Tuttavia, le mobilità elettroniche correntemente misurate sono ancora inferiori a quelle riscontrate sugli altri sistemi III-V.

Lo studio approfondito svolto negli ultimi decenni ha portato ad una comprensione pressoché totale del 2DEG nelle eterostrutture AlGaAs/GaAs; attualmente, è noto che il meccanismo di limitazione della mobilità dominante a bassa temperatura nei 2DEG in questo sistema è lo scattering coulombiano da donori ionizzati remoti [18].

Nelle eterostrutture AlGaIn/GaN esaminate non è presente alcun drogaggio intenzionale; pertanto il trasporto sarà governato da altri tipi di meccanismi. D'altra parte, una conoscenza completa del comportamento elettronico del 2DEG è indispensabile per il pieno sfruttamento delle potenzialità del sistema. Nel seguito, saranno descritti i risultati teorici e sperimentali correntemente riportati, riguardanti il trasporto nel 2DEG in relazione alle caratteristiche del materiale; verranno presentati anche gli studi attuali volti al miglioramento delle qualità del gas. La discussione, ancora aperta, ci sarà utile poi per analizzare i risultati sulle misure di trasporto effettuate durante il lavoro.

La conduzione dei portatori in un materiale è determinata dai meccanismi di scattering presenti. Per analizzare il comportamento elettrico di un materiale, la quantità misurabile è la mobilità; essa è legata al tempo di scattering dalla ben nota relazione:

$$\mu(T, n_{2D}) = \frac{e}{m^*} \langle \tau(T, n_{2D}) \rangle$$

e : carica dell'elettrone

$m^* = 0.22m_e$: massa efficace dell'elettrone nel 2DEG in AlGaIn/GaN

$\langle \tau(T, n_{2D}) \rangle$: tempo medio di scattering

Alla determinazione del tempo di scattering contribuiscono tutti i meccanismi di diffusione possibili nel sistema in esame. Essi possono essere analizzati singolarmente in funzione di temperatura, densità del gas e parametri strutturali, e poi utilizzati per la determinazione della mobilità totale per effettuare il confronto tra i risultati sperimentali e teorici. Le sorgenti di scattering note nei sistemi III-nitrucci sono le impurezze ionizzate, la rugosità interfacciale all'eterointerfaccia, il disordine compositivo ("alloy disorder"), le dislocazioni e, naturalmente, i fononi ottici e acustici. Nel seguito saranno presentati brevemente i singoli meccanismi e il loro contributo alla mobilità totale sarà presentato alla fine.

- Dislocazioni

Le eterostrutture AlGaIn/GaN sono realizzate su substrati semiconduttori o isolanti; i materiali maggiormente utilizzati sono il Carburo di Silicio (SiC) e lo Zaffiro. A causa del forte disaccordo reticolare tra il GaN e il substrato, si ha la comparsa di dislocazioni; i valori tipici trovati variano notevolmente, $N_{dis} = 1-100 \times 10^8/cm^2$, con una netta differenza tra zaffiro e SiC [19]. Infatti, poiché per quest'ultimo la differenza tra i parametri reticolari è minore, tipicamente la densità di dislocazioni nei sistemi cresciuti su SiC è fino a due ordini di grandezza inferiore. Le dislocazioni hanno quindi origine all'interfaccia con il substrato, e successivamente si propagano all'interno dell'eterostruttura fino al 2DEG (fig.1.27).

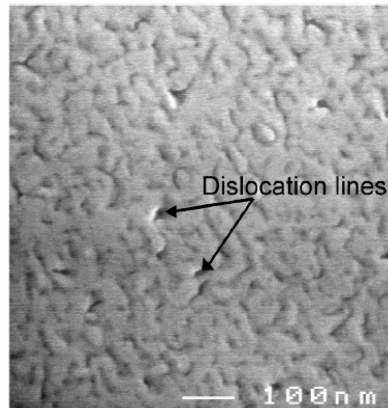


Figura 1.27: immagine SEM della superficie di un eterostruttura. le dislocazioni che si propagano fino alla superficie generano delle regioni cave sulla superficie, le “Dislocation lines”, la cui densità è dell’ordine di 10^{10} cm^{-2} [20].

Solitamente, una dislocazione viene descritta come un “dangling bond” [20], che introduce stati nella gap proibita; il suo effetto sul trasporto è assimilabile a quello di una linea carica (lungo z), la cui densità è:

$$\rho_L(z) = \frac{ef}{c_0}$$

f : funzione di occupazione

c_0 : par. reticolare lungo asse z

- Impurezze ionizzate

Il notevole avanzamento nelle prestazioni di dispositivi elettronici come gli HEMT basati su AlGaAs/GaAs è dovuto al fatto che essi sfruttano i 2DEG che si formano nelle eterostrutture. Grazie alla separazione spaziale tra il gas bidimensionale e i droganti, si ha un’elevata riduzione dello scattering e un aumento della mobilità. Nelle strutture AlGaN/GaN non c’è alcun drogaggio intenzionale, pertanto, le impurezze sono riconducibili ad atomi incorporati omogeneamente nella struttura durante il processo di crescita. Le impurezze ionizzate di fondo non sono responsabili del trasferimento di carica e della formazione del 2DEG; il trasferimento di carica avviene ad opera di stati donori superficiali, le cariche di polarizzazione. Gli stati donori carichi superficiali costituiscono una sorgente di scattering sostanzialmente equivalente allo strato di δ -doping dei sistemi AlGaAs/GaAs; il meccanismo di scattering associato quindi è formalmente identico [21].

- Disordine composizionale (“alloy scattering”)

Lo scattering di questo tipo ha origine dalla variazione casuale di potenziale nello strato barriera, prodotta dalla distribuzione non uniforme dei costituenti della lega ternaria (disordine composizionale), e a causa della penetrazione del 2DEG nello strato barriera. Pertanto, esso sarà maggiormente influente se il 2DEG è più vicino all’interfaccia; si tratta quindi di scattering a corto raggio.

Il contributo dello scattering composizionale nel sistema AlGaIn/GaN è fortemente dipendente dalla concentrazione di Al nella barriera; la probabilità di scattering varia linearmente con $x(x-1)$. L’andamento della mobilità dovuta a questo contributo in funzione di $x(\text{Al})$ è riportata in fig.1.28, dove è evidenziata anche la zona relativa ai valori di mobilità più elevati riportati a bassa temperatura, corrispondenti a basse concentrazioni di Al ($x < 0.1$) [21].

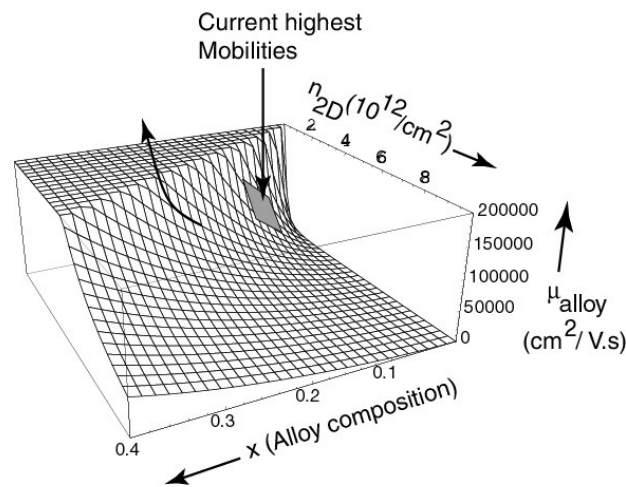


Figura 1.28: andamento della mobilità dovuto al disordine di lega, in funzione della composizione e della densità del 2DEG.

- Rugosità interfacciale

Una conseguenza delle alte densità del gas bidimensionale riscontrata nei sistemi AlGaIn/GaN è l’avvicinamento del gas stesso all’eterogiunzione; per questa ragione, e dato che è anch’esso un meccanismo a corto raggio, lo scattering indotto dalla rugosità interfacciale può diventare molto influente. La trattazione di questo meccanismo è più complicata rispetto agli altri; la rugosità può essere statisticamente descritta in termini di una funzione di correlazione. Essa si calcola a partire dalla morfologia interfacciale, che può essere determinata a partire da un’analisi AFM della superficie del materiale (fig.1.29), oppure può essere approssimata con una più conveniente distribuzione gaussiana.

Entrambi gli approcci hanno dato risultati soddisfacenti, e soprattutto hanno dimostrato l’importanza di questo meccanismo, tra i più rilevanti in questi sistemi [20].

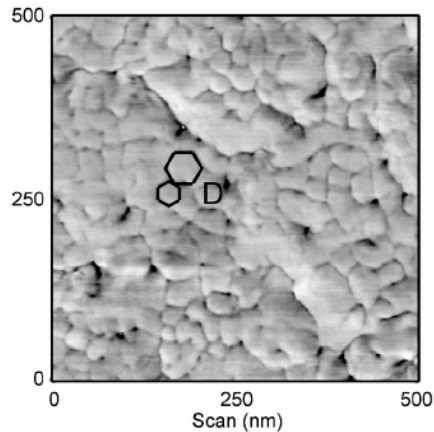


Figura 1.29: immagine AFM della superficie di un'eterostruttura. Sono evidenziati due grani cristallini, le cui dimensioni sono utili alla determinazione della rugosità superficiale e al suo contributo allo scattering.

- Fononi

Nei 2DEG lo scattering da fononi limita la mobilità a temperature alte o intermedie; nelle eterostrutture esistono due tipi di meccanismi, dovuti ai fononi acustici da potenziale di deformazione e ai fononi ottici. Lo scattering da fononi acustici è elastico; il tempo di scattering relativo è stato ampiamente studiato [20] [21], e dipende sensibilmente dalle proprietà strutturali del cristallo. D'altro canto, lo scattering da fononi ottici è un processo inelastico; pertanto la sua trattazione è piuttosto complicata. Un'accurato studio di questo meccanismo è stato presentato nel riferimento bibliografico [22].

A partire dai vari contributi elencati è possibile risalire alla mobilità totale; i diversi meccanismi agiscono indipendentemente e la regola di Matheissen permette di calcolare la mobilità totale in modo diretto. L'andamento della mobilità in funzione della temperatura, calcolata per una tipica eterostruttura AlGaIn/GaN a partire dai diversi contributi è riportata in fig.1.30 [21]. La curva teorica è confrontata con i risultati sperimentali ricavati da una misura di conducibilità e da una misura di effetto Hall classico. Questa tecnica sperimentale consente di ricavare la densità dei portatori; la mobilità si calcola a partire dalla densità e dalla conducibilità sperimentali. Maggiori dettagli sulla determinazione della mobilità per effetto Hall saranno dati nel capitolo 2.

La densità del gas bidimensionale riportata è confrontabile con i valori previsti dal drogaggio piezoelettrico. Essa presenta un andamento decrescente con la temperatura, anche se non drammatico; il valore di densità riscontrato varia tra 10^{12} e 10^{13} e /cm², che rappresenta l'intervallo di valori tipicamente osservati. Diversamente dalla curva riportata, la densità del 2DEG è solitamente costante al variare della temperatura. Questo comportamento indica l'assenza di canali di conduzione termicamente assistiti paralleli al gas, dovuti ad esempio alla conduzione nel substrato.

L'andamento della mobilità ha la consueta forma decrescente all'aumentare della temperatura. La mobilità è limitata dai fononi ottici ad alta temperatura (sopra 150K), e dai fononi acustici da potenziale di deformazione e piezoelettrico a temperature intermedie. A bassa temperatura (sotto 50K), invece, dominano i meccanismi di scattering da impurezze, da dislocazioni e i meccanismi a corto raggio dovuti al disordine composizionale e alla rugosità interfaciale.

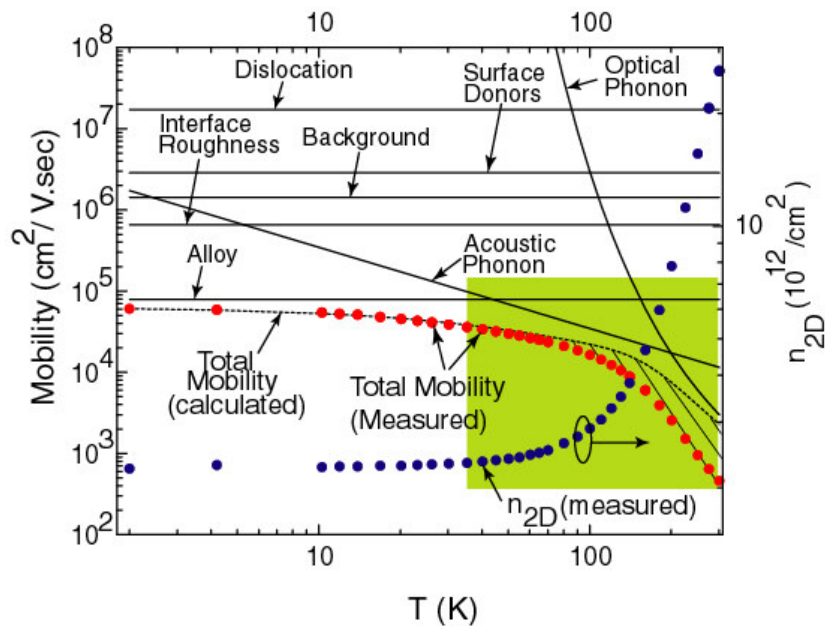


Figura 1.30: andamento della densità misurata e della mobilità totale sperimentale e teorica del 2DEG in funzione della temperatura, calcolata a partire dai singoli contributi riportati. La banda verde si riferisce a un intervallo in cui l'accordo con i dati sperimentali non è ottimale, per via del contributo di un canale parallelo attivato termicamente. [21]

In fig.1.31 è presentato il calcolo della mobilità totale e data dai singoli contributi in funzione della densità del 2DEG a bassa temperatura [21]. L'andamento presenta un massimo per valori di $n_{2D} \sim n_{cr} = 10^{12}/\text{cm}^2$. Al di sotto del valore critico la mobilità è limitata dallo scattering da centri di carica, come impurezze di fondo, donori superficiali e dislocazioni. Il loro contributo totale è determinato dalle relative concentrazioni.

Al di sopra del valore critico, invece, essa è limitata dai centri di scattering a corto raggio: disordine composizionale e rugosità interfaciale; essi costituiscono quindi i meccanismi dominanti, soprattutto per valori di n_{2D} tipici delle eterostrutture standard. Il motivo principale di questo comportamento è il fatto che all'aumentare della densità del 2DEG, diminuisce la distanza del gas stesso dall'interfaccia; in questo modo, i meccanismi a corto raggio hanno un effetto maggiore.

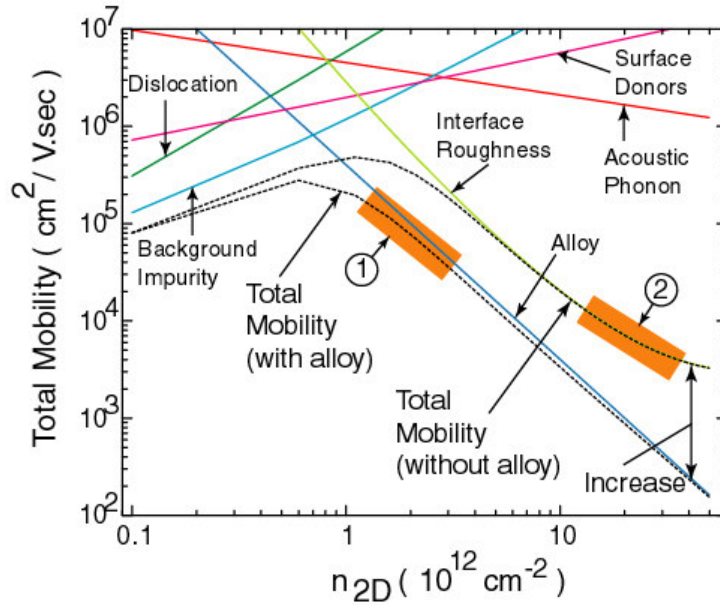


Figura 1.31: andamento teorico della mobilità in funzione della densità del 2DEG, con e senza il contributo del disordine di lega.

Le due bande evidenziate in fig.1.31 rappresentano i due andamenti con e senza scattering da disordine composizionale. Per $n_{2D} > n_{cr}$, il valore di mobilità è “intrinseco”, nel senso che la rimozione di difetti e impurezze non ha un effetto significativo sul miglioramento della mobilità. Da questo andamento si può prevedere che i valori più alti di mobilità si ottengono per $n_{2D} \sim n_{cr}$; a parità di densità, la mobilità migliore si ottiene o per barriere con bassa concentrazione di Al ($x < 0,1$) o per barriere di AlN [23]. In questo modo, il contributo del disordine composizionale è del tutto eliminato, come dimostrato dai risultati sulle misure di mobilità di eterostrutture di questo tipo (fig.1.32(a)).

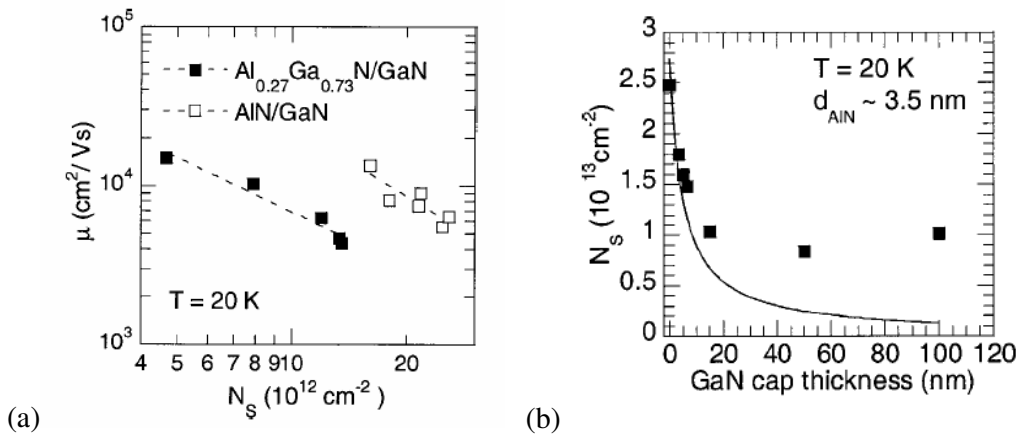


Figura 1.32: (a) confronto delle mobilità ottenute a bassa temperatura in funzione della densità in due diverse eterostrutture. (b) andamento della densità del 2DEG in funzione dello spessore dello strato di ricoprimento di GaN [23].

D'altro canto, il valore della densità del gas non è facilmente controllabile nei sistemi AlGaN/GaN non intenzionalmente drogati; uno dei metodi alternativi per avvicinare il valore di n_{2D} al valore critico è quello di introdurre un sottile strato di ricoprimento di GaN sopra la barriera di AlGaN [23]. Infatti, da una semplice analisi elettrostatica si può dimostrare che l'introduzione del cap layer contribuisce a ridurre la densità (fig.1.32(b)); inoltre provoca l'allontanamento del 2DEG dall'interfaccia, rendendo meno efficienti i meccanismi di scattering a corto raggio.

Quanto detto è confermato sperimentalmente anche nel rif.[24], dove viene riportato il valore record di mobilità di $167000 \text{ cm}^2/\text{Vs}$ a 0.3K , un eterostruttura avente $x(\text{Al}) = 0.06$ e un cap layer di GaN (fig.1.33).

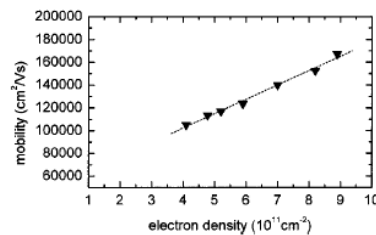


Figura 1.33: valore record pubblicato per la mobilità del 2DEG su eterostrutture AlGaN/GaN a $T=0.3\text{K}$. L'andamento è riportato in funzione della densità di carica elettronica, controllata attraverso un elettrodo di gate [24].

Un altro dei risultati più importanti ottenuti in termini di miglioramento della mobilità si è avuto grazie all'introduzione di uno strato di AlN tra il substrato e il buffer GaN [25] [26]; in questo modo si ha una forte riduzione delle dislocazioni, di circa un ordine di grandezza. La qualità cristallina della regione di canale nel GaN risulta molto più elevata; misure AFM dimostrano che la rugosità superficiale, direttamente assimilabile a quella interfacciale, è molto inferiore (fig.1.34).

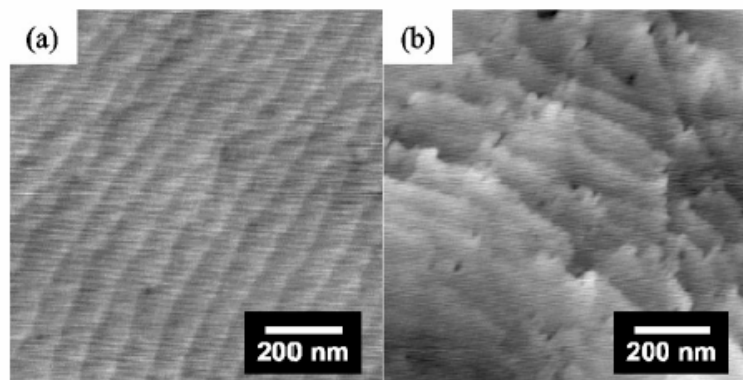


Figura 1.34: immagini AFM della superficie di due eterostrutture cresciute su un substrato AlN/zaffiro (a) e su zaffiro (b) [25].

L'introduzione dello strato di nucleazione di AlN nella crescita delle eterostrutture è attualmente una delle tecniche più diffuse.

Più recentemente, alla luce dei risultati degli studi teorici sul trasporto in questi sistemi, è emersa una nuova tecnica di miglioramento delle prestazioni del gas bidimensionale; è stato dimostrato [27] che l'introduzione di un sottile strato di AlN a ridosso dell'interfaccia ha un effetto molto positivo sulla mobilità del 2DEG. Una schematizzazione di questo tipo di eterostruttura, denominata "avanzata", è riportato in fig.1.35, insieme al relativo diagramma a bande. Lo strato di AlN, detto strato di esclusione, ha l'effetto di ridurre lo scattering a corto raggio. Infatti, il 2DEG si forma all'interfaccia tra il GaN e l'AlN; pertanto il band offset è più elevato, e la penetrazione del gas nello strato barriera molto ridotta.

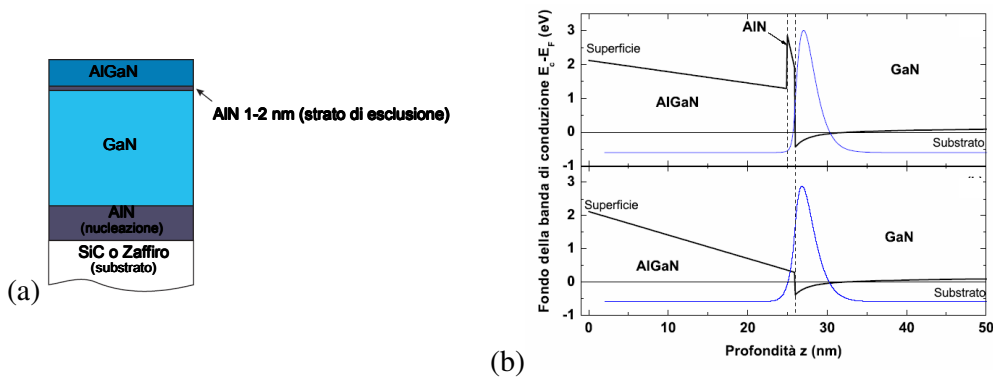


Figura 1.35: (a) schematizzazione di un'eterostruttura avanzata, con strato di esclusione di AlN. (b) profilo di banda e funzione d'onda elettronica in un'eterostruttura standard (sopra) e avanzata (sotto).

L'effetto dell'introduzione dello strato di esclusione sulla mobilità è dimostrato in fig.1.35 la mobilità a bassa temperatura del 2DEG nell'eterostruttura avanzata è molto più elevata di quella riscontrata in un'eterostruttura simile senza strato di esclusione. La differenza tra i due andamenti è dovuta all'abbattimento del contributo dello scattering da disordine composizionale [26].

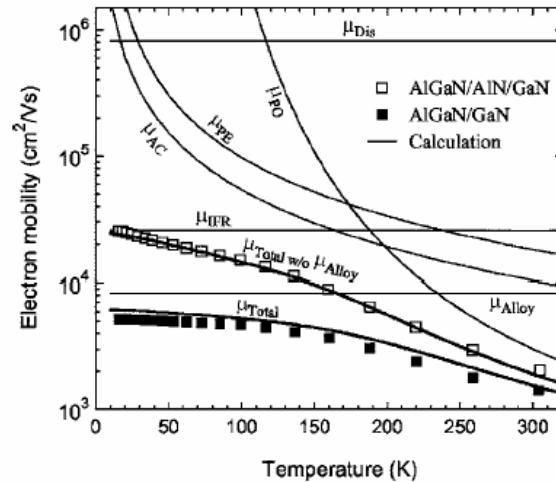


Figura 1.36: Confronto tra le mobilità sperimentali e teoriche in un eterostruttura avanzata AlGaN/AlN/GaN e standard AlGaN/GaN [26].

Recentemente [28] sono stati riportati valori di mobilità su eterostrutture avanzate pari a $32000 \text{ cm}^2/\text{Vs}$ a 10K. La caratterizzazione del 2DEG è stata effettuata attraverso una misura delle oscillazioni Shubnikov-de Haas della magnetoresistenza in presenza di un elevato campo magnetico trasversale. Questa tecnica permette la determinazione della densità dei portatori e della vita media quantistica dell'elettrone. Essa è definita come il tempo di vita di un autostato del momento elettronico; la vita media quantistica differisce dal tempo di scattering ricavabile dalla mobilità di Hall se i meccanismi di scattering dominanti hanno una dipendenza angolare significativa, il caso ad esempio dei meccanismi a corto raggio. Questa tecnica permette quindi di risalire al meccanismo di scattering dominante, ed è uno strumento prezioso nella caratterizzazione del trasporto nei 2DEG. La disponibilità di eterostrutture di qualità sempre migliore e di gas bidimensionali più conduttivi ha permesso l'utilizzo di questo importante strumento.

Studi recenti di questo tipo hanno evidenziato la presenza di più di una sottobanda occupata nella buca di potenziale [29] [30] [31]; anche questa proprietà infatti si manifesta nello spettro della magnetoresistenza, con la presenza di una doppia periodicità nelle oscillazioni. In fig.1.37(a) sono riportate le misure di magnetotrasporto effettuate su tre diversi campioni, aventi differenti composizioni. La presenza della doppia periodicità è evidente nel materiale con $x(\text{Al})$ maggiore. All'aumentare della concentrazione di Al aumenta infatti la densità del 2DEG. Questo favorisce la formazione di una seconda sottobanda occupata, come conseguenza dell'aumento del livello di Fermi. L'analisi delle curve ha permesso di ricavare le densità dei portatori nei modi 2D occupati (fig.1.37(b)); la densità di portatori nella seconda sottobanda è oltre un ordine di grandezza inferiore.

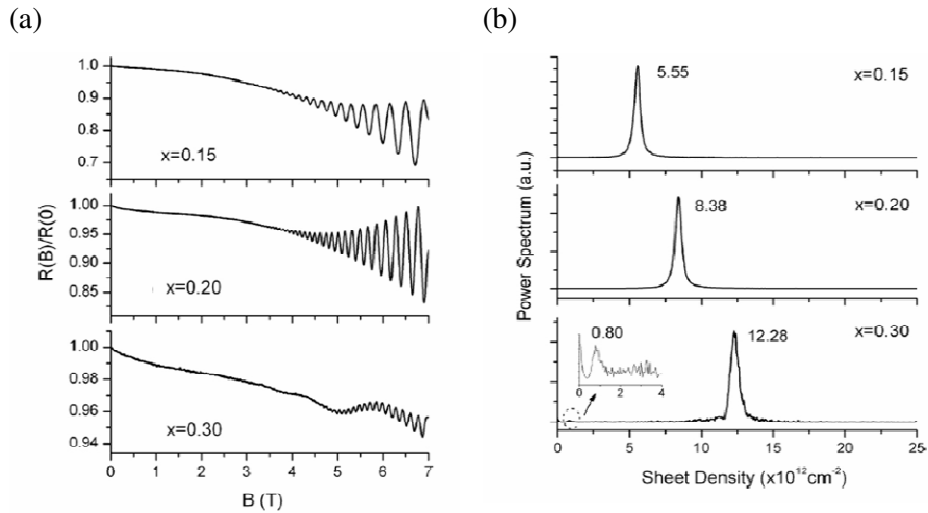


Figura 1.37: (a) misura di magnetoresistenza su tre eterostrutture con diverse composizioni. Nella curva in basso ($x=0.30$), la doppia periodicit  delle oscillazioni indica la presenza di una seconda sottobanda occupata. (b) analisi dello spettro delle oscillazioni S-dH, per la determinazione della densit  del 2DEG nelle sottobande occupate. [29]

Generalmente, i portatori che occupano la seconda sottobanda hanno una mobilit  pi  bassa. Infatti, per via della minore distanza dall'eterointerfaccia essi risentono maggiormente del potenziale a corto raggio dovuto alla rugosit  interfacciale e al disordine composizionale. In fig.1.38   riportato un altro esempio in cui   stata dimostrata l'occupazione della seconda sottobanda [30], ed   stata calcolata la mobilit .

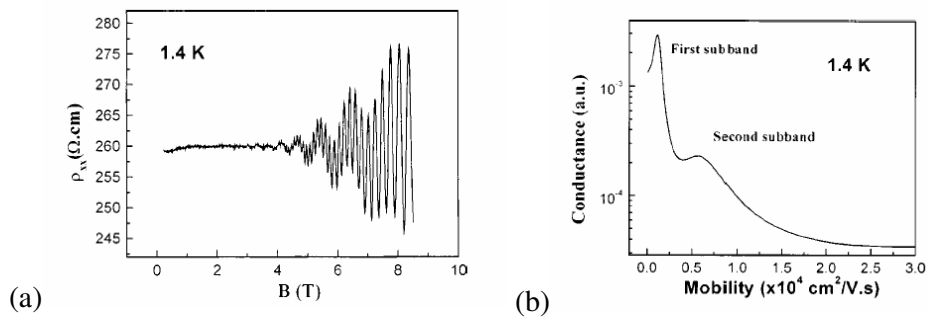


Figura 1.38: andamento della magnetoresistenza in funzione del campo magnetico di un gas bidimensionale in un eterostruttura AlGaN/GaN. La doppia periodicit  delle oscillazioni indica la presenza di una seconda sottobanda occupata. Andamento della conduttanza in funzione della mobilit  totale, ricavate dall'analisi spettrale delle oscillazioni S-dH.

D'altra parte è stato dimostrato che la mobilità totale è dovuta a entrambi i modi occupati. Infatti, la mobilità totale in un 2DEG con diverse sottobande occupate è data da:

$$\mu = \frac{\sum_i \mu_i n_i^2}{\sum_i \mu_i n_i}$$

dove i è l'indice di banda.

La mobilità totale relativa alle tre curve riportate in fig.1.37 è stata calcolata numericamente e confrontata con i risultati sperimentali. Come si vede, nell'andamento riportato in fig.1.39(c) occorre tener conto di entrambe le sottobande per riprodurre la mobilità corretta.

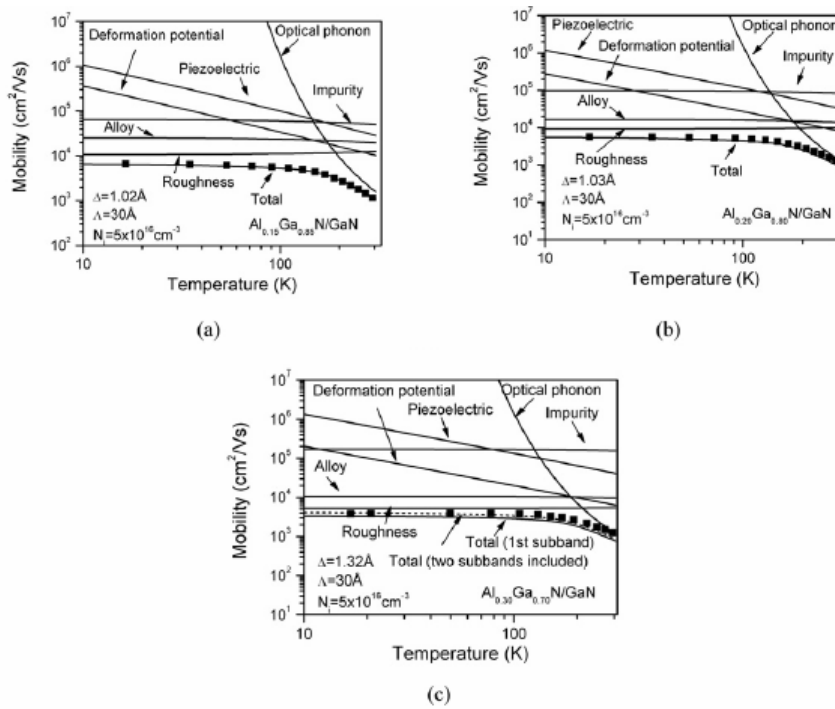


Figura 1.39: mobilità misurata e calcolate sui tre campioni di cui sono riportati gli spettri di magnetoresistenza in fig.1.37. Le tre eterostrutture hanno composizioni diverse (a) $x=0.1$. (b) $x=0.2$. (c) $x=0.3$. Quest'ultimo ha uno spettro S-dH attribuibile a due sottobande occupate.

Dalla determinazione delle densità di ciascuna sottobanda occupata dal 2DEG nei sistemi AlGaIn/GaN è possibile ricavare anche lo spettro energetico della buca di potenziale. Infatti, il livello di Fermi E_F , il livello energetico E_i e la densità n_i della sottobanda sono legate dalla relazione:

$$n_i = \frac{m^*(E_F - E_i)}{\pi \hbar^2}$$

Alcuni dei valori dei livelli energetici delle sottobande riscontrati in letteratura sono riportati in tab.1.3, insieme alle densità relative.

$E_2 - E_1$ (meV)	n_1 ($10^{12} e/cm^2$)	n_2 ($10^{12} e/cm^2$)	Riferimento bibliografico
77	9.3	1.9	[30]
125	12.28	0.8	[29]
83	9.84	1.83	[31]

Tabella 1.3: valori riportati per le energie e le densità delle sottobande occupate nella uca di potenziale all'eterogiunzione AlGaIn/GaN.

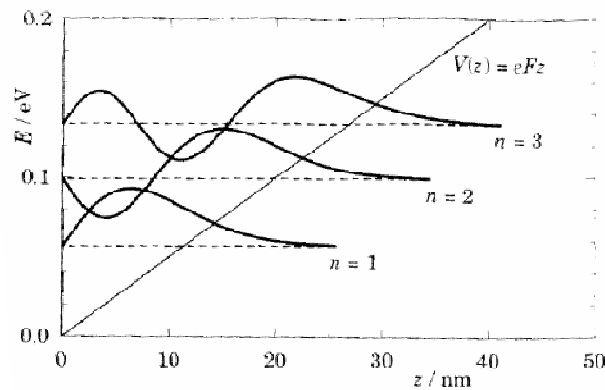


Figura 1.40: distribuzione dei livelli discreti in una buca di potenziale triangolare e relative funzioni d'onda elettroniche

La distanza tra i due livelli è confrontabile con il livello di Fermi di questi sistemi. L'occupazione di una seconda sottobanda nella buca di potenziale è un evento molto probabile nei sistemi con livello di Fermi elevato, ovvero nei 2DEG ad alta densità.

I valori trovati vanno ricondotti alla forma del potenziale di confinamento del 2DEG. In prima approssimazione la buca di potenziale nell'eterostruttura è triangolare (fig.1.40). La distribuzione dei livelli in una buca di questo tipo è data dalla relazione [2]:

$$E_i = c_i \left[\frac{(eF\hbar)^2}{2m^*} \right]^{1/3} ; \quad c_i \approx \left[\frac{3}{2} \pi \left(i - \frac{1}{4} \right) \right]^{2/3}$$

I livelli energetici si avvicinano all'aumentare dell'indice di banda, dato che al crescere dell'energia la buca si allarga. Inoltre, la posizione di ciascun livello dipende dal campo elettrico all'eterogiunzione, che a sua volta dipende dalla carica totale trasferita nel 2DEG. La distribuzione di potenziale andrebbe quindi calcolata in modo autoconsistente in funzione dei vari parametri dell'eterostruttura, primo fra tutti il valore della densità del gas.

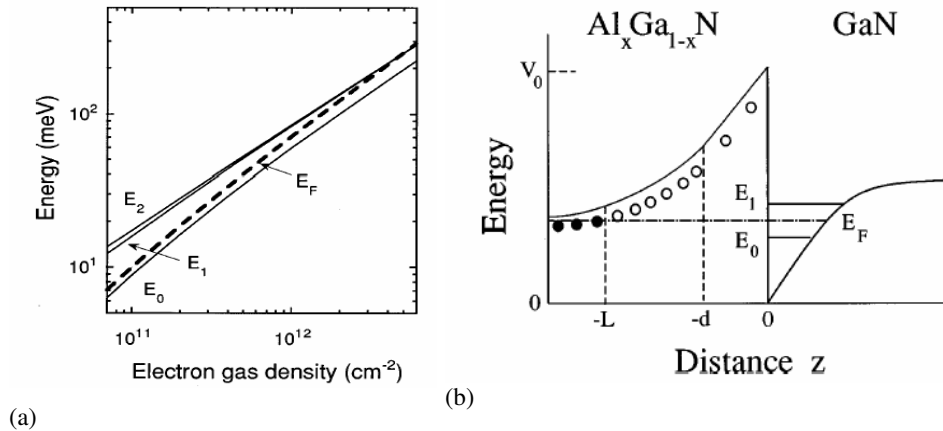


Figura 1.41: (a) andamento dell'energia di Fermi e delle energie dei primi tre livelli discreti della buca di potenziale dell'eterogiunzione AlGa_xGa_{1-x}N/GaN in funzione della densità di carica del 2DEG. (b) profilo di potenziale utilizzato per il calcolo dei livelli; esso si riferisce a un'eterostruttura con modulazione di drogaggio.

In fig.1.41(a) è riportato il risultato di uno studio di questo tipo [32], in cui è dimostrato che l'occupazione della seconda sottobanda avviene per valori di densità del gas al di sopra di circa 10¹³ e/cm². Il risultato si riferisce a un'eterostruttura drogata, in cui la distribuzione del potenziale è diversa (fig.1.41(b)). Tuttavia, esso conferma la necessità di tener conto di questo aspetto nella discussione sul trasporto elettrico, soprattutto in presenza di densità elettroniche di questo ordine di grandezza. D'altro canto l'evidenza sperimentale dell'occupazione di più sottobande è un dato piuttosto recente. La sua influenza sul trasporto dovrà essere accuratamente investigata alla luce di nuovi meccanismi possibili, primo fra tutti quello dovuto all'apertura di un canale parallelo di scattering.

Bibliografia Capitolo 1

- [1] C. Smith, “*Low-dimensional quantum devices*”, Rep. Prog. Phys. **59**, 235 (1996)
- [2] John H. Davies, “*The physics of low-dimensional semiconductors: an introduction*”, Cambridge University Press, 1998
- [3] David K. Ferry e Stephen M. Goodnick, “*Transport in Nanostructures*”, Cambridge University Press, 1997
- [4] Supriyo Datta, “*Electronic Transport in Mesoscopic Systems*”, Cambridge University Press, 1995
- [5] L. Worschech, F. Beuscher e A. Forchel, “*Quantized conductance in up to 20 μm long shallow etched GaAs/AlGaAs quantum wires*”, Appl. Phys. Lett. **75**, 578 (1999)
- [6] C. Beenakker e H. Van Houten, “*Quantum Transport in Semiconductor Nanostructures*”, *Solid State Physics*, vol. 44, Academic Press, New York, (1991)
- [7] H. Z. Zheng, H. P. weu, D.C. Tsui, G. Weimann, “*Gate- controlled transport in narrow GaAs/AlGaAs heterostructures*”, Phys. Rev. B **34**, 5635 (1986)
- [8] B. J. Van Wees, H. van Houten, C. W. J. Beenakker, J. G. Williamson, L. P. Kouwenhoven, D. van der Marel, “*Quantized conductance of point contacts in a two-dimensional electron gas*”, Phys. Rev. Lett. **60**, 848 (1988)
- [9] B. J. Van Wees, L. P. Kouwenhoven, E. M. M. Willems, C. J. P. M. Harmans, J. E. Mooij, H. van Houten, C. W. J. Beenakker, J. G. Williamson, C. T. Foxon, “*Quantum ballistic and adiabatic electron transport studied with quantum point contacts*”, Phys. Rev. B **43**, 12431 (1991)
- [10] L. L. Shon, L. P. Kouwenhoven, G. Schon, “*Mesoscopic electron transport*”, Kluwer academic Publishers, 1997
- [11] Y. Alhassid, “*The statistical theory of quantum dots*”, Rev.of Mod. Phys. **72**, 895 (2000).
- [12] S. Tarucha, D. Gausting, T. Honda, R. J. van der Hage, L. P. Kouwenhoven, “*Shell filling and spin effects in a few electron quantum dot*”, Phys. Rev. Lett. **77**, 3613 (1996)
- [13] H. T. Chou, D. Goldhaber-Gordon, S. Schmult, M. J. Manfra, A. M. Sergent, R. J. Molnar, “*Single electron transistor in GaN/AlGaIn heterostructures*”, Appl. Phys. Lett. **89**, 033104 (2006)
- [14] A. D. Bykhovski, R.Gaska, M. S. Shur, “*Piezoelectric Doping and elastic strain relaxation in AlGaIn-GaN heterostructures field effect transistors*”, Appl. Phys. Lett. **73**, 3577 (1998)
- [15] O. Ambacher, B. Foutz, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, A. J. Sierakowski, W. J. Schaff, L. F. Eastman, R. Dimitrov, A. Mitchell, M. Stutzmann, “*Two dimensional electron gases induced by spontaneous and piezoelectric polarization in undoped and doped AlGaIn/GaN heterostructures*” J. Appl. Phys. **87**, 334 (2000)

- [16] F. Bernardini, V. Fiorentini, D. Vanderbilt, “*Spontaneous polarization and piezoelectric constants of III-V nitrides*”, Phys. Rev. B **56**, R10024 (1997)
- [17] H. Okumura, “*Present status and future prospect of widegap semiconductor high-power devices*”, Jpn. J. Appl. Phys. **45**, 7565 (2006)
- [18] K. Hirakawa, H. Sakaki, “*Mobility of the two-dimensional electron gas at selectively doped n-type AlGaAs/GaAs heterojunctions with controlled electron concentrations*”, Phys. Rev. B **33**, 8291 (1986)
- [19] S. Godken, “*Dislocation scattering effect on two-dimensional electron gas transport in GaN/AlGaN modulation-doped heterostructures*”, Physica E **23**, 19 (2004)
- [20] M. N. Gurusingham, S. K. Davidsson, T. G. Andersson, “*Two-dimensional electron mobility limitation mechanisms in AlGaN/GaN heterostructures*”, Phys. Rev. B **72**, 045316 (2005)
- [21] D. Jena, Y. Smorchkova, C. Elsass, A. C. Gossard, U. K. Mishra, “*Electron transport and intrinsic mobility limits in two-dimensional electron gases of III-V nitride heterostructures*”, J. Phys. Condens. Matter **1**, 0103461 (2001)
- [22] B.L.Gelmont, M. Shur, M.Stroscio, “*Polar optical-phonon scattering in three- and two-dimensional electron gases*”, J. Appl. Phys. **77**, 657 (1995)
- [23] I. P. Smorchkova, L. Chen, T. Mates, L. Shen, S. Heikman, B. Moran, S. Keller, A. P. DeenBaars, J. S. Speck, U. K. Mishra, “*AlN/GaN and (Al, Ga)N/AlN/GaN two-dimensional electron gas structures grown by plasma assisted molecular-beam epitaxy*”, J. Appl. Phys. **90**, 5196 (2001)
- [24] M.J. Manfra, K. W. Baldwin, A. M.Sergent, K.W West, R. J. Molnar, J. Caissie, “*Electron, mobility exceeding 160 000 cm² /V s in AlGaIn/GaN heterostructures grown by molecular-beam epitaxy*”, Appl. Phys. Lett. **85**, 5394 (2004)
- [25] M. Miyoshi, A. Imanishi, T. Egawa, H. Ishikawa, K. Asai, T. Shibata, M. Tanaka, O. Oda, “*DC Characteristics in High-Quality AlGaIn/AlN/GaN High-Electron-Mobility Transistors Grown on AlN/Sapphire Templates*”, Jpn. J. Appl. Phys. **44**, 6490 (2005)
- [26] M Miyoshi, T. Egawa, H. Ishikawa, K. Asai, T. Shibata, Tanaka, O. Oda, “*Nanostructural characterization and two-dimensional electron-gas properties in high-mobility AlGaIn/AlN/GaN heterostructures grown on epitaxial AlN/sapphire templates*”, J. Appl. Phys. **98**, 063713 (2005)
- [27] L.Hsu, W. Walukiewicz, “*Effect of polarization fields on transport properties in AlGaIn/GaN heterostructures*”, J. Appl. Phys. **89**, 1783 (2001)
- [28] S. Elhamri, W. C. Mitchell, W. D. Mitchell, G. R. Landis, R. Berney, A. Saxler, “*Study of the effects of an AlN interlayer on the transport properties of AlGaIn/AlN/GaN heterostructures grown on SiC*”, Appl. Phys. Lett. **90**, 042112 (2007)
- [29] X. Han, Y. Honda, T. Narita, M. Yamaguchi, N. Sawaki, “*Transport properties of the two-dimensional electron gas in AlGaIn/GaN heterostructures*”, J. Phys. Condens. Matter **19**, 046204 (2007)

- [30] Z. W. Zheng, B. Shen, Y. S. Gui, C. P. Jiang, N. Tang, R. Zhang, Y. Shi, Y. D. Zheng, S. L. Guo, G. Z. Zheng, J. H. Chu, T. Someya, Y. Arakawa, “*Transport properties of two-dimensional electron gas in different subbands in triangular quantum wells at AlGaN/GaN heterointerfaces*”, Appl. Phys. Lett. **82**, 1872 (2003)
- [31] C. P. Jiang, S. L. Guo, Z. M. Huang, J. Yu, Y. S. Gui, G. Z. Zheng, J. H. Chu, Z. W. Zheng, B. Shen, Y. D. Zheng, “*Subband electron properties of modulation-doped with different barrier thicknesses*”, Appl. Phys. Lett. **79**, 374 (2001)
- [32] L. Hsu, W. Walukiewicz, “*Electron mobility in AlGaN/GaN heterostructures*”, Phys. Rev. B **56**, 1520 (1997)

Capitolo 2

Realizzazione di dispositivi con eterostrutture AlGaIn/GaN

Tra gli obiettivi principali dell'intensa attività di ricerca che coinvolge i sistemi basati su eterostrutture AlGaIn/GaN, c'è lo sviluppo delle tecnologie di base per la realizzazione dei dispositivi elettronici, da impiegare in particolare nelle applicazioni nel campo dell'elettronica ad alta frequenza e alta potenza. Presso l'Istituto di Fotonica e Nanotecnologie (IFN) del CNR di Roma è stata intrapresa un'attività di questo tipo, nell'ambito del progetto europeo KORRIGAN, in stretta collaborazione con la SELEX-SI; il ruolo principale consiste nello sviluppo degli elettrodi di gate per i GaN-HEMT, mediante Litografia a Fascio Elettronico. A fianco all'attività svolta nell'ambito del progetto, che verrà presentata nel dettaglio successivamente, nel nostro laboratorio è stato intrapreso un lavoro di sviluppo delle tecnologia dei dispositivi basati su GaN, in particolare di transistor a effetto campo.

In questo capitolo verrà presentato il lavoro di sviluppo del processo di fabbricazione di un dispositivo a effetto di campo basato su eterostruttura AlGaIn/GaN, a partire dalla realizzazione dei contatti ohmici fino alla definizione e realizzazione degli elettrodi di gate.

Verranno presentati i risultati ottenuti dalla caratterizzazione delle strutture realizzate; le misure sono state effettuate da un lato per testare le tecniche di fabbricazione utilizzate, dall'altro per lo studio delle proprietà elettriche del sistema.

Una volta raggiunto uno standard accettabile in termini di resa e qualità dei risultati, sono stati progettati dispositivi con lo scopo di studiare effetti di fisica mesoscopica su questi sistemi; alla fine di questo capitolo verrà presentata la realizzazione di questo tipo di strutture.

2.1 Formazione dei contatti ohmici su eterostrutture AlGaIn/GaN

2.1.1 Meccanismo di formazione

Una delle questioni centrali nello sviluppo del processo di fabbricazione riguarda i contatti ohmici. Infatti, dal punto di vista delle applicazioni elettroniche ad alta potenza, essi devono essere realizzati con un'efficienza maggiore rispetto ad esempio alle applicazioni nei dispositivi fotonici, in termini di bassa resistenza di contatto.

Per definizione, un contatto si dice ohmico quando la sua resistenza è trascurabile; un contatto con buone prestazioni non altera le caratteristiche del dispositivo, e la corrente può fluire con una caduta di tensione trascurabile rispetto a quella ai capi della regione attiva.

Per ottenere un contatto ohmico è necessario realizzare un'interfaccia metallo semiconduttore che permetta tale passaggio di corrente; pertanto, nell'ambito di giunzioni metallo/2DEG il contatto ohmico è di natura planare. La qualità di un contatto ohmico può essere caratterizzata attraverso la sua resistenza specifica ρ_c ($\Omega \cdot \text{cm}^2$), che idealmente rappresenta la resistenza per unità di area dello strato interfacciale metallo-semiconduttore.

In generale, una giunzione metallo-semiconduttore non è ohmica ma rettificante; una schematizzazione del diagramma a bande della giunzione è riportata in fig.2.1.

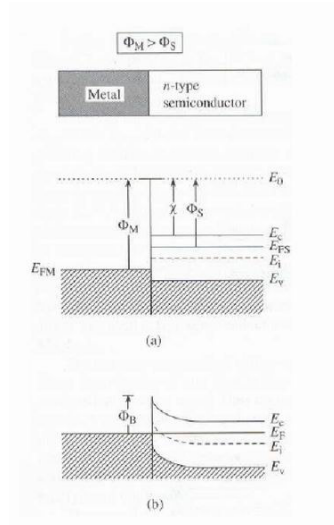


Figura 2.1: profilo di banda di equilibrio in una giunzione metallo-semiconduttore, con formazione della barriera Schottky.

Un contatto ohmico può essere visto come un caso-limite di un contatto rettificante [1]. Esso viene denominato anche “Schottky”, per via della barriera di potenziale Shottky che si forma all’interfaccia; l’altezza di tale barriera ha un’elevata influenza sul comportamento della giunzione; essa è definita come:

$$\Phi_B = \Phi_M - \chi$$

Φ_M : funzione lavoro metallo

χ : affinità elettronica semiconduttore

Il comportamento rettificante di una barriera Shottky su un semiconduttore debolmente drogato può essere spiegato attraverso la teoria dell’emissione termoionica (diodo Schottky), assumendo cioè che la corrente sia determinata dai portatori con energia termica sufficiente a superare la barriera Schottky. Se l’altezza di barriera diminuisce o la concentrazione dei portatori aumenta, l’emissione termoionica assistita dal campo elettrico (TFE, Thermoinic Field Emission) diventa il meccanismo dominante di attraversamento della barriera; talvolta i contatti ohmici vengono realizzati su materiali che sfruttano questo meccanismo.

Per minimizzare la resistenza specifica occorre scegliere opportunamente il metallo, in modo da ottenere una altezza di barriera piccola

Un contatto su un semiconduttore pesantemente drogato non rientra in nessuno dei due casi prima descritti; infatti, in presenza di un semiconduttore ad alto drogaggio o degenero, la barriera diventa più stretta; pertanto, i portatori possono attraversarla per “Field Emission” (FE). Il passaggio da comportamento rettificante a lineare in funzione del drogaggio, e del profilo di barriera che ne risulta, è illustrato in fig.2.2. In generale per la formazione di un buon contatto ohmico il meccanismo dominante di attraversamento della barriera può essere TFE o FE, in funzione del livello di drogaggio.

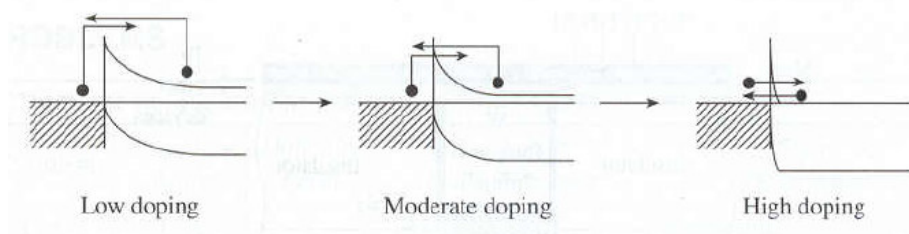


Figura 2.2: Variazione del profilo di banda di una giunzione metallo-semiconduttore in funzione del drogaggio.

Solitamente, i contatti ohmici su materiali III-V si ottengono attraverso la deposizione di un opportuno multistrato metallico, seguito da un riscaldamento ad alta temperatura (>600°C)[2]. Il riscaldamento ad alta temperatura è necessario da un lato all’attivazione del drogante impiantato, e dall’altro al recupero parziale del degrado indotto dall’impianto stesso. Nel caso di materiali non intenzionalmente drogati o di 2DEG presenti alle eterogiunzioni come nelle eterostrutture AlGaIn/GaN, entrano in gioco diversi meccanismi nella formazione del contatto ohmico; il riscaldamento termico permette al metallo di legarsi al semiconduttore (“*alloying*”). Tuttavia, durante il riscaldamento avviene anche una distribuzione spaziale del metallo depositato per effetto diffusivo, che può portare al deteriorarsi della giunzione sottile; per evitare questo effetto, il riscaldamento deve avvenire in tempi che non consentano la diffusione all’interno del semiconduttore, attraverso i sistemi di “Rapid Thermal Annealing” (RTA). Un forno RTA impiega una sorgente energetica in grado di operare su tempi dell’ordine di pochi secondi, quindi molto più brevi di quelli dei forni “convenzionali”.

Le più importanti proprietà che un contatto ohmico deve avere, oltre ad una bassa resistenza specifica di contatto, sono una buona morfologia superficiale e un’elevata stabilità termica. La formazione del contatto ohmico su GaN è stata a lungo studiata, e attualmente esiste un ottimo standard per la realizzazione di contatti ohmici di buona qualità [3]; tipicamente si usa uno schema di metallizzazione multistrato del tipo: Ti/Al/strato bloccante/Au. I metalli più usati per lo strato bloccante sono Ni, Ti, Mo o Pt.

Il meccanismo di base che produce il contatto ohmico è la formazione di uno strato di TiN sulla superficie del GaN, a seguito della reazione tra Ti e N. Questo fenomeno è osservabile attraverso uno studio TEM dell'interfaccia del contatto, riportato in fig. 2.3(a).

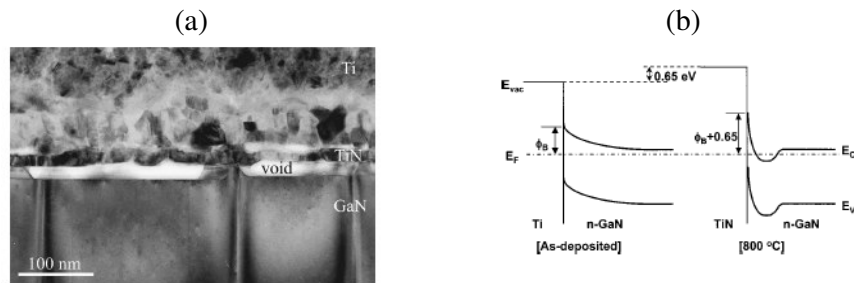


Figura 2.3: (a) immagine TEM dell'interfaccia di un contatto ohmico formato da Titanio su GaN.(b) variazioni del profilo di banda della giunzione Ti/GaN in seguito a un riscaldamento ad alta temperatura [3]

L'azoto viene "estratto" dal GaN per effetto della temperatura, producendo la formazione di vacanze di azoto nel GaN, che agiscono da donori per gli elettroni. Pertanto, sotto il TiN superficiale si forma un materiale pesantemente drogato "n"; inoltre, la formazione di questa lega basata su Titanio è accompagnata da un abbassamento della funzione lavoro, con la conseguente riduzione dell'altezza della barriera Schottky per il trasporto degli elettroni verso il GaN. Una schematizzazione del cambiamento del diagramma a bande della giunzione a seguito del passaggio rapido è riportata in fig.2.3(b).

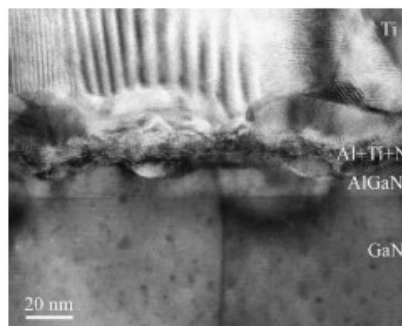


Figura 2.4: immagine TEM dell'interfaccia di un contatto ohmico formato da Ti/Al su GaN.[3]

La presenza del secondo strato di Al nella struttura ha un effetto molto positivo sulla resistenza specifica di contatto; ciò è dovuto in parte al fatto che l'alluminio penetra facilmente nell'AlGaN facilitando il contatto con il gas bidimensionale [4]. Inoltre, è stato dimostrato che la presenza dell'Al durante il riscaldamento riduce la reazione tra Ti e GaN.

Sebbene apparentemente questo effetto sia da evitare, in realtà la reazione tra Ti e GaN è molto aggressiva, e talvolta produce la formazione di regioni cave al di sotto dello strato di TiN; dato che l'Al è in grado di mantenere in modo efficiente il suo legame con l'azoto, la sua presenza serve a mitigare la reazione Ti-GaN. Questo comportamento è ben visibile dal confronto tra la fig.2.3(a) e la fig.2.4. Dal meccanismo descritto si deduce come sia essenziale trovare esattamente il rapporto ottimale tra gli spessori di Ti e Al nella metallizzazione; studi sperimentali hanno mostrato che il miglior compromesso si ha quando il rapporto tra gli spessori di Ti e Al è di circa 1:5 [4].

Tra i materiali usati come terzo strato di metallizzazione si possono ricordare Ti, Ni, Pd, Pt, Mo, Re, Ir e Nb. La caratteristica comune di questi metalli è avere un punto di fusione molto elevato, superiore a 1400°C; pertanto il terzo strato, detto anche strato barriera o bloccante, ha il ruolo fondamentale di prevenire l'interdiffusione dell'alluminio verso l'esterno e dell'oro verso l'interno [5].

L'ultimo strato di Au serve a limitare il più possibile l'ossidazione della metallizzazione durante l'annealing, che ha un ruolo fondamentale nella formazione di un buon contatto.

2.1.2 Caratterizzazione dei contatti ohmici

Uno dei metodi più comuni per determinare la resistenza specifica di contatto è attraverso l'utilizzo del modello della lunghezza di trasferimento (TLM, Transfer Length Model) [6], [7], [8]; questo modello, inizialmente proposto da Shokley, offre un modo conveniente per ricavare sia la ρ_c che la conducibilità del materiale, nel caso di contatti planari. Esso si basa essenzialmente sulla misura della resistenza tra due contatti ohmici in funzione della loro distanza. A tale scopo vengono appositamente realizzati dei dispositivi, denominati per derivazione TLM, poi utilizzati per la caratterizzazione dei contatti ohmici (fig.2.5).

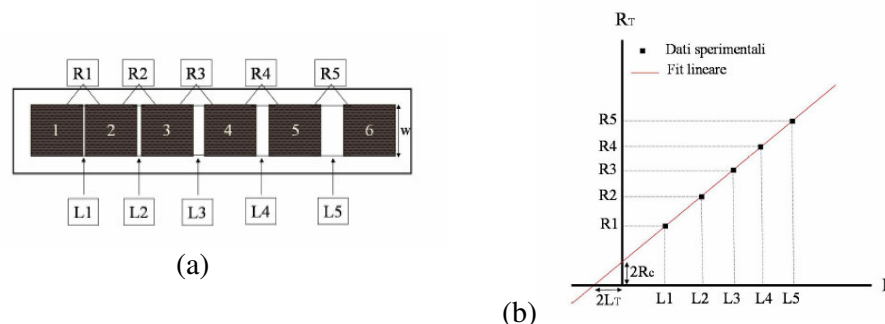


Figura 2.5: (a) schema della struttura di un dispositivo utilizzabile per applicare il metodo TLM; i quadrati numerati rappresentano i contatti ohmici, aventi separazione crescente. (b) costruzione del fit lineare $R(L)$, da cui si ricavano le proprietà del contatto secondo il metodo TLM

Per utilizzare il metodo TLM, sperimentalmente si misura la resistenza totale R_T tra due contatti successivi del dispositivo, aventi Larghezza W e separati da una distanza L . Costruendo il fit lineare illustrato in fig.2.5(b), si ricavano la resistività superficiale del materiale (R_{sh}) e la lunghezza di trasferimento L_T dal coefficiente angolare e dall'intercetta con l'asse x del fit:

$$R_T = 2R_{sh} \frac{L_T}{W} + R_{sh} \frac{L}{W}$$

L_T è denominata lunghezza di trasferimento, e rappresenta la lunghezza che si attribuisce al contatto ohmico, visto come un contributo planare in serie al gas bidimensionale. La resistenza specifica di contatto è data dalla relazione:

$$\rho_c = R_{sh} L_T^2$$

Una volta determinati i parametri del contatto ρ_c e L_T , per la valutazione quantitativa delle prestazioni del contatto realizzato si guarda innanzitutto alla lunghezza di trasferimento. Dal significato fisico di L_T si deduce che essa deve essere trascurabile rispetto alle dimensioni della regione attiva del dispositivo; in altre parole:

$$L_T \ll L_{SD}$$

Convenzionalmente, le prestazioni dei contatti ohmici su GaN sono riportati anche in termini di resistenza serie specifica (R_C); essa è definita come la resistenza serie dovuta ad un contatto avente una larghezza $W=1\text{mm}$, infatti si misura in $\Omega \cdot \text{mm}$. Nel contesto dei dispositivi elettronici ad alta potenza basatisi GaN, dove la qualità dei contatti è più critica, un contatto ohmico di buona qualità deve avere una $R_C < 1\Omega \cdot \text{mm}$. In termini di resistenza specifica, il valore di riferimento è $10^{-4} \Omega \cdot \text{cm}^2$.

2.2 Realizzazione dei contatti ohmici: fabbricazione di dispositivi di test

Per lo sviluppo di un processo di realizzazione dei contatti ohmici su eterostrutture AlGaIn/GaN sono stati eseguiti una serie di test, su dispositivi TLM aventi la geometria riportata in fig.2.5. Il processo di fabbricazione prevede due passi: la formazione dei contatti ohmici e l'isolamento elettrico dei dispositivi.

I TLM sono stati realizzati su una serie di campioni provenienti dal frazionamento di un wafer fornito dalla Quinetiq. L'eterostruttura è realizzata su un substrato in Zaffiro, ed è composta da uno strato di buffer-GaN di $1,5\mu\text{m}$ di spessore, seguito da uno strato barriera di 26nm AlGaIn con concentrazione di Al pari al 30%.

I vari campioni sono stati processati tutti allo stesso modo, tranne che per il riscaldamento ad alta temperatura. Si è deciso di adottare lo schema di metallizzazione standard utilizzato nel processo di fabbricazione dei GaN-HEMT sviluppato in precedenza presso i laboratori SELEX-SI: Ti(20nm)/Al(100nm)/Ni(45nm)/Au(55nm).

2.2.1 Definizione e deposizione dei contatti

La fabbricazione dei TLM prevede prima la definizione litografica dei contatti, seguita dalla deposizione dei metalli ohmici; durante la prima fase del lavoro i contatti sono stati definiti utilizzando la litografia a fascio elettronico (EBL, Electron Beam Lithography), allo scopo di sfruttare la versatilità dell'EBL, per poi eventualmente utilizzare i risultati ottenuti nella progettazione di una maschera per litografia ottica. Prima della deposizione dei metalli ohmici la superficie del materiale deve essere trattata in modo da eliminare eventuali residui, per evitare problemi di aderenza del metallo. Inoltre, è necessario anche un trattamento di rimozione dell'ossido nativo, che può agire da strato bloccante e ostacolare la diffusione del metallo. Il trattamento pre-deposizione adottato è costituito da un primo passaggio in plasma in Argon per la rimozione superficiali, seguito da un attacco umido in acido cloridrico.

Infine, vengono depositati i metalli ohmici; la deposizione avviene in modo sequenziale, all'interno di un evaporatore Balzer presente presso la camera pulita dell'IFN.

2.2.2 Attivazione dei contatti (“alloying”)

Il passo successivo è l'attivazione dei contatti (“alloying”), attraverso il riscaldamento ad alta temperatura. A tale scopo, è stato fatto uno studio dettagliato sul ruolo del riscaldamento termico sul comportamento del contatto; inizialmente è stato studiato il comportamento in seguito a riscaldamento rapido e non.

Per effettuare il riscaldamento non rapido, è stato utilizzato un forno al quarzo, in grado di raggiungere temperature di 850-900°C in circa 30’.

Per effettuare gli annealing rapidi, è stato installato presso i nostri laboratori il sistema RTA Jetfirst 100 della Jipelec (fig.2.6.(a)); esso è un sistema in cui una sorgente termica, costituita da una batteria di 12 lampade alogene, è in grado di riscaldare il campione fino a 1300°C in pochi secondi (fig.2.6(b)).

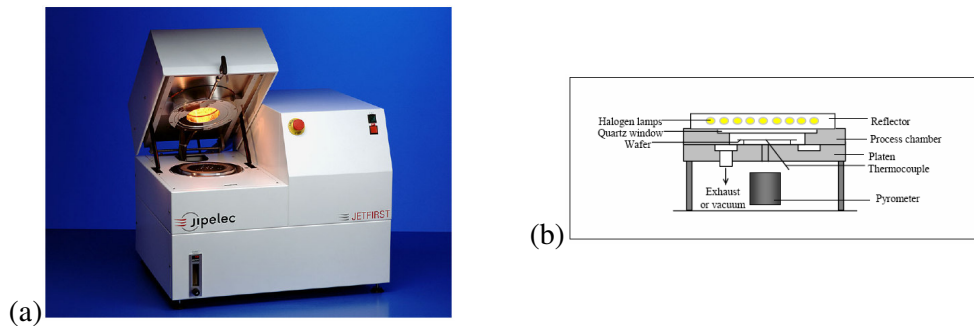


Figura 2.6: (a) immagine del sistema RTA Jetfirst 100 della Jipelec presente presso la camera pulita dell'IFN. (b) schema della camera di annealing.

Il sistema può alloggiare wafer di diametro fino a 4"; i campioni di dimensioni inferiori possono essere processati utilizzando un supporto da 4", che può essere o un wafer di Si, o un supporto in grafite rivestito di SiC fornito dal costruttore del forno.

Il suscettore di grafite è progettato in modo da aumentare l'omogeneità del processo termico [9]. Esso infatti è costituito da 2 parti (fig.2.7): una inferiore, il suscettore vero e proprio, e una parte superiore, che costituisce una sorta di coperchio. Il campione viene posto all'interno di una regione cava nella parte inferiore; a differenza di quanto accade utilizzando il wafer di Si, la superficie non viene esposta direttamente alla radiazione emessa dalle lampade del forno. Inoltre, la massa inerziale del supporto in grafite, e quindi i suoi tempi di riscaldamento e raffreddamento, sono più elevati. Di conseguenza, diminuiscono i gradienti termici sul campione durante il riscaldamento, quindi i problemi indotti dallo stress termico sono ridotti al minimo.

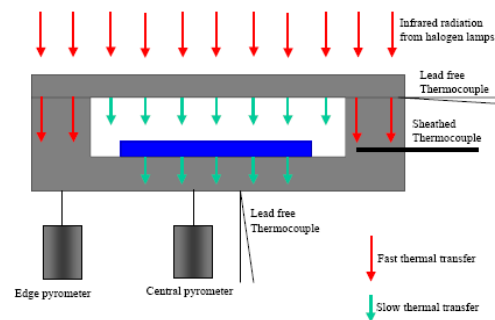


Figura 2.7: schema del suscettore in grafite rivestito in SiC, utilizzato durante il riscaldamento rapido ad alta T per l'attivazione dei contatti ohmici.

Una volta depositati i metalli ohmici, sono state effettuate diverse prove sperimentali per la formazione dei contatti; è stato innanzitutto studiato l'effetto di un riscaldamento non rapido sul comportamento del contatto. Successivamente, sono stati realizzati contatti con annealing rapidi, utilizzando il forno RTA. Le prime prove sono state fatte usando il supporto di Silicio; è stato realizzato un campione riscaldato a 850°C per 60s, in ambiente di azoto a pressione di poco superiore alla pressione atmosferica.

In un secondo momento è stato messo a punto un processo con l'utilizzo del supporto in grafite. Anche in questo caso il plateau alla temperatura di annealing ha una durata di 60s, e il processo viene fatto in ambiente di azoto a pressione di poco superiore a quella atmosferica. Sono stati realizzati diversi campioni in questo modo, variando la temperatura di annealing da 700°C a 900°C; i risultati ottenuti saranno discussi nel paragrafo successivo.

2.2.3 Isolamento elettrico dei dispositivi

Nella prima fase di lavoro l'isolamento elettrico è stato ottenuto attraverso un attacco chimico "secco" per la rimozione del materiale attivo al di fuori della regione del dispositivo (*mesa-etching*).

Nello sviluppo delle tecnologie basate su GaN, è stato dedicato molto lavoro allo sviluppo di processi di attacco chimico [10]. Le difficoltà principali riscontrate sono una conseguenza della scarsità di reagenti umidi per questi materiali; infatti, le elevate energie di legame dei nitruri riportate in tab.2.1 rendono il GaN e le sue leghe molto poco reattivi. Per queste ragioni, la tecnica dominante nella definizione delle zone attive su questi materiali è l'attacco secco assistito da plasma. Tra le sue caratteristiche ci sono elevata velocità di attacco, profili anisotropi, pareti lisce e buona morfologia della superficie attaccata.

Materiale	Energia di Legame (eV/atomo)
GaN	8.92
InN	7.72
AlN	11.52

Tabella 2.1: energie di legame dei III-nitruri [10]

Esistono diversi sistemi per realizzare l'attacco mediante plasma; quello presente presso il laboratorio dell'IFN è un sistema RIE (Reactive Ion Etching). In un sistema RIE l'attacco è un processo sia chimico che fisico; esso è dato infatti dalla combinazione dello sputtering prodotto dagli ioni presenti nel plasma che vengono accelerati verso la superficie, sia attraverso le reazioni tra le specie chimiche introdotte nel sistema e il materiale.

I migliori risultati per l'attacco in RIE sui nitruri si ottengono utilizzando un plasma basato sulla chimica del Cloro, e in condizioni di alta energia degli ioni [11]; in questo modo sono più efficienti la rottura del legame III-N e il desorbimento assistito dallo sputtering dei prodotti della reazione tra il Cloro e i costituenti del materiale. Tuttavia l'attacco è accompagnato da un consistente danno indotto dal plasma.

La riduzione dell'energia degli ioni per minimizzare il danno indotto, oltre a causare una diminuzione della velocità di attacco, provoca anche la formazione di profili non anisotropi con conseguente limitazione delle dimensioni critiche dell'etching. Per queste ragioni, attualmente le tecniche migliori di attacco dei nitruri si basano su sistemi ad alta densità, come l'ICP (Inductively Coupled Plasma) o l'ECR-RIE (Electron Cyclotron Resonance-RIE).

La definizione delle zone attive è stata fatta tramite litografia a fascio elettronico. Uno dei primi fenomeni riscontrati sperimentalmente durante la messa a punto del processo di attacco è stata la presenza di un *tempo morto*.

Esso è l'intervallo di tempo che intercorre tra l'innesto del plasma e l'inizio dell'attacco vero e proprio. Il tempo di ritardo nell'etching è un parametro non controllabile, che rende non riproducibile il processo; d'altra parte è un fenomeno molto comune in questo tipo di processi, ed è stato osservato sia su GaAs che sui nitruri [12], [13]. Esso è legato alla difficoltà di rimuovere gli ossidi nativi superficiali; inoltre, l'energia del legame Al-N maggiore, la minore volatilità del prodotto della reazione AlCl_x rispetto al GaCl_x , e la più alta affinità dell'alluminio con l'ossigeno rendono l' AlGaN più resistente all'attacco. Per eliminare il tempo di ritardo si ricorre ad un trattamento disossidante, realizzabile *insitu*, mediante un plasma in BCL_3 prima dell'attacco in Cl_2 [14]. Attraverso l'introduzione di questo trattamento è stato possibile mettere a punto un procedimento riproducibile, con una velocità di rimozione "ragionevole" (circa $200 \text{ \AA}/\text{min}$). È stato ottenuto l'isolamento elettrico attraverso un attacco di circa 80 nm ; dato che il canale di conduzione si trova a non più di 30 nm dalla superficie, tale spessore è sufficiente a rimuovere completamente il gas bidimensionale al di fuori dei dispositivi. In fig.2.9 è riportata un'immagine SEM del materiale attaccato; come si vede, è molto evidente il danno indotto dall'etching.

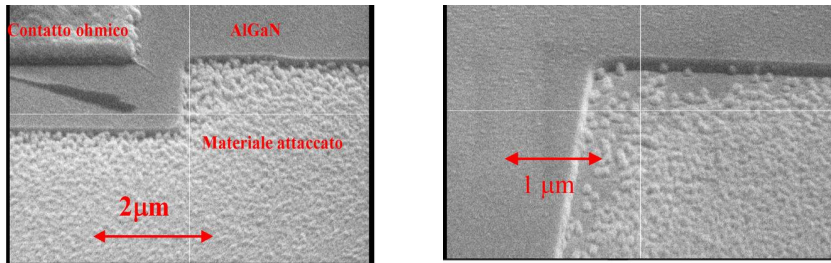


Figura 2.8: immagini SEM dei dispositivi realizzati, nella regione di giunzione tra la zona attiva e la zona attaccata.

2.3 Caratteristiche dei contatti ohmici: analisi morfologica ed elettrica

2.3.1 Studio morfologico dei contatti ohmici

L'interdiffusione dei metalli ohmici durante il passaggio termico ha un ruolo determinante della formazione del contatto; pertanto, la superficie dei contatti finiti è intrinsecamente molto scabrosa. Tuttavia, da un punto di vista fabbricativo una morfologia eccessivamente ruvida potrebbe essere rischiosa in termini ad esempio di aderenza degli strati successivi. I contatti ohmici realizzati hanno presentato proprietà morfologiche molto diverse; da una prima indagine al microscopio ottico, è stata riscontrata una grande differenza tra la superficie dei contatti realizzati con riscaldamento rapido e non; i primi hanno un aspetto molto più ruvido, riconducibile ad una maggiore interdiffusione dei metalli. Un'altra importante differenza si ha dal confronto tra i campioni realizzati nel sistema RTA, utilizzando i due diversi supporti.

Sul campione riscaldato sul wafer di Silicio sono presenti una serie di crateri distribuiti in modo piuttosto uniforme (fig.2.9); da un'analisi SEM della loro superficie, in particolare nelle regioni in cui sono presenti i crateri (fig.2.10), si deduce che essi si formano attraverso un meccanismo quasi esplosivo, a causa dei gradienti termici troppo elevati durante il riscaldamento.

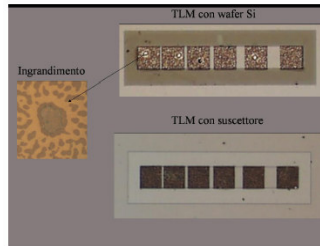


Figura 2.9: immagine dei dispositivi TLM realizzati, utilizzando il supporto in Si (sopra) e il supporto in grafite (sotto) per il passaggio RTA.

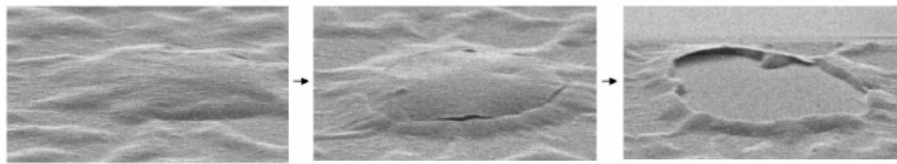


Figura 2.10: immagine SEM su un contatto ohmico realizzato, utilizzando il supporto in Si, relativa a tre punti in cui sono presenti delle strutture tipo crateri, prodotti in seguito al riscaldamento.

Lo studio morfologico della superficie dei contatti è stato fatto mediante misure con un microscopio a forza atomica (AFM, Atomic Force Microscope) per la determinazione della rugosità superficiale r ; i risultati sono presentati in fig.2.11

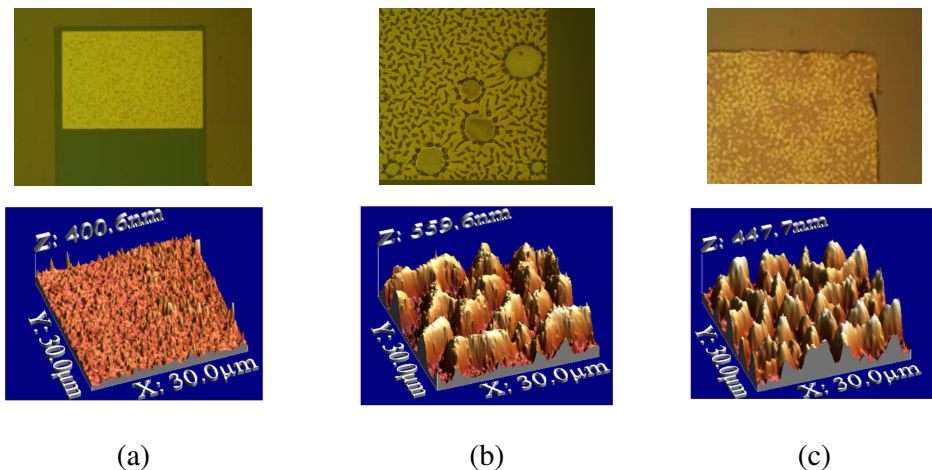


Figura 2.11: immagine e morfologia della superficie del contatto ohmico realizzati nelle condizioni: (a) con riscaldamento non rapido a 850°C. (b) con riscaldamento rapido a 850°C utilizzando il supporto in Si. (c) con riscaldamento rapido a 850°C utilizzando il supporto in grafite.

È evidente la differenza tra la morfologia dei contatti ottenuti tramite annealing rapido e non; i valori misurati per la rugosità superficiale in funzione delle condizioni di riscaldamento sono riportati in fig.2.12 i risultati delle misure AFM confermano il legame esistente tra rugosità superficiale e temperatura e velocità di annealing.

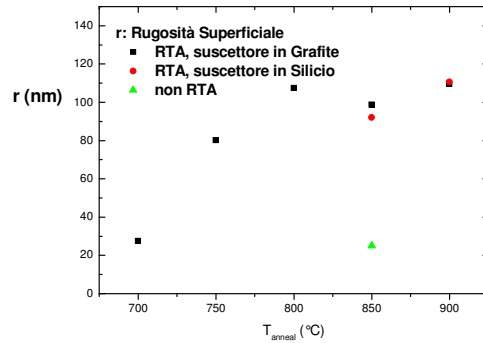


Figura 2.11: andamento della rugosità superficiale in funzione della temperatura di annealing, calcolata a partire da una misura AFM sulla superficie contatti ohmici realizzati

2.3.2 Caratteristiche elettriche dei contatti

I dispositivi realizzati sono stati analizzati elettricamente utilizzando il metodo della lunghezza di trasferimento. Dato che su ogni campione sono stati realizzate decine di dispositivi TLM, anche la resa e l'uniformità dei contatti realizzati è stata valutata. Da un'analisi preliminare si è visto subito che i contatti realizzati tramite annealing non rapido non hanno proprietà ohmiche; la misura IV relativa è riportata in fig.2.13. Data la non linearità delle curve, la determinazione delle proprietà del contatto non è stata possibile.

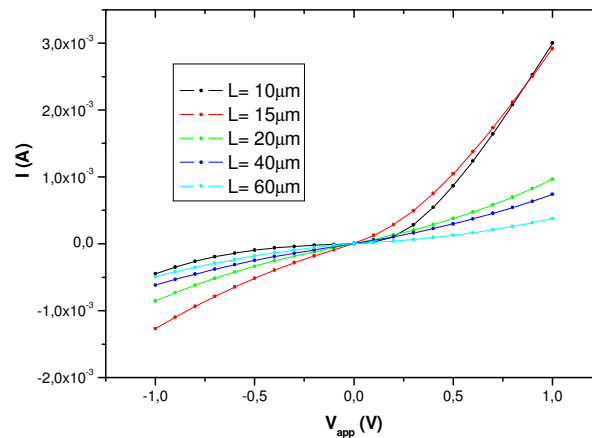


Figura 2.13: caratteristica IV misurata sui contatti ohmici di un TLM realizzato con riscaldamento non rapido.

D'altro canto, la cattiva morfologia dei contatti realizzati mediante annealing su supporto di Silicio, dovuta in particolare alla presenza dei crateri, è accompagnata da una elevata variabilità e da una scarsa riproducibilità delle proprietà dei contatti realizzati. Pertanto nella fase di ottimizzazione del processo dei contatti in funzione della temperatura si è utilizzato unicamente il supporto in grafite. In fig.2.14 sono riportate le misure IV ottenute su un dispositivo rappresentativo di ciascun campione processato alla temperatura data. Per temperature di annealing tra 750 e 850°C la corrente misurata è più elevata; il comportamento ohmico migliore si otterrà quindi in questo intervallo di temperature.

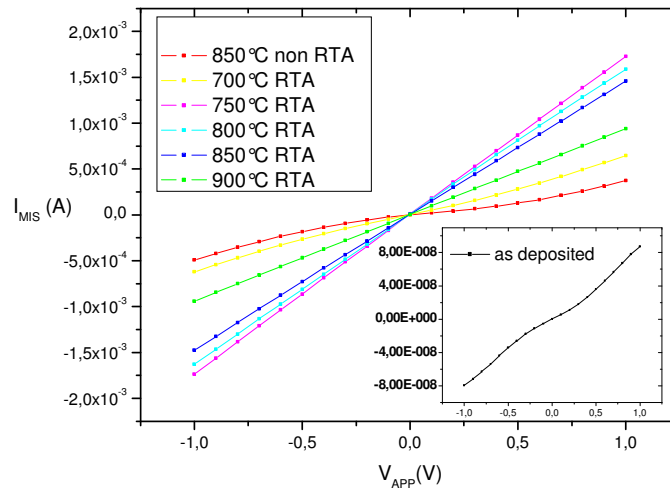


Figura 2.14: caratteristica IV misurata sui contatti distanti $L=40\text{mm}$ dei TLM realizzati utilizzando il supporto in grafite e diverse temperature di annealing.

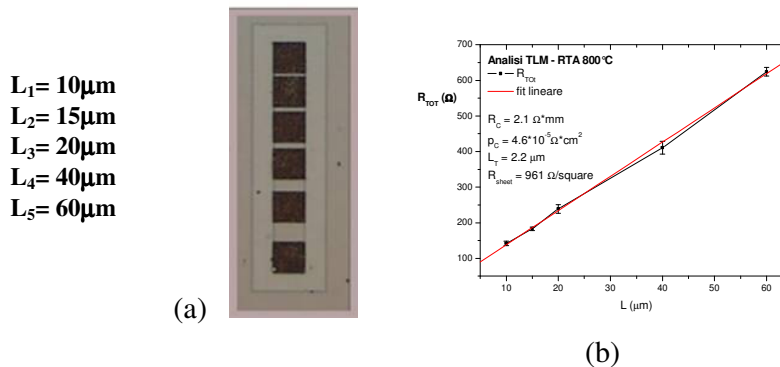


Figura 2.15: immagine e descrizione di un TLM utilizzato; (b) andamento della resistenza in funzione della distanza tra le piazzole di un TLM, da cui si costruisce il fit lineare per la determinazione delle caratteristiche dei contatti ohmici.

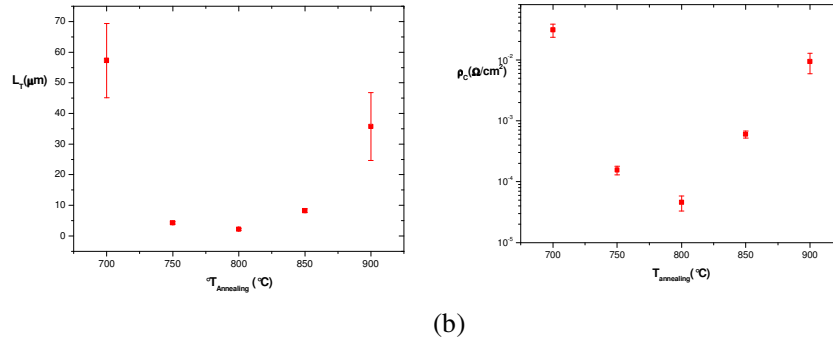


Figura 2.16: (a) andamento della lunghezza di trasferimento e (b) della resistività specifica dei contatti in funzione della temperatura di annealing

Dalle misure effettuate sulle strutture TLM sono stati ricavate la resistenza specifica e la lunghezza di trasferimento dei contatti, nonché la resistenza superficiale del materiale; i risultati sono riportati in fig.2.15 e 2.16. Dai risultati mostrati si può concludere il carattere ohmico più elevato si ha per temperature di annealing tra 750 e 850°C, sia in termini di resistenza specifica che di uniformità. Il cattivo comportamento ohmico al di sotto dei 750°C indica che la temperatura non è sufficiente a innescare l'interdiffusione; il peggioramento del comportamento a 900°C può essere causato dall'aumento dell'ossidazione durante il riscaldamento, un meccanismo che contrasta la formazione del contatto.

Dall'analisi dei campioni è stata ricavata anche la conducibilità superficiale del materiale; i risultati sono riportati in tab.2.2. I valori riportati sono piuttosto differenti tra di loro, e sono affetti da un errore statistico elevato. I valori migliori di resistenza di contatto sono accompagnati anche da una maggiore uniformità dei risultati, ad indicare che le condizioni di annealing ottimali hanno un effetto positivo anche da questo punto di vista. D'altra parte, i diversi campioni non sono stati processati contemporaneamente; un'ulteriore contributo al risultato sulla conducibilità può essere dovuto alle diverse condizioni al contorno durante la fabbricazione.

T ($^{\circ}\text{C}$)	R_{sheet} (Ω/square)	$\pm \Delta R_{\text{sheet}}$ (Ω/square)
700	943	190
750	851	27
800	961	25
850	879	44
900	732	210

Tabella 2.2: valori di resistenza superficiale del 2DEG, ottenuti attraverso il metodo TLM

I risultati ottenuti in seguito al lavoro di ottimizzazione ci hanno consentito di stabilire uno standard per la realizzazione dei contatti ohmici su eterostrutture AlGaIn/GaN; una prima verifica è stata fatta realizzando lo stesso tipo di dispositivi di test su un campione di GaN più promettente, avente substrato di SiC. Il materiale utilizzato, fornito dal laboratorio dell'Università di Lecce, è costituito da un'eterostruttura formata da uno strato barriera di AlGaIn di spessore 28 nm e concentrazione di Al pari al 28%, su uno strato di buffer-GaN di 1,5 μm . Dai test preliminari, si è visto che la temperatura ottimale per il passaggio termico rapido è di 800°C; i risultati delle misure sui TLM sono ripostati in fig.2.17. I contatti ohmici ottenuti presentano caratteristiche di buona qualità, sia in termini di omogeneità che di resistenza specifica. Dal valore ricavato per la resistenza superficiale, si vede che il gas bidimensionale è significativamente più conduttivo. Questo comportamento, che sarà analizzato dettagliatamente in seguito, è senz'altro riconducibile al tipo di substrato.

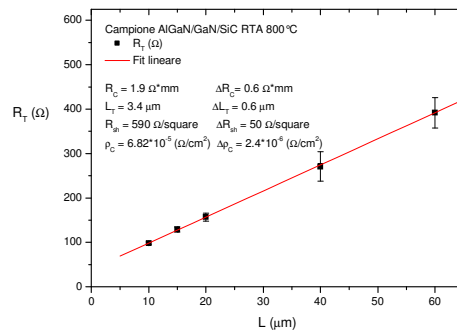


Figura 2.17: andamento della resistenza in funzione della distanza tra le piazzole di un TLM realizzato su un campione AlGaIn/GaN con substrato in SiC, e il relativo fit.

2.4 Studio delle proprietà di trasporto elettrico: effetto Hall

Per la determinazione della conducibilità del gas bidimensionale il metodo più opportuno è quello basato sull'effetto Hall classico; a tale scopo, sono state realizzate delle strutture *ad hoc* denominate appunto barre di Hall. Uno schema del dispositivo realizzato e del circuito elettrico usato per la sua caratterizzazione è riportato in fig.2.18; la barra è costituita da una regione rettangolare che contiene il 2DEG e le piazzole metalliche per i contatti elettrici.

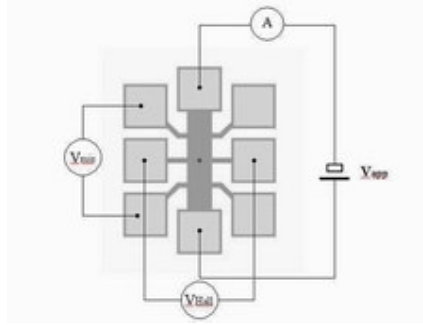


Figura 2.18: schema della barra di Hall

Il processo di fabbricazione delle barre di Hall è del tutto analogo a quello descritto per la realizzazione delle strutture di test dei contatti ohmici. Utilizzando questo tipo di geometria, mediante misure I-V in campo magnetico è possibile ricavare il comportamento elettrico del materiale; in particolare è possibile ricavare la densità dei portatori n_{2D} e la conducibilità σ in funzione della temperatura, partendo dalle espressioni delle componenti longitudinale e trasversale del tensore resistività:

$$\rho_{xx} = \frac{V_{mis} W}{I \cdot L} = \sigma^{-1}$$

$$\rho_{xy} = \frac{V_{Hall}}{I} = \frac{B}{qn_{2D}}$$

Come si vede, sia n_{2D} che σ sono ricavabili a partire da quantità direttamente misurabili; infatti:

- I : è la corrente che scorre nella barra
- V_{mis} : è la tensione longitudinale
- W, L : larghezza e lunghezza della regione ai cui capi si misura la tensione longitudinale; nelle strutture realizzate sono rispettivamente 100 e 200 μm
- V_{Hall} : è la tensione trasversale in presenza di campo magnetico

È immediato quindi ricavare la mobilità μ , da questa, il libero cammino medio:

$$\mu = \frac{\sigma}{qn_{2D}}$$

$$\lambda_m = \left(\frac{\hbar\mu}{q} \right) \sqrt{\frac{2\pi n_{2D}}{g}}$$

Per caratterizzare in modo approfondito il 2DEG occorre misurare le sue proprietà elettriche in funzione della temperatura; in questo modo è possibile risalire ai meccanismi di scattering che contribuiscono al comportamento elettrico. A tale scopo, è stato impiegato un criostato a compressione di elio gassoso, che permette di accedere all'intervallo di temperature 15-300K; in questo sistema, c'è la possibilità di accoppiare al campione un campo magnetico statico trasversale di 7 KG per le misure di effetto Hall classico.

Le caratteristiche I-V sono state fatte in continua, utilizzando piccoli segnali per studiare la risposta lineare del dispositivo; le correnti utilizzate sono dell'ordine del μA . Le misure sono state effettuate presso il Laboratorio di Fisica e Tecnologia dei Semiconduttori dell'Università di Roma3.

Grazie alla collaborazione con la SELEX-SI e al coinvolgimento dell'IFN nel progetto KORRIGAN, durante il lavoro svolto c'è stata l'opportunità di processare e successivamente caratterizzare diversi tipi di eterostrutture AlGaIn/GaN. I vari materiali si differenziano innanzitutto per il tipo di substrato (Zaffiro o SiC); inoltre, sono state studiate diverse architetture dell'eterostruttura. In particolare sono stati analizzati materiali con e senza uno strato di ricoprimento di GaN, e con eterostruttura avanzata. Infine, varia lo spessore dello strato barriera e la concentrazione di Alluminio. In fig.2.19 è illustrata schematicamente la struttura dei materiali; in tab.2.3 è riportata una descrizione dei campioni più rappresentativi analizzati. Successivamente sono riportati i risultati delle misure di conducibilità e densità del 2DEG (fig.2.20), e i valori ricavati per mobilità e libero cammino medio (fig.2.21).

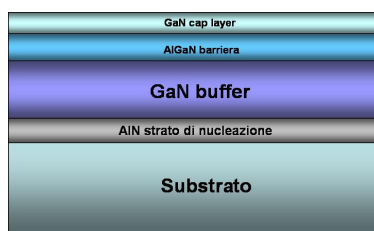


Figura 2.19: schema dell'eterostruttura AlGaIn/Gan

Campione	Substrato	AlN di nucleazione (nm)	GaN buffer (μm)	x(Al)	AlGaIn (nm)	GaN cap layer (nm)
GaN1	Zaffiro	100	1,5	30%	26	no
GaN2	Zaffiro	100	1,5	20%	20	1
GaN3	SiC	100	1,4	28%	28	no
GaN4	SiC	100	1,5	30%	26	no

Tabella 2.3: descrizione delle eterostrutture utilizzate

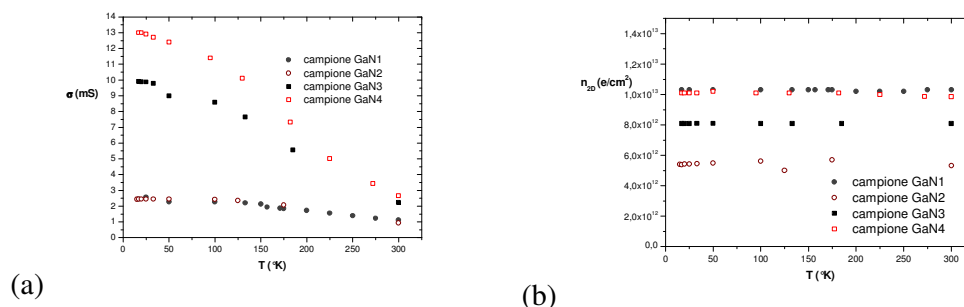


Figura 2.20: andamento della conducibilità (a) e della densità di elettroni (b) del 2DEG misurate sui campioni GaN1-GaN4

I risultati ottenuti consentono l'analisi del trasporto elettronico nel sistema, alla luce della descrizione dei diversi meccanismi che determinano la mobilità illustrati nel par.1.3. I valori misurati per la densità del 2DEG sono confrontabili con i valori tipici riscontrati sulle eterostrutture AlGaIn/GaN [15]. Il campione "GaN2" presenta una n_{2D} lievemente inferiore rispetto agli altri, probabile conseguenza della più bassa concentrazione di Al nella barriera e della presenza del cap layer; queste due caratteristiche hanno entrambe l'effetto di ridurre i campi di polarizzazione [16], quindi il trasferimento di carica. Inoltre, per tutti i campioni analizzati si ha un andamento pressoché costante in funzione della temperatura. Questo potrebbe essere una prova dell'assenza di cammini di conduzione paralleli al 2DEG, dovuti ad esempio al substrato, anche a temperatura ambiente.

Le curve di mobilità e conducibilità riportate hanno tutte il tipico andamento crescente al diminuire della temperatura, con una velocità di salita che si attenua al di sotto dei 50K. I valori di libero cammino medio calcolati, che non vanno al di sopra dei 500nm nel campione più conduttivo a bassa temperatura, confermano che il trasporto nel gas bidimensionale è di tipo diffusivo.

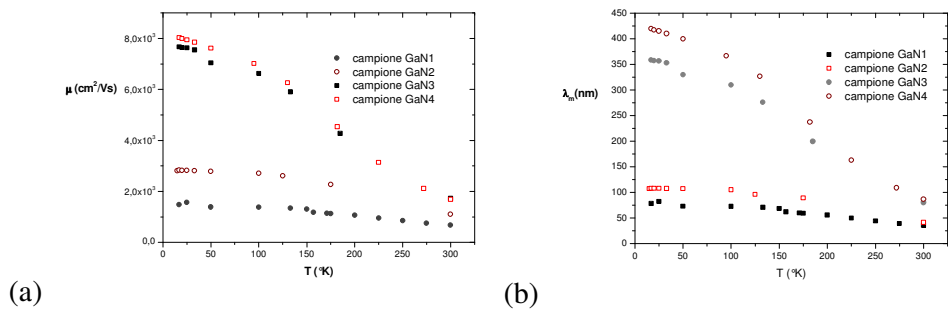


Figura 2.21: andamento della mobilità (a) e del libero cammino medio (b), ricavati a partire dalle misure riportate in fig.2.20.

La differenza più evidente nelle curve di mobilità si osserva dal confronto dei comportamenti dei campioni con substrato di Zaffiro ("GaN1" e "GaN2") con quelli con substrato di SiC ("GaN3" e "GaN4"). Entrambi i campioni cresciuti su SiC hanno mobilità molto più elevata, di circa il doppio a temperatura ambiente fino a 3-5 volte superiore a bassa temperatura.

Questo comportamento, quindi, è senz'altro riconducibile al tipo di substrato [17]. Il disaccordo reticolare tra Zaffiro e nitruro è molto più alto di quello presente all'interfaccia con il SiC, e la qualità cristallina dell'eterointerfaccia è conseguentemente peggiore. Sono quindi più elevati i contributi dello scattering da dislocazioni e da rugosità interfacciale.

Il comportamento dei due materiali con substrato di zaffiro ad alta temperatura è simile; in questa regione il contributo di scattering dominante è dovuto ai fononi ottici.

Invece, alle temperature intermedie (50-150°K) e basse (< 50°K) i due materiali si allontanano: il campione avente cap layer di GaN, e con spessore di barriera e concentrazione di Al inferiore risulta più conduttivo. Una possibile spiegazione potrebbe risiedere nella differenza strutturale; il campione “GaN2” ha un campo di polarizzazione piezoelettrico inferiore, per effetto del cap layer. Pertanto, il contributo dei fononi acustici a temperature intermedie è minore. Inoltre, le proprietà strutturali conferiscono alla densità di carica bidimensionale un valore più vicino al valore critico ($n_{cr} \sim 10^{12} \text{ e/cm}^2$), di cui si è data una descrizione nel par.1.3. Pertanto, il contributo dello scattering dovuto al disordine e alla rugosità interfacciale dovrebbero essere meno importanti [16].

Nei due campioni con substrato di SiC si osserva un comportamento molto simile nell'intero intervallo di temperature; il secondo ha proprietà conduttive lievemente migliori, come è maggiormente evidente dal confronto del libero cammino medio. D'altra parte i due materiali sono strutturalmente piuttosto simili; sono stati cresciuti nello stesso laboratorio ma in periodi diversi, con il “GaN4” più recente.

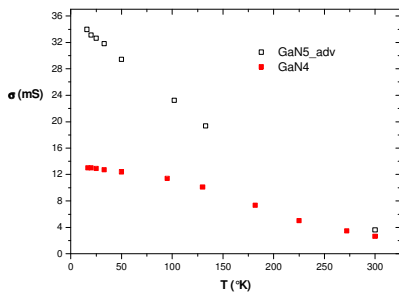
Ai materiali analizzati va aggiunto quello con eterostruttura avanzata, la cui struttura è riportata schematicamente in fig.2.22 e illustrata in tab.2.4 e.



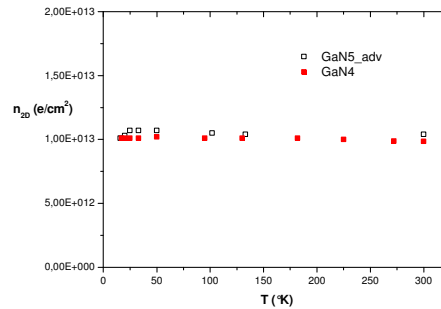
Figura 2.22: schema dell'eterostruttura “avanzata”, avente un sottile strato di AlN tra il GaN e l'AlGaIn

Campione	Substrato	AlN (nucleazione) (nm)	GaN buffer (μm)	AlN (esclusione) (nm)	x(Al)	AlGaIn (nm)	GaN cap layer (nm)
GaN5_adv	SiC	80	1,8	2	23%	23	no

Tabella 2.4: descrizione dell' eterostruttura avanzata

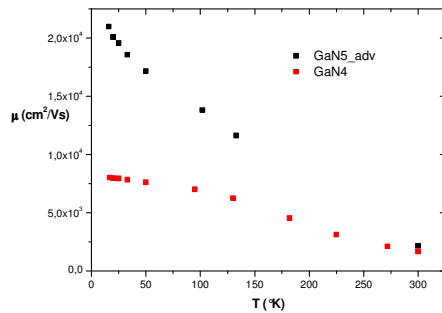


(a)

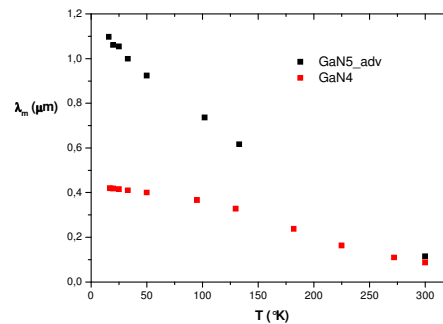


(b)

Figura 2.23: andamento della conducibilità (a) e della densità di elettroni (b) del 2DEG misurate sui campioni GaN4 (eterostruttura standard) e GaN5_adv (eterostruttura avanzata).



(a)



(b)

Figura 2.24: andamento della mobilità (a) e del libero cammino medio (b), ricavati a partire dalle misure riportate in fig.2.23.

Nelle fig.2.23 e 2.24 è riportato il confronto tra le proprietà elettriche del materiale con eterostruttura avanzata (GaN5_adv) e il più conduttivo dei campioni standard (GaN4); è evidente la differenza in termini di mobilità e conducibilità relativi alle due strutture, soprattutto a bassa temperatura. Questo comportamento è ampiamente riportato in letteratura [18], [19], [20]; l'andamento della mobilità con la temperatura è indicativo dell'abbattimento del meccanismo di scattering da disordine composizionale, per effetto dell'introduzione dello strato di esclusione.

Un altro aspetto interessante riguarda i valori trovati per il libero cammino medio nel materiale con eterostruttura avanzata a bassa temperatura. Come si vede, a 15K esso è maggiore di 1 μm ; pertanto, realizzando dispositivi di dimensioni inferiori, a partire da questo materiale è possibile studiare il trasporto elettrico in regime non più diffusivo.

I risultati ottenuti da queste misure ci hanno motivato a intraprendere questo tipo di studi, a partire da questo materiale; nel seguito verrà descritto il processo di fabbricazione.

2.5 Realizzazione di nanodispositivi elettronici

L'obiettivo della fase successiva del lavoro di tesi è la realizzazione di dispositivi basati su nanostrutture, per lo studio di effetti di fisica mesoscopica. In particolare, sono stati progettati dispositivi per lo studio del trasporto in regime balistico, come i Punti di Contatto Quantistico (QPC), o per l'investigazione di effetti di singola carica o Bloccaggio Colombiano, tipo Transistor a Singolo Elettrone (SET). Il confinamento laterale del 2DEG è stato ottenuto utilizzando la tecnica *split-gate*, nella quale attraverso la geometria del gate si ha il controllo diretto della geometria della regione attiva del dispositivo [21]. Da quanto detto, è immediato concludere che la realizzazione di elettrodi di gate di buona qualità e di dimensioni nanometriche, ha rappresentato un passaggio fondamentale in questa fase del lavoro. La tecnica più adatta a questo scopo è la litografia a fascio elettronico. Essa è stata già introdotta nella descrizione del processo di fabbricazione dei TLM e delle barre di Hall; tuttavia, è nella realizzazione degli elettrodi di gate che vengono sfruttate a pieno le sue potenzialità.

2.5.1 Litografia a fascio elettronico

La litografia a fascio elettronico rappresenta la tecnica litografica a più alta risoluzione; per via degli elevati tempi di processo essa è utilizzata prevalentemente in ambito di ricerca e sviluppo. D'altra parte, nella progressiva miniaturizzazione dei dispositivi elettronici per le applicazioni nei transistor ad alta frequenza, dove le lunghezze di gate sono sempre più piccole, essa si è rivelata lo strumento più adatto sia in termini di resa che di prestazioni. Tra le altre sue importanti applicazioni, c'è la realizzazione di maschere per litografia ottica.

Nella litografia a fascio elettronico la struttura geometrica viene trasferita su un materiale elettro-sensibile, il *resist elettronico*, attraverso un sottile fascio di elettroni incidente normalmente. Il passaggio di elettroni nel resist produce una variazione delle sue proprietà chimiche; in particolare cambia la solubilità rispetto ad un particolare agente chimico. Esso viene successivamente utilizzato per dissolvere selettivamente il resist nelle regioni esposte alla radiazione, nel caso di un resist di tono positivo, o le zone non esposte, nel caso di un resist negativo.

Quando la litografia elettronica è utilizzata per la realizzazione di elettrodi metallici, il campione viene innanzitutto ricoperto di un resist positivo. Successivamente il resist viene esposto nelle zone in cui si deve realizzare l'elettrodo. Dopo lo sviluppo, il campione presenta delle finestre in corrispondenza di queste regioni; il metallo di gate viene depositato su tutta la superficie. Infine, immergendo il campione in un solvente non selettivo, si ha la rimozione del resist e del metallo superfluo.

Questo processo è denominato *lift-off*, e costituisce un metodo di tipo additivo per l'ottenimento degli elettrodi. Esso è stato utilizzato per la formazione dei gate sui dispositivi realizzati; una descrizione schematica del processo è riportata in fig.2.25. Il sistema per la litografia elettronica presente presso i laboratori dell'IFN è un EBP 5000 della *Leica Microsystems* (fig.2.26).

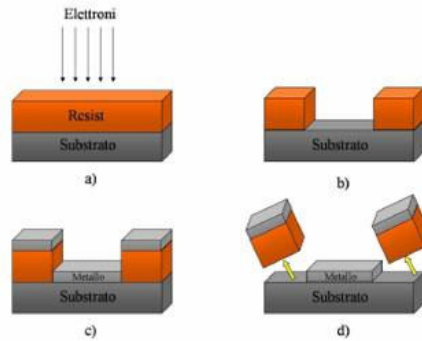
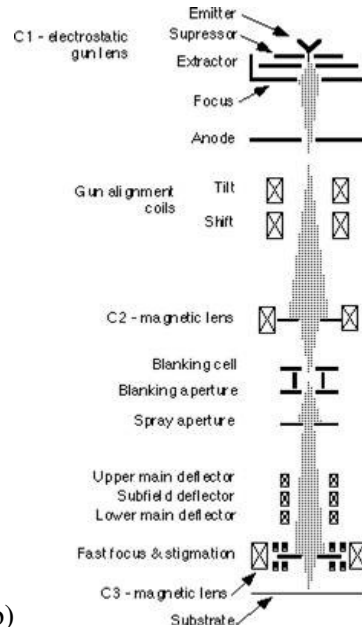


Figura 2.25: schema del processo di realizzazione di un elettrodo metallico su un substrato, mediante una tecnica additiva e l'utilizzo della litografia a fascio elettronico. (a) esposizione delle regioni da metallizzare sul resist elettronico. (b) sviluppo. (c) deposizione della metallizzazione. (d) lift-off



(a)



(b)

Figura 2.26: (a) immagine del sistema EBL presente presso la camera pulita dell'IFN. (b) schema della colonna dell'EBL

Il cannone elettronico, la sorgente del fascio, è costituito da un catodo ad emissione per effetto campo (FEG, Field Effect Gun) (fig.2.27). Esso è costituito da tre parti:

- Una punta di Tungsteno orientata lungo il piano cristallino $\langle 100 \rangle$
- Un “serbatoio” di Ossido di Zirconio
- Un filamento di Tungsteno policristallino.

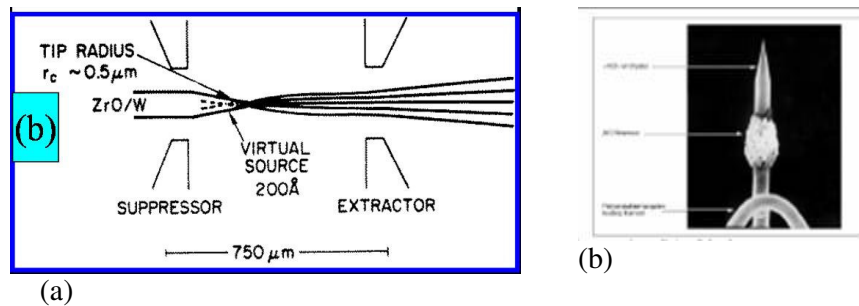


Figura 2.27: (a) schema del FEG. (b) foto SEM del filamento.

Gli elettroni vengono emessi dal filamento per effetto Schottky; grazie ad un sistema di ultra alto vuoto e a un sofisticato circuito di ottica elettronica, gli elettroni emessi vengono accelerati, collimati e focalizzati sulla superficie del campione. Il sistema di ottica dell’EBL è illustrato in fig.2.26(b). La tensione di accelerazione tra il filamento e la superficie del campione è 100 kV; il fascio emesso dal filamento ha un diametro di 8nm. Le dimensioni del fascio sulla superficie focale dipendono dalle impostazioni della colonna, come corrente utilizzata e apertura finale delle fenditure. Il diametro del fascio è comunque dell’ordine delle decine di nanometri; la risoluzione finale dipende anche da altre variabili, quali ad esempio l’effetto di prossimità.

Le lenti elettromagnetiche finali servono a focalizzare e deflettere il fascio elettronico sulla superficie del campione. La deflessione del fascio ha un limite, che definisce l’area massima scrivibile senza spostamenti dello *stage* che alloggia il campione; essa è denominata *main field*. Il main field dipende dalla risoluzione adottata, e arriva a $500 \mu\text{m}$. Gli spostamenti lungo il piano del campione sono controllati attraverso un sistema laser a interferometro, avente una precisione di 5 nm. Anche il piano di focalizzazione, perpendicolare all’asse z , viene regolato attraverso un sistema ottico interferometrico.

Il cambiamento chimico indotto dal fascio elettronico durante l’esposizione è un processo a soglia; in altre parole, per ciascun resist esiste un valore caratteristico per la quantità di carica incidente necessaria affinché esso si sviluppi (*dose di soglia*).

Pertanto, la variabile fondamentale di un processo di litografia elettronica è appunto la dose, definita come:

$$D = \frac{0.1 \cdot I_{beam}}{\psi_{BSF} \cdot B_{ss}^2} \quad [\mu C / cm^2]$$

dove:

- $I_{beam} [nA]$: corrente incidente sul campione
- $\psi_{BSF} [Hz]$: inverso del tempo in cui il fascio resta sul singolo pixel, ovvero frequenza di deflessione (500Hz-10MHz)
- $B_{ss} [nm]$: passo di esposizione; B_{ss}^2 indica l'area del singolo pixel

Un aspetto fondamentale nella litografia elettronica è il profilo di riga; esso rappresenta la forma in sezione del resist dopo lo sviluppo. Le tre diverse tipologie di profili ottenibili sono illustrate in fig.2.28. Una sezione di tipo “undercut” facilita il lift-off, pertanto questo profilo è preferibile nella fabbricazione di elettrodi di gate. Una delle caratteristiche principali della litografia a fascio elettronico è la possibilità di controllare il profilo del resist, controllando dose e tempi di sviluppo. Questa proprietà è illustrata in fig.2.29.

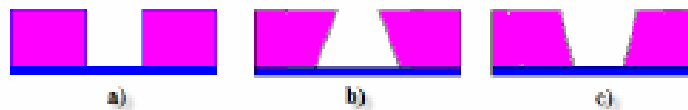


Figura 2.28: profili di riga ottenibili da una litografia.(a) verticale. (b) undercut. (c) overcut

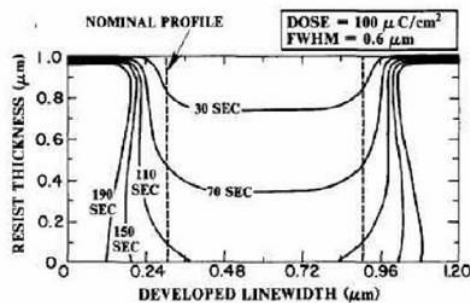


Figura 2.29: andamento della forma di riga ottenibile in funzione del tempo di sviluppo.

Nella litografia a fascio elettronico, il limite maggiore alla risoluzione è dovuto all’*effetto di prossimità*; gli elettroni incidenti, nell’attraversare il resist vengono diffusi spazialmente dalle molecole del resist (*forward scattering*). Inoltre, quando arrivano al substrato vengono diffusi indietro dalla sua superficie (*backscattering*); quindi, per effetto dello scattering, all’interno del resist la regione effettivamente attraversata dagli elettroni è maggiore di quella investita direttamente dal fascio (fig.2.30(a)).

Ciascun pixel esposto riceve un dose totale data in parte dal fascio incidente diretto, e in parte dal fascio incidente sulle regioni limitrofe e successivamente diffuso. La correzione di questo effetto prevede uno studio accurato del disegno e delle dosi; ad esempio, l'effetto di prossimità è più elevato in regioni di esposizione estese. Pertanto, all'aumentare dell'area da esporre, la dose va ridotta. L'effetto di prossimità può essere compreso meglio dall'osservazione della fig.2.30(b), in cui è illustrata la distribuzione del fascio elettronico sul campione. È utile osservare come la distribuzione degli elettroni, e quindi la prossimità, sia notevolmente ridotta all'aumentare dell'energia; pertanto, nei sistemi EBL con una tensione di accelerazione di 100 kV, l'effetto di prossimità è ridotto, e la risoluzione è più elevata.

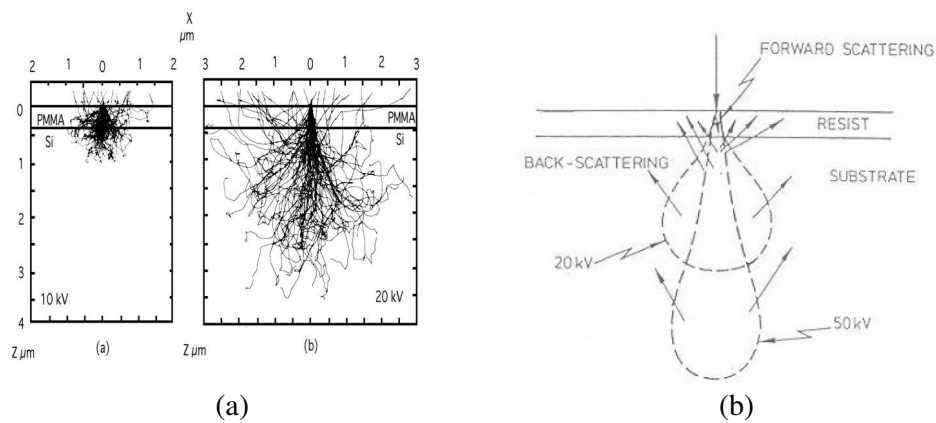


Figura 2.30: simulazione Montecarlo della traiettoria di un elettrone diffuso nel resist e nel substrato, durante una litografia a fascio elettronico per diversi valori della tensione di accelerazione del fascio. (b) schematizzazione dell'effetto di prossimità: le regioni racchiuse dalle linee tratteggiate coincidono con le regioni effettivamente esposte, per due diversi valori della tensione di accelerazione.

Un ultimo aspetto da considerare è la realizzazione di una litografia su geometrie già esistenti, ovvero la problematica dell'allineamento. Il sistema utilizzato è in grado di correggere la posizione del disegno che deve esporre rispetto a un disegno preesistente in modo molto accurato, grazie ad una procedura elettronica di riconoscimento di appositi markers di allineamento. Essi sono delle strutture da realizzare *ad-hoc* che il fascio elettronico può localizzare con una elevata precisione, e successivamente utilizzare come punti di coordinate fisse per allineare il disegno da esporre; essi devono essere quindi delle regioni di geometria "pulita" e ad alto contrasto rispetto al substrato. I marker possono essere ad esempio delle piazzole quadrate metalliche, di lato 20 μm, posti ai lati di ciascun dispositivo; in alternativa, possono essere delle cavità aventi stessa forma.

2.5.2 Processo “mix and match”

I risultati presentati nei precedenti paragrafi hanno mostrato lo sviluppo delle tecnologie di base per la realizzazione di dispositivi basati su eterostrutture AlGaIn/GaN. Per ottenere dispositivi tipo transistor a effetto di campo il passo mancante è la realizzazione dell'elettrodo di gate. L'esperienza maturata durante il lavoro parallelo sui GaN-HEMT nell'ambito del progetto KORRIGAN costituisce il punto di partenza per raggiungere questo obiettivo. A questo proposito, vale la pena fare alcune considerazioni generali:

1. sebbene i risultati dell'isolamento elettrico ottenuto mediante RIE del GaN siano ampiamente soddisfacenti su strutture tipo TLM e barre di Hall, lo stesso non si può dire per le strutture con il gate. Ciò è vero essenzialmente per due motivi: primo, il danno indotto dall'attacco è molto levato; la cattiva morfologia della superficie attaccata è dannosa in termini di aderenza della metallizzazione di gate che si sovrappone alla regione isolata. Inoltre, prove sperimentali hanno mostrato che la superficie danneggiata, sia nelle zone attaccate sia sulle pareti della regione attiva scavata, si riempie di difetti; essi possono costituire un “ponte” di conduzione tra l'elettrodo e il 2DEG, che quindi presenta delle correnti di perdita molto elevate e non funziona come gate.

2. Secondo, dal punto di vista della fabbricazione, è estremamente più conveniente avere una struttura che non presenti eccessive discontinuità morfologiche; in questo modo, la metallizzazione di gate non deve oltrepassare alcun gradino di attacco. Per ottenere l'isolamento elettrico senza rimozione del materiale è possibile effettuare un danneggiamento da impiantazione ionica; mascherando il materiale nelle regioni attive con uno strato di resist sufficiente, e bombardando la superficie con ioni carichi, si produce la rottura dei legami e il degrado del cristallo fino alla profondità di penetrazione degli ioni. Questo metodo è ampiamente utilizzato nella realizzazione dei dispositivi industriali basati sui III-V, e un sistema di impiantazione ionica è presente presso i laboratori SELEX-SI.

3. nella prima fase del lavoro è stato ultimato lo sviluppo dei processi, ed è stato raggiunto uno standard accettabile in termini di prestazioni e riproducibilità. Questi obiettivi sono stati raggiunti impiegando sempre la litografia elettronica. D'altro canto, il metodo più conveniente per la realizzazione dei dispositivi nei passaggi che richiedono bassa risoluzione spaziale è senz'altro la litografia ottica. Inoltre, nel passaggio di isolamento elettrico per impiantazione ionica lo spessore di resist deve essere sufficiente a frenare il bombardamento nella regione mascherata. Dato che esso arriva fino a una profondità di circa $3\mu\text{m}$, ed assumendo che la capacità di penetrazione sia approssimativamente la stessa sulle regioni mascherate e non, si deduce che lo spessore di resist necessario deve essere almeno dello stesso ordine di grandezza. Non esiste alcun resist elettronico ottenibile con questi spessori.

4. Per quanto riguarda la realizzazione dei contatti ohmici, non c'è alcuna controindicazione nel trasferire il processo sviluppato da litografia elettronica ad ottica.

Queste considerazioni ci hanno spinto a trasferire il processo di realizzazione di contatti ohmici e isolamento elettrico dalla litografia elettronica alla litografia ottica, anche con l'obiettivo di poter impiegare l'impiantazione ionica per ottenere l'isolamento. Una volta realizzati contatti e isole, il passaggio successivo è la realizzazione del gate, attraverso un processo EBL. Il processo sviluppato, che sarà illustrato nel seguito, è di tipo "Mix and Match": esso prevede l'impiego di diverse tecniche litografiche per la definizione delle diverse strutture che compongono i dispositivi, in funzione della risoluzione necessaria. Questo è in perfetta analogia con quanto avviene nei processi industriali su questi sistemi [22]; la compatibilità dei passaggi tra un sistema e l'altro è l'aspetto che richiede una particolare attenzione.

Il primo passo è stato quindi la realizzazione di una maschera per litografia ottica, contenente le strutture necessarie a realizzare i contatti ohmici e le isole. Per poter poi realizzare il gate mediante litografia elettronica, nella maschera relativa ai contatti ohmici sono stati inseriti i marker di allineamento per l'EBL. Essi sono quindi realizzati insieme ai metalli ohmici; va detto che ciò non rappresenta la scelta ottimale, in quanto la morfologia del contatto legato costituisce un grande svantaggio nel processo di localizzazione automatica del marker. D'altra parte, nelle strutture da realizzare l'allineamento non è molto critico, e l'introduzione di un ulteriore passaggio per la realizzazione dei soli marker sarebbe una scelta meno conveniente.

Nella maschera sono state inserite le strutture per la realizzazione di dispositivi mesoscopici, quali QPC o SET (fig.2.31). Oltre ai due contatti di Source e Drain, ci sono altri due terminali ohmici per la misura della tensione ai lati della regione occupata dal gate, utile alla determinazione della conduttanza. Nei dispositivi progettati possono essere realizzati fino a 4 gate indipendenti; utilizzando gli elettrodi come split-gate, nella regione del 2DEG si possono realizzare geometrie tali da evidenziare effetti di fisica mesoscopica.

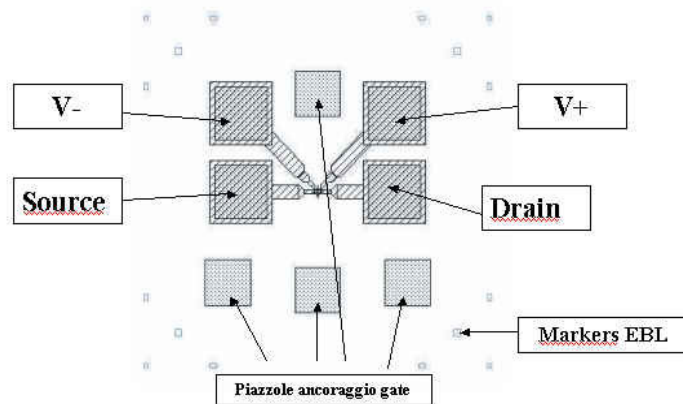


Figura 2.31: schema della struttura dei contatti e della geometria dell'isolamento utilizzate per la realizzazione di un dispositivi mesoscopici.

Un ingrandimento della struttura della regione attiva dei dispositivi mesoscopici progettati è riportata nelle fig.2.32 e 2.33. In particolare, nel QPC i due elettrodi G1 e G2 sono i due gate che costituiscono la costrizione. Il SET è formato da 4 gate; i primi tre (G1, G2 e G3) costituiscono i due QPC per la formazione delle barriere di accesso all'isola. In questa configurazione, essi hanno l'elettrodo G1 in comune. Il quarto elettrodo (GP) è il plunger gate, ovvero il gate di controllo dei livelli dell'isola. Quindi, essa si forma nella regione delimitata dalle quattro metallizzazioni (fig.2.33).

Nel seguito sarà descritto dettagliatamente il processo di fabbricazione dei dispositivi; in particolare, sarà presentata la realizzazione dei gate nanometrici sui dispositivi mesoscopici.

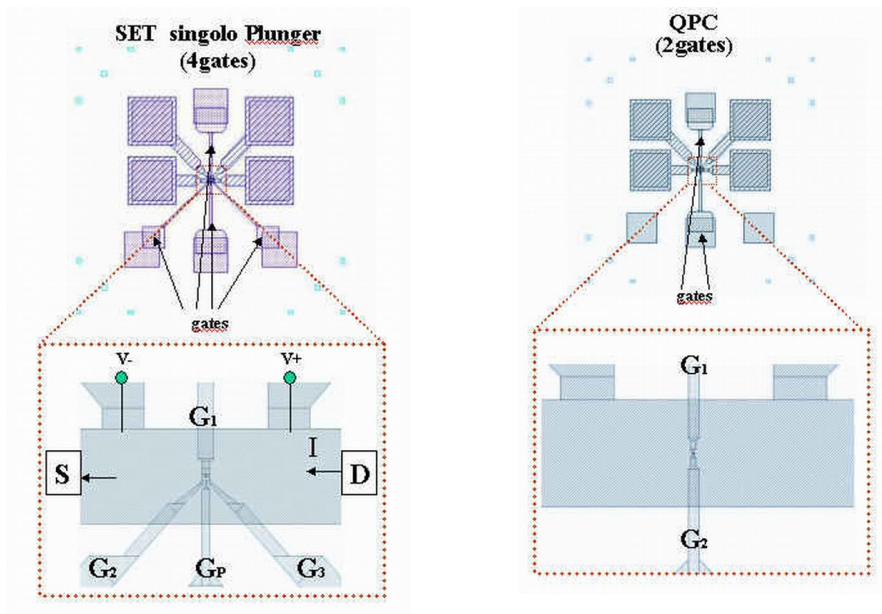


Figura 2.32: regione attiva dei nanodispositivi realizzati mediante split-gate. A destra è raffigurato un SET con 4 gate, a sinistra un QPC realizzato a partire da una costrizione costituita da 2 gate affiancati.

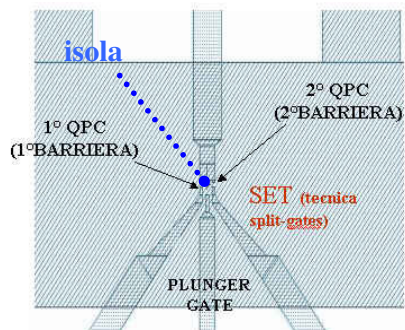


Figura 2.33: zoom della regione attiva di un SET realizzato con gli split-gate

2.5.3 Realizzazione dei contatti ohmici e isolamento elettrico

I dispositivi sono stati realizzati a partire dal materiale avente eterostruttura avanzata. Sono stati processati due campioni in parallelo, provenienti entrambi dallo stesso wafer. La realizzazione dei dispositivi prevede inizialmente la realizzazione dei contatti ohmici e dei marker di allineamento EBL; essi sono stati definiti mediante litografia ottica a contatto, utilizzando la maschera realizzata e il sistema presente presso i laboratori dell'IFN: un Mask Aligner "MA 150" della Karl Suss, avente sorgente di lunghezza d'onda 365nm (i-line) e potenza 350W. In seguito, i metalli ohmici sono stati evaporati secondo lo schema Ti(20nm)/Al(100nm)/Ni(45nm)/Au(55nm), e legati tramite annealing RTA a 800°C per 60s. Il passaggio successivo è la passivazione, per proteggere la superficie dell'eterostruttura durante la fase successiva del processo; essa è stata ottenuta depositando uno strato di 70nm di Nitruro di Silicio tramite PECVD. In seguito sono state definite le isole, mediante litografia a contatto; in questo passaggio è stato utilizzato un resist di spessore 6,4µm, necessario a mascherare la regione attiva durante l'impianto. L'isolamento elettrico è stato fatto impiantando ioni di Fluoro accelerato a 200 KeV. Infine, i contatti ohmici sono stati "ripresi" aprendo delle finestre (*via-holes*) inscritte nella regione di contatto; le *via-holes* sono state ottenute tramite litografia ottica seguita dall' attacco del Nitruro (fig.2.34).

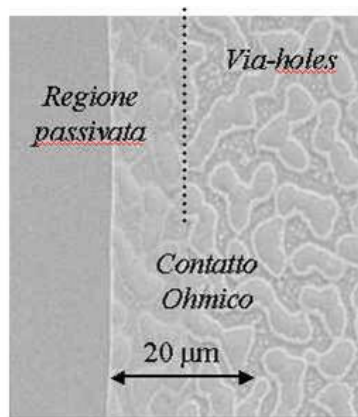


Figura 2.34: immagine SEM di un dispositivo realizzato, nella regione delle "via-holes".

Nel seguito, sarà descritta la realizzazione degli elettrodi di gate; il primo dei due campioni, in cui il SiN di passivazione è stato utilizzato come isolante di gate, ha un'architettura di tipo "MIS" (Metallo Isolante Semiconduttore). Sul secondo, i gate realizzati sono di tipo Schottky, e il nitruro di passivazione è stato rimosso prima della deposizione del metallo di gate.

2.5.4 Realizzazione dei dispositivi con gate “MIS”

La realizzazione dei gate con questa architettura prevede la definizione degli elettrodi tramite litografia elettronica, seguita da evaporazione dei metalli di gate e lift-off. Dopo uno studio iniziale delle dosi da utilizzare per ottenere le geometrie progettate, sono stati realizzati i diversi dispositivi. In fig.2.35, sono riportate le foto SEM realizzate durante la fase di messa a punto del processo. Dallo studio SEM sulle strutture realizzate (fig.2.36), si è visto che le geometrie ottenute per le nanostrutture sono compatibili con gli obiettivi posti. Su questo primo campione sono stati realizzati SET aventi una geometria con singolo plunger, che offre il vantaggio di poter controllare indipendentemente le tensioni applicate su ciascuno dei quattro elettrodi. In fig.2.37 e 2.38 sono riportate le foto SEM di alcuni dispositivi rappresentativi finiti.

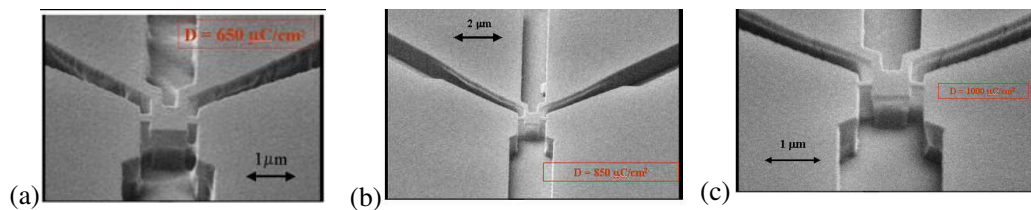


Figura 2.35: immagini SEM delle strutture realizzate durante la fase di ottimizzazione della dose di esposizione, per uno strato di circa 750nm di resist elettronico PMMA. (a) $D=650\mu\text{C}/\text{cm}^2$. (b) $D=850\mu\text{C}/\text{cm}^2$. (c) $D=1000\mu\text{C}/\text{cm}^2$.

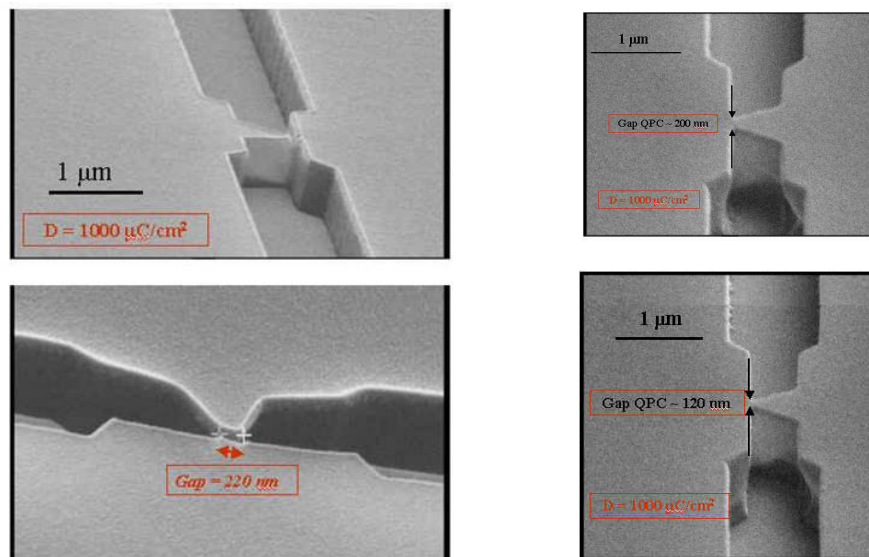


Figura 2.36: immagini SEM dell'esposizione delle costrizioni alla dose ottimale.

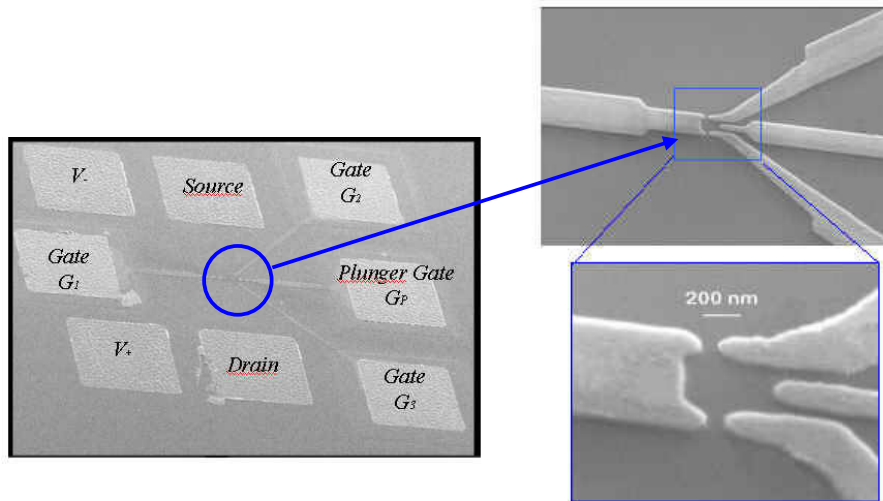


Figura 2.37: Immagini SEM di un SET realizzato

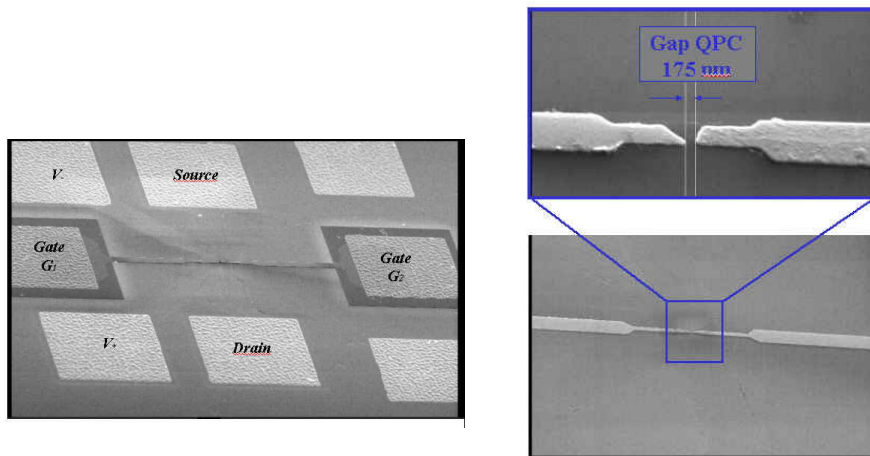


Figura 2.38: Immagini SEM di un QPC realizzato

2.5.5 Realizzazione dei dispositivi con gate Schottky

La realizzazione del gate di tipo Schottky prevede prima la definizione litografica dell'elettrodo di gate e la rimozione del nitruro di passivazione dalla regione esposta; in seguito, si realizza la deposizione del metallo di gate seguita da lift-off. L'aspetto più critico di questo processo si è rivelato l'attacco del SiN; per non degradare la risoluzione delle nanostrutture l'attacco deve essere anisotropo, quindi va utilizzata una tecnica di "dry-etching". Inoltre, la superficie dell'eterostruttura non deve essere influenzata o contaminata dall'attacco. Il rischio maggiore è rappresentato dal danno indotto e dalla formazione di prodotti della reazione durante l'attacco. Questo rischio si evita in parte utilizzando una miscela di CF_4 e O_2 : il primo è il gas reattivo per la rimozione del materiale, il secondo favorisce la rimozione dei prodotti della reazione quali, ad esempio, composti polimerici.

Un altro aspetto importante è la selettività dell'attacco rispetto al resist elettronico: la presenza dell'ossigeno nell'attacco produce una significativa riduzione nello spessore del resist, necessario al buon esito del lift-off. Per questi motivi, è stato necessario uno studio dettagliato di ciascun passaggio del processo; nelle fig.2.39 e 2.40, sono riportate le immagini SEM relative alle due fasi: esposizione e prove di attacco del Nitruro.

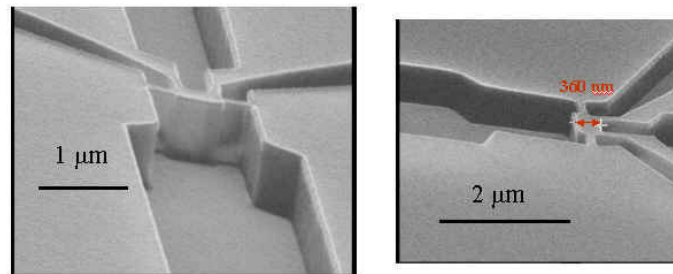


Figura 2.39: immagini SEM dell'esposizione di un SET con 4 gate alla dose ottimale.

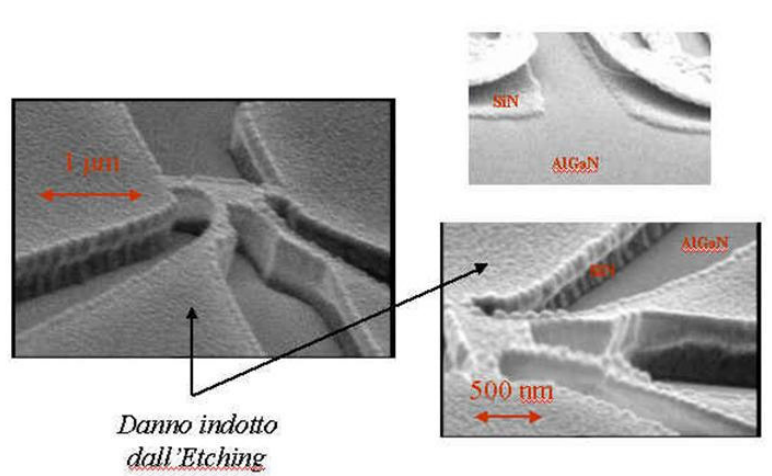


Figura 2.40: immagini SEM relative alle prove di attacco del SiN su strutture tipo SET realizzate tramite EBL, per la rimozione dello strato isolante di passivazione e la realizzazione di gate Schottky.

Su questo campione sono stati realizzati SET aventi due tipi di geometria: singolo e doppio plunger (fig.2.41). Quest'ultima permette di ottenere una distribuzione di potenziale maggiormente simmetrica, per favorirne l'adiabaticità. In fig.2.42 sono riportate alcune immagini SEM relative alle prove di esposizione di questo tipo di geometria.

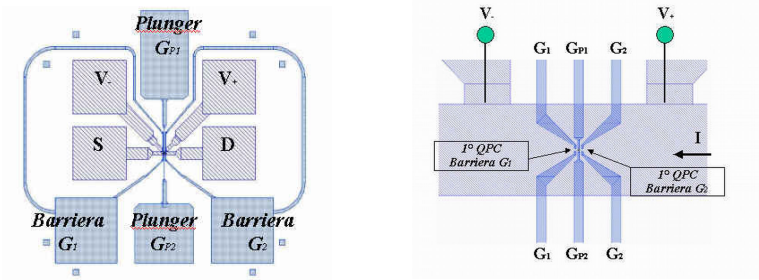


Figura 2.41: illustrazione della struttura di un SET progettato con doppio plunger gate; a destra è riportato un'ingrandimento della regione attiva.

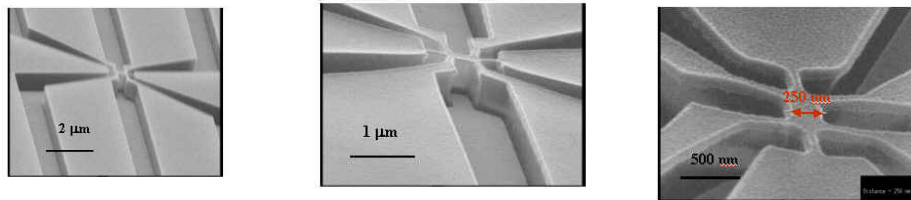


Figura 2.42: immagini SEM relative alle prove di esposizione dei gate di un SET con doppio plunger gate.

Le condizioni trovate sono state utilizzate per la realizzazione dei gate Schottky sui dispositivi del secondo campione; in fig.2.42 e 2.43 sono riportate le foto SEM di alcuni dei dispositivi realizzati.

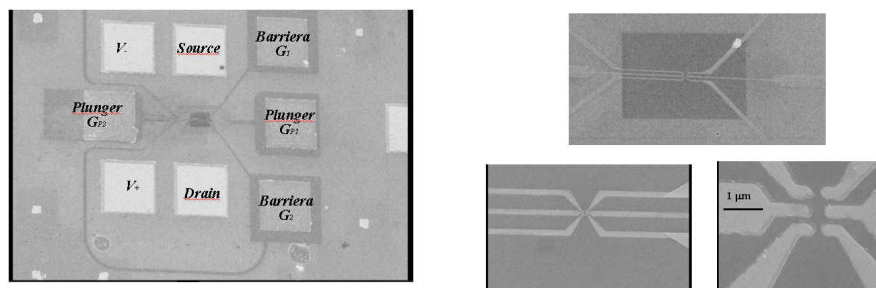


Figura 2.43: immagini SEM dei dispositivi SET realizzati con gate Schottky e doppio plunger.

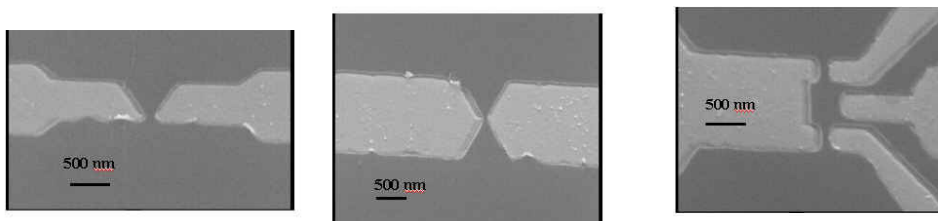


Figura 2.44: immagini SEM delle costrizioni dei dispositivi QPC e SET con singolo plunger realizzati con gate Schottky.

Bibliografia Capitolo 2

- [1] S.M.Sze, *“Semiconductor Devices Physics and Technology”*, Ed. J. Wiley and Sons 1985
- [2] J. Hong, J. W. Lee, C. B. Vartuli, C. R. Abernathy, J. D. MacKenzie, S. M. Donovan, S. J. Pearton, J. C. Zolper, *“Rapid thermal processing of III-nitrides”*, J.Vac. Sci Technol. A 15, 797 (1997)
- [3] Jong Kyu Kim, Ho Won Jang, Jong-Lam Lee, *“Mechanism for Ohmic contact formation of Ti on n-type GaN investigated using synchrotron radiation photoemission spectroscopy”*, J. Appl. Phys **91**, 9214 (2002)
- [4] B.Van Daele, G. Van Tendeloo, W. Ruythooren, J. Derluyn, M. R. Leys, M. Germain, *“The role of Al on Ohmic contact formation on n-type GaN and AlGaN/GaN”*, Appl. Phys. Lett. **87** 061905 (2005)
- [5] F.M. Mohammed, L. Wang, I. Adesida, E. Piner, *“The role of barrier layer on Ohmic performance of Ti/Al-based contact metallizations on AlGaIn/GaN heterostructures”*, J. Appl. Phys **100** 023708 (2006)
- [6] W. Shockley, *“Research and investigation of inverse epitaxial UHF power transistors”*, Report No. AI-TOR-64-207, Air Force Atomic Laboratory, Wright-Patterson Air Force Base, Ohio, September 1964.
- [7] G.K.Reeves, H.B. Harrison, *“Obtaining the specific contact resistance from transmission line model measurements”*, IEEE Electron Device Lett. **3**, 111 (1982)
- [8] H.H.Berger, *“Models for contacts to planar devices”*, Solid State Electronics **15**, 145(1972)
- [9] S.J.Pearnton, R. Caruso, *“Rapid thermal annealing of GaAs in a graphite susceptor-comaprison with proximity annealing”*, J. Appl. Phys **66** 663 (1989)
- [10] S.J.Pearnton, *“A Review of Dry Etching of GaN and Related Materials”*, J. Nitride Semicond. Res. **5**, 11 (2000)
- [11] S.J.Pearnton, J. C. Zolper, R. J. Shul, F. Ren, *“GaN: processing, defects, and devices”*, Applied Physics Review, J. Appl. Phys **86** 1 (1999)
- [12] D.Buttari, A. Chini, G. Meneghesso, E. Zanoni, P. Chavarkar, R. Coffie, N.Q. Zhang, S. Heikinan, L. Shen, H. Xing, C. Zheng, U.K. Mishra, *“Systematic characterization of Cl₂ reactive ion etching for gate recessing in AlGaIn/GaN HEMTs”*, IEEE Electron Device Lett. **23**, 118 (2002)
- [13] D. Buttari, A. Chini, G. Meneghesso, E. Zanoni, B. Moran, S. Heikman, N.Q. Zhang, L. Shen, R. Coffie, S.P. DenBaars, U.K. Mishra, *“Systematic characterization of Cl₂ reactive ion etching for improved ohmics in AlGaIn/GaN HEMTs”*, IEEE Electron Device Lett. **23**, 76 (2002)
- [14] D. Buttari, A. Chini, T. Palacios, R. Coffie, L. Shen, H. Xing, S. Heikman, L. McCarthy, A. Chakraborty, S. Keller, U. K. Mishra, *“Origin of etch delay time in Cl₂ dry etching of AlGaIn/GaN structures”*, Appl. Phys. Lett. **83** 4779 (2003)

- [15] L. K. Li, W. I. Wang, S. Syed, D. Simonian, and H. L. Stormer, “*High electron mobility AlGaN/GaN heterostructures grown on sapphire substrates by molecular-beam epitaxy*”, Appl. Phys. Lett. **76** 742 (2000)
- [16] D. Jena, Y. Smorchkova, C. Elsass, A. C. Gossard, U. K. Mishra, “*Electron transport and intrinsic mobility limits in two-dimensional electron gases of III- V nitride heterostructures*”, J. Phys. Condens. Matter **1**, 0103461 (2001)
- [17] R. Gaska, J. W. Yang, A. Osinsky, Q. Chen, M. Asif Khan, A. O. Orlov, G. L. Snider, M. S. Shur, “*Electron transport in AlGaN–GaN heterostructures grown on 6H–SiC substrates*”, Appl. Phys. Lett. **72** 707 (1998)
- [18] M. Miyoshi, T. Egawa, H. Ishikawa, K. Asai, T. Shibata, Tanaka, O. Oda, “*Nanostructural characterization and two-dimensional electron-gas properties in high-mobility AlGaN/AlN/GaN heterostructures grown on epitaxial AlN/sapphire templates*”, J. Appl. Phys. **98**, 063713 (2005)
- [19] P. Smorchkova, L. Chen, T. Mates, L. Shen, S. Heikman, B. Moran, S. Keller, A. P. DeenBaars, J. S. Speck, U. K. Mishra, “*AlN/GaN and (Al, Ga)N/AlN/GaN two-dimensional electron gas structures grown by plasma assisted molecular-beam epitaxy*”, J. Appl. Phys. **90**, 5196 (2001)
- [20] S. Elhamri, W. C. Mitchell, W. D. Mitchell, G. R. Landis, R. Berney, A. Saxler, “*Study of the effects of an AlN interlayer on the transport properties of AlGaN/AlN/GaN heterostructures grown on SiC*”, Appl. Phys. Lett. **90**, 042112 (2007)
- [21] David K. Ferry e Stephen M. Goodnick, “*Transport in Nanostructures*”, Cambridge University Press, 1997
- [22] P. Romanini, M. Peroni, C. Lanzieri, A. Cetronio, M. Calori, A. Passaseo, B. Poti, A. Chini, L. Mariucci, A. Di Gaspare, V. Teppati, V. Camarchia, “*Very High Performance GaN HEMT devices by Optimized Buffer and Field Plate Technology*”, Proceeding of The 1st European Microwave Integrated Circuits Conference, 2006. 10-13 Sept. 2006 Page(s): 61 - 64

Capitolo 3

I transistor a elevata mobilità basati su Nitruro di Gallio

Nello sviluppo sempre crescente dell'elettronica nel campo delle alte frequenze e delle alte potenze necessarie alle infrastrutture per le comunicazioni *wireless*, quali satelliti, telefoni di ultima generazione etc., i dispositivi basati sui materiali III-nitruri si sono rivelati i candidati più promettenti. Questo aspetto è stato già messo in luce all'inizio del secondo capitolo, insieme alle motivazioni del lavoro di ricerca svolto sui transistor ad elevata mobilità basati su nitruro di gallio (GaN-HEMT). In questo capitolo saranno illustrati nel dettaglio i risultati dello sviluppo dei GaN-HEMT, svolto presso i laboratori dell'IFN e in stretta collaborazione con i laboratori "GaAs Foundry" della SELEX-SI, nell'ambito del progetto europeo KORRIGAN.

Nel primo paragrafo sarà brevemente illustrato il funzionamento del transistor, e sarà dato un quadro complessivo dello stato dell'arte dei GaN-HEMT. Successivamente verrà descritto il processo di fabbricazione sviluppato, con particolare attenzione alla fase di realizzazione degli elettrodi di gate. Nell'ultimo paragrafo saranno presentati i risultati sperimentali relativi alle caratteristiche elettriche dei transistor realizzati, e saranno illustrati gli sviluppi futuri di questa parte del lavoro.

3.1. Principi generali e stato dell'arte dei GaN-HEMT

3.1.1 Struttura e funzionamento di un GaN-HEMT

Gli HEMT costituiscono l'ultima evoluzione dei transistor a effetto campo [1]; la loro caratteristica peculiare è lo sfruttamento delle elevate qualità di trasporto del 2DEG che si forma alla giunzione tra i vari strati che compongono un'eterostruttura. La struttura di un GaN-HEMT è riportata schematicamente in fig.3.1, insieme a una schematizzazione del diagramma a bande lungo l'asse perpendicolare al 2DEG in corrispondenza dell'elettrodo di gate. Il gas bidimensionale, che si forma per trasferimento di carica all'interfaccia tra GaN e AlGaIn [2], costituisce la regione di canale del dispositivo. Esso viene connesso elettricamente con l'esterno tramite i contatti ohmici di Source e Drain. Attraverso il terzo terminale, l'elettrodo di Gate, viene modulata la corrente passante nel canale per effetto campo. Esso infatti viene scelto in modo da formare una barriera Schottky con il semiconduttore; la superficie dell'eterostruttura è ricoperta da uno strato isolante di passivazione.

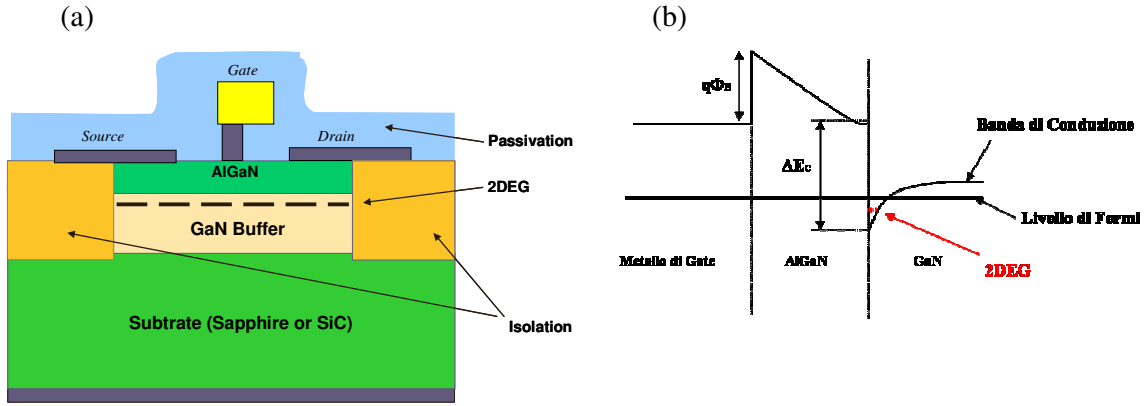


Figura 3.1: (a) schematizzazione di un GaN-HEMT; (b) diagramma a bande schematico dell'eterostruttura in corrispondenza del gate

I GaN-HEMT sono dispositivi di tipo “*enhancement mode*”, ovvero si trovano in conduzione senza nessuna tensione applicata al gate. La tensione necessaria a svuotare completamente il 2DEG, denominata tensione di soglia (V_{TH}) è data da:

$$V_{TH} = \phi_{Bi} - \delta E_C - \phi_B - V_{dep}$$

dove Φ_{Bi} è il potenziale “built-in”, δE_C è la discontinuità tra la banda presente all'eterogiunzione, Φ_B è l'altezza della barriera Schottky e V_{dep} è il potenziale necessario a contrastare la carica fissa schermante nello strato barriera di AlGaN, dovuta alle cariche indotte per effetto piezoelettrico e alle impurezze ionizzate:

$$V_{dep} = \frac{qN_{AlGaN}d^2}{2\epsilon}$$

dove N_{AlGaN} , d , ed ϵ sono rispettivamente la carica fissa, lo spessore, e la costante dielettrica dell'AlGaN.

Per illustrare il funzionamento elettrico del dispositivo, si può applicare il cosiddetto “Charge Control Model” [1]; esso permette di ottenere in modo semplice e diretto le equazioni che descrivono il comportamento del transistor. Senza entrare nel dettaglio, le caratteristiche tensione corrente si ricavano a partire dalla concentrazione dei portatori; lungo il canale essa è data da:

$$qn_s(x) = \frac{\epsilon}{d} (V_{gs} - V_{TH} - V(x)) = C_0 (V_{gs} - V_{TH} - V(x))$$

dove C_0 è la capacità gate-canale, V_{gs} : tensione gate-source e $V(x)$ è il potenziale nel punto di coordinata x del canale. Assumendo che la velocità dei portatori in funzione del campo elettrico locale sia descritta dall'equazione:

$$v(E) = \frac{\mu_0 E}{1 + E/E_c}; \quad E_c = \frac{v_{sat}}{\mu_0}$$

dove μ_0 è la mobilità a basso campo elettrico, v_{sat} è la velocità di saturazione dei portatori, ed E_c è il campo elettrico critico.

La corrente lungo il canale risulta:

$$I_{ds}(x) = \frac{\beta_0 (V_{gs} - V_{TH} - V) \frac{dV}{dx}}{1 + \frac{1}{E_c} \frac{dV}{dx}}; \quad \beta_0 = \frac{W}{L_g} \mu_0 C_0$$

dove W è la larghezza e L_g la lunghezza del gate.

Integrando l'equazione precedente lungo tutto il canale ($x = 0 \div L_g$) si ottiene che la corrente totale che scorre tra source e drain è data dalla relazione:

$$I_{ds} \left(1 + \frac{V_{ds}}{V_c} \right) = \beta_0 \left(V_g V_{ds} - \frac{V_{ds}^2}{2} \right)$$

dove $V_g = (V_{gs} - V_{TH})$, e $V_c = L_g E_c$.

Per tensioni di drain elevate, si verifica la saturazione della corrente. Il valore della corrente di saturazione dipende da qual è il meccanismo fisico che determina la saturazione: l'elevato campo elettrico o il pinch-off del canale dovuto al potenziale applicato. La relazione di dispersione $v(E)$ per il GaN è riportata in fig.3.2 [3]; come è noto, la velocità di saturazione dei portatori nel GaN è molto elevata, maggiore di 10^7 cm/s. Pertanto, si potrebbe concludere che la corrente di saturazione sia dovuta alla saturazione della velocità. Tuttavia, è stato dimostrato che il contributo dei fononi in condizione lontane dall'equilibrio (altri campi elettrici) è significativo, e la velocità dei portatori è leggermente ridotta [4].

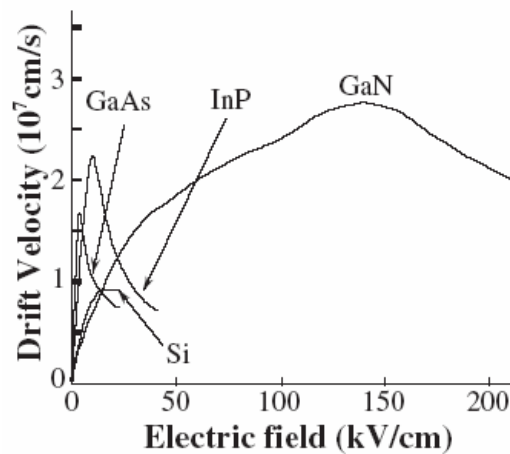


Figura 3.2: andamento della velocità di drift in funzione del campo elettrico per diversi semiconduttori. La pendenza dell'andamento da la mobilità del materiale a bassi campi elettrici; come si vede, il GaAs e l'InP hanno la mobilità più elevata, mentre il GaN ha la velocità dei portatori più alta ad elevati campi elettrici [3].

L'espressione per I_{Dsat} , qui non riportata, si può ricavare imponendo $dI_{ds}/dV_{ds} = 0$, nel caso di saturazione della velocità dei portatori; alternatively, con $V_{sat} \ll V_c$, essa è semplicemente data imponendo $V_{ds} = V_{sat} = V_{gs} - V_{TH}$.

Un tipico esempio di caratteristiche corrente-tensione è mostrato in fig.3.3.

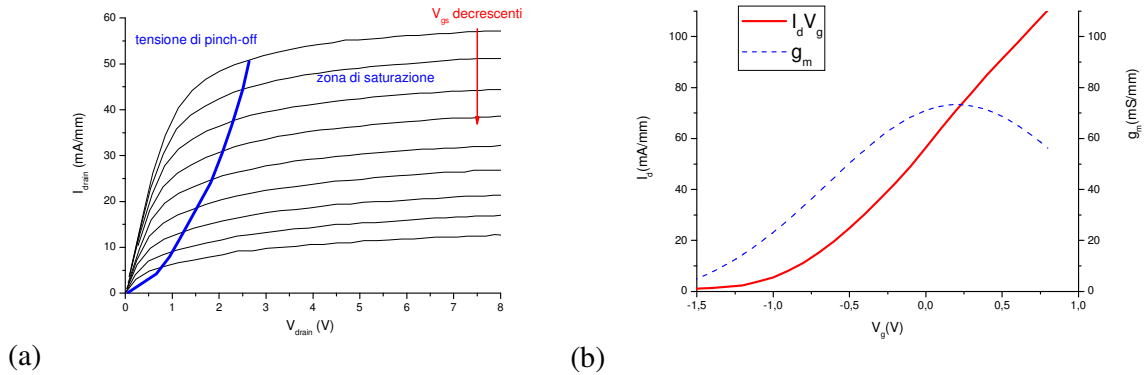


Figura 3.3: caratteristiche DC di un HEMT; (a) curve di uscita I_D - V_{DS} a vari V_G . (b) curva di trasferimento I_D - V_G a V_D fisso (linea continua rossa) e transconduttanza (linea blu tratteggiata)

Per le applicazioni ad alta frequenza dei GaN-HEMT la frequenza di taglio f_T rappresenta una delle figure di merito fondamentali. Si può dimostrare che essa è determinata dalla relazione:

$$f_T = \frac{1}{2\pi\tau} \approx \frac{g_m}{C_g} \approx \frac{v_{sat}}{2\pi L_g}$$

dove τ è il tempo di transito dei portatori nel canale, g_m è la transconduttanza del dispositivo, C_g è la capacità totale di gate, e v_{sat} è la velocità dei portatori in condizioni di saturazione. Per ottenere frequenze di taglio elevate, è quindi necessario ridurre la lunghezza di canale. Tuttavia, la riduzione di L_g è accompagnata dall'aumento della resistenza dell'elettrodo; infatti, nelle applicazioni dei FET nelle microonde, per poter amplificare adeguatamente il segnale e per poter erogare alte potenze in regime RF, i gate sono realizzati con "periferie" molto estese, che vanno da $100\mu\text{m}$ fino a diversi millimetri. Queste sono ottenute realizzando un gate a molte dita ("Fingered Gate"), la cui larghezza W^{finger} è dell'ordine di 10 - $100\mu\text{m}$; il dispositivo, avente la caratteristica forma a "pettine" è illustrato in fig.3.4. In questa geometria la larghezza di gate può essere anche 1000 volte la sua lunghezza, e la resistenza di gate può divenire rilevante. Finché il dispositivo opera in continua la corrente di gate sarà trascurabile, e non ci sarà nessuna caduta di tensione lungo l'elettrodo. Al contrario, nelle applicazioni in frequenza una corrente dipendente dal tempo scorrerà nel terminale (ed eventualmente entrerà nel canale attraverso la capacità di gate), e la resistenza serie del gate produrrà una caduta di tensione lungo l'elettrodo che influirà negativamente sul funzionamento del dispositivo.

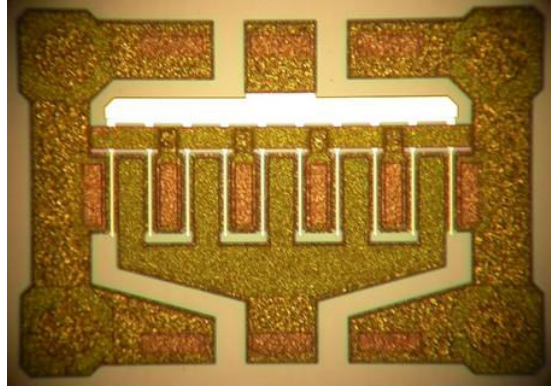


Figura 3.4: immagine al microscopio di un dispositivo con struttura dei gate “multifinger”, per le applicazioni ad alta potenza

Per questo motivo, è stata ideata una particolare geometria di gate a forma di “T” o di “I” [5], come quella illustrata in fig.3.1. La base della T poggia sul canale e definisce la lunghezza di gate; la testa, avendo una sezione maggiore, garantisce una minore resistenza serie. Ovviamente la presenza della testa contribuirà ad aumentare le capacità di accoppiamento (parassite) tra il gate ed il resto del dispositivo, ma nel complesso si ottiene un notevole miglioramento nelle prestazioni ad alta frequenza. La realizzazione dei “T-Gate” prevede l’utilizzo della litografia a fascio elettronico; utilizzando un doppio o triplo strato composto da resist elettronici aventi dose di soglia differenti, è infatti possibile ottenere il profilo a sezione variabile voluto, semplicemente variando la dose tra la zona della testa e quella del piede. La realizzazione dei T-gate è illustrata in fig.3.5; le immagini SEM relative alle due fasi di realizzazione dei T-gate, esposizione e metallizzazione, sono riportate in fig.3.6.

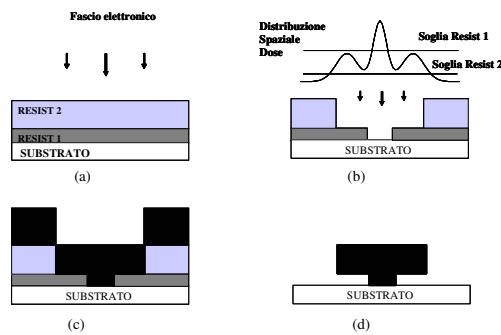


Figura 3.5: illustrazione della realizzazione di un T-gate mediante EBL (a) materiale preparato per l’esposizione con un doppio strato di resist: il resist 1 ha una dose di soglia più alta del resist 2.(b) distribuzione spaziale della dose; la regione centrale (piede) è esposta con una dose maggiore della soglia del resist 1, mentre la regione laterale (testa) è esposta con una dose uguale alla soglia del resist 2, quindi minore della soglia del resist 1. (c) evaporazione del metallo di gate (d) lift-off e ottenimento del profilo a T.

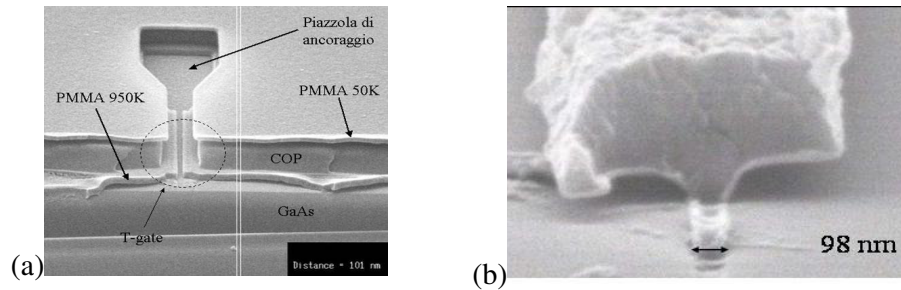


Figura 3.6: (a) immagini SEM del profilo ottenuto da un triplo strato composto dai resist indicati. Il terzo strato (PMMA50K) ha una dose di soglia intermedia tra i due, pertanto la larghezza di riga aperta dopo lo sviluppo è minore della dimensione della testa; il profilo ottenuto è utile a facilitare il lift-off. (b) immagine SEM del T-gate, dopo evaporazione e lift-off.

I T-gate sono divenuti ormai un punto fermo nella progettazione di questa classe di dispositivi, ma rimane ancora aperto il problema degli alti costi di fabbricazione, dovuti all'impiego di tecniche di litografia elettronica indispensabili per la loro realizzazione. La realizzazione di gate a sezione variabile è stata estesa e ulteriormente sviluppata anche sui GaN-HEMT; maggiori dettagli saranno dati nel seguito.

3.1.2 Stato dell'arte dei GaN-HEMT

Le straordinarie proprietà delle eterostrutture basate su AlGaN/GaN hanno consentito il rapido raggiungimento di prestazioni eccellenti per i dispositivi elettronici basati su di esse; attualmente, sono correntemente riportati GaN-HEMT caratterizzati da frequenze di taglio superiori a 30GHz, e valori della potenza di uscita dell'ordine di diversi W/mm [6] [7].

Tuttavia, data la scarsa maturità tecnologica di questo sistema se paragonata con quella relativa ai molto più studiati sistemi basati su GaAs, sono ancora diverse le limitazioni alle prestazioni ottenibili, riconducibili sia alle proprietà intrinseche del materiale cresciuto, sia al processo di fabbricazione. In particolare, la presenza di trappole superficiali o nel substrato influenza negativamente la risposta dinamica della corrente di drain, quando il dispositivo opera ad alte frequenze o in regime impulsivo. Le alte densità di dislocazioni e di difetti alla giunzione di Gate inducono elevati valori della corrente di perdita, e la presenza di effetti di "soft breakdown" [8] [9]; esso è un aumento anomalo e irreversibile della corrente di leakage, che si manifesta per campi elettrici molto inferiori al campo critico responsabile del "breakdown catastrofico". Infine, lo scarso confinamento del gas bidimensionale può favorire gli effetti di canale corto [10]. Tutti questi effetti sono maggiormente evidenti in presenza di elevate tensioni di polarizzazione e se si utilizzano dimensioni di gate sub-micrometriche. In fig.3.7(a) sono riportate le caratteristiche di uscita statiche di due GaN-HEMT aventi differenti geometrie di canale; il primo ha lunghezza di gate $L_g=0.7\mu\text{m}$ e separazione gate-drain $L_{gd}=3\mu\text{m}$, il secondo ha $L_g=1.1\mu\text{m}$ e $L_{gd}=5\mu\text{m}$.

Per confronto, è riportata anche la curva relativa a un P-HEMT (“Pseudomorphic-HEMT”) realizzato su GaAs, in produzione presso SELEX-SI. In fig.3.7(b) è riportato il confronto tra le potenze di uscita ed il guadagno associati agli HEMT realizzati sui due materiali. I vantaggi della tecnologia basata su GaN sono evidenti dal confronto delle prestazioni ottenute. La superiore potenza di uscita del GaN-HEMT è riconducibile alla più elevata densità di corrente, e alla maggiore tensione di breakdown, che consente l’utilizzo di tensioni di drain sensibilmente maggiori. Dal confronto tra i GaN-HEMT con lunghezze di gate differenti si vede che il dispositivo con L_g minore presenta una densità di corrente più elevata e una tensione di ginocchio più piccola, a vantaggio della potenza massima erogata. Inoltre, la lunghezza di gate più corta, a cui è associata una capacità di gate inferiore, consente un maggiore guadagno ad alta frequenza. D’altro canto, in entrambe le curve è presente un aumento della corrente di drain ad alti valori di V_D , più pronunciato nel dispositivo con lunghezza di gate inferiore; questo comportamento è riconducibile all’elevato valore del campo elettrico a ridosso del drain, che induce l’iniezione di portatori nella giunzione non modulata dal gate. Il fenomeno descritto è un tipico effetto di canale corto.

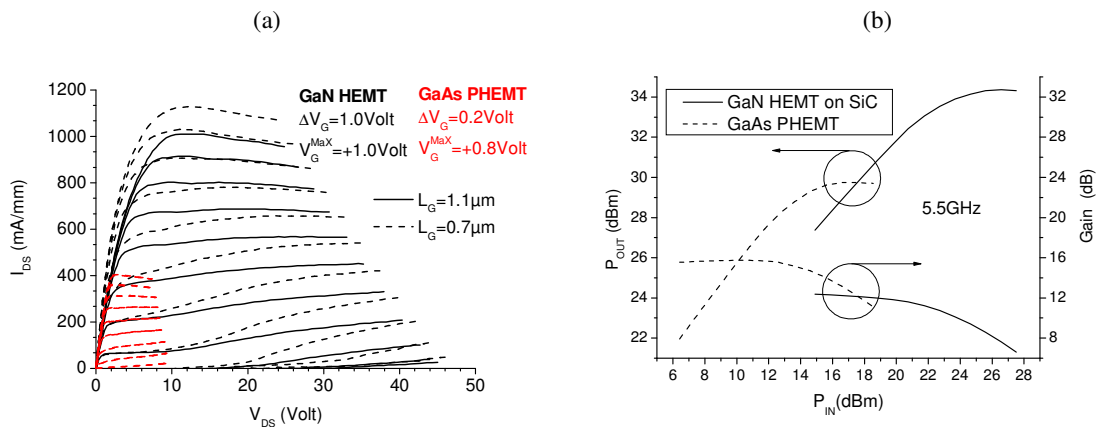


Figura 3.7: (a) caratteristiche DC di uscita a confronto per un GaAs-HEMT ($L_g=0.6\mu m$), e due GaN-HEMT aventi $L_g=0.7\mu m$ e $L_g=1.1\mu m$. (b) andamento della potenza di uscita e del guadagno (in dB) in funzione della potenza di ingresso per un GaAs-HEMT e un GaN-HEMT aventi $W=1mm$ a 5.5GHz.

Un’altra delle più severe limitazioni alle prestazioni dei dispositivi è il cosiddetto “current collapse” [11] [12], ovvero una riduzione della corrente di uscita in corrispondenza di elevate tensioni di drain, che induce il degrado della potenza di uscita e, in generale, dell’efficienza del transistor. Questo fenomeno si manifesta maggiormente nello studio degli HEMT in regime impulsivo (risposta dinamica). Anch’esso è attribuito alla presenza di trappole, in particolare nella regione attiva tra gate e drain [11].

Diversi studi hanno dimostrato che l’introduzione di una nuova architettura per il gate, denominata “Field Plate”, ha avuto un impatto drammatico in termini di riduzione degli effetti citati e di miglioramento delle prestazioni dei dispositivi [6] [13].

L'architettura Field Plate rappresenta un avanzamento rispetto ai T-gate descritti in precedenza; sono state ideate due tipi di architetture, riportate schematicamente in fig.3.6. La prima prevede la formazione di un gate avente geometria a "T", con l'estensione della testa verso l'elettrodo di drain; essa, anziché essere sospesa come nel caso dei T-gate, si appoggia sul dielettrico di passivazione. Nel secondo tipo, la testa viene realizzata direttamente sopra il dielettrico, ma è connessa elettricamente al piede tramite una piazzola esterna alla regione attiva del dispositivo.

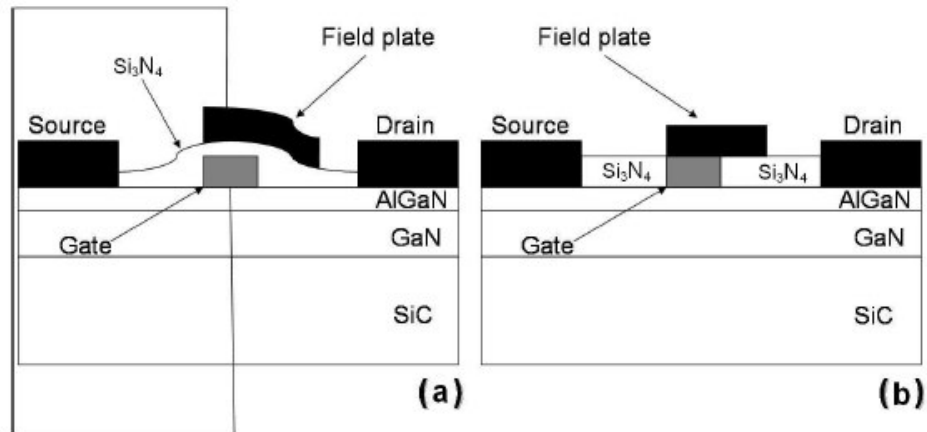


Figura 3.8: architetture Field Plate ottenute mediante; (a) doppia metallizzazione (b) gate con sezione "T".

In entrambe le strutture lo strato di passivazione nella regione di sovrapposizione agisce in modo analogo a un isolante di gate. Il Field Plate produce una ri-distribuzione del campo elettrico nella regione attiva a ridosso della giunzione di drain, e ne riduce il valore di picco. Grazie a questo effetto non solo si ha un aumento della tensione di breakdown, ma si ha anche una riduzione degli effetti di intrappolamento dei portatori ad alti campi elettrici; di conseguenza migliora la risposta dinamica del transistor, e quindi il comportamento ad alta frequenza. Uno degli svantaggi introdotti dal Field Plate è l'aumento della capacità di accoppiamento Gate-Drain, che può avere un'influenza negativa sulle frequenze operative raggiungibili; inoltre, l'aumento della regione di svuotamento prodotta dal potenziale sotto la regione della testa può limitare il guadagno del transistor. Pertanto, allo scopo di trovare il compromesso ottimale tra vantaggi e svantaggi è necessario un accurato studio delle proprietà geometriche del Field plate: lunghezza di gate (L_g), spessore dello strato di passivazione (t) e lunghezza della sovrapposizione della testa (L_{FP}). Questo lavoro di ottimizzazione può essere fatto con l'ausilio dei simulatori dei dispositivi, e tenendo conto degli aspetti legati al processo di fabbricazione. Questa parte del lavoro di tesi ha riguardato l'ottimizzazione dell'architettura Field Plate sui GaN-HEMT, e verrà presentata nel prossimo paragrafo.

3.2. Processo di fabbricazione: ottimizzazione dell'elettrodo di gate

3.2.1 Processo di fabbricazione “mix and match” dei GaN-HEMT

Il processo di fabbricazione dei GaN-HEMT è del tutto analogo a quello illustrato nel capitolo precedente per la realizzazione dei dispositivi mesoscopici. Anch'esso prevede un approccio “mix and match”, ovvero l'impiego di differenti tecniche litografiche in funzione della risoluzione spaziale necessaria in ciascun passaggio di realizzazione. A differenza dei dispositivi descritti nel Cap.2 i GaN-HEMT sono realizzati quasi interamente presso i laboratori SELEX, a partire dalle eterostrutture provenienti dai laboratori che collaborano nel progetto, e che si occupano della realizzazione dei substrati e delle crescite delle eterostrutture; solo la definizione degli elettrodi di gate tramite litografia elettronica avviene presso i laboratori IFN. Dati gli elevati standard richiesti in termini di risoluzione, resa e riproducibilità, lo sviluppo e l'ottimizzazione di questa fase del processo ha richiesto molto lavoro.

Il processo di fabbricazione prevede inizialmente la crescita dell'eterostruttura AlGaIn/GaN, che viene realizzata sia su substrati di Zaffiro che di SiC attraverso un sistema di Deposizione Chimica da Vapori Metallo-Organici (MOCVD, Metal Organic Chemical Vapour Deposition) o un sistema di Epitassia da Fasci Molecolari (MBE, Molecular Beam Epitaxy); a seguito della deposizione dello strato di nucleazione di AlN, viene realizzata l'eterostruttura vera e propria; lo spessore degli strati che la compongono e la concentrazione di Alluminio variano all'interno di un certo intervallo di valori: essa è composta da uno strato “buffer” di GaN, di spessore 1.5-2 μm , seguito dallo strato barriera di AlGaIn, avente spessore di 15-30nm e concentrazione di Al tra il 15 e il 30%. Eventualmente, è presente un ulteriore strato di ricoprimento di GaN, di spessore 1-3 nm. Sull'eterostruttura descritta vengono prima realizzati i contatti ohmici di source e drain, mediante la metallizzazione di Ti(20nm)/ Al(100nm)/ Ni(55nm)/ Au(45nm) seguita dal trattamento termico rapido a 875°C per 60s. Successivamente viene depositato lo strato isolante di passivazione, costituito da nitrato di silicio ottenuto da deposizione chimica assistita da plasma (PECVD), di spessore di 70nm. Le aree attive dei dispositivi vengono isolate elettricamente attraverso danneggiamento del reticolo per impiantazione ionica di ioni di fluoro; in seguito, viene realizzato l'elettrodo di gate mediante litografia a fascio elettronico. Questa è la fase più critica del processo, che sarà trattata dettagliatamente nel seguito. Il processo di fabbricazione viene ultimato con la metallizzazione di interconnessione dei dispositivi attivi, delle linee e degli elementi passivi presenti sul wafer, per la realizzazione di Circuiti Integrati Monolitici a Microonde (MIMIC).

3.2.2 Realizzazione e ottimizzazione dell'elettrodo di gate

Nel seguito sarà descritto dettagliatamente il lavoro di messa a punto e ottimizzazione per la realizzazione di un elettrodo di gate avente sezione a “ Γ ” e lunghezza del piede e 250nm. Per quanto riguarda l'estensione della testa, sono state progettate e realizzate diverse dimensioni.

La definizione dell'elettrodo di gate con architettura Field Plate viene fatta attraverso litografia a fascio elettronico; l'approccio seguito prevede un doppio passaggio litografico. Nel primo, a più alta risoluzione, si realizza il piede del Γ -gate; la definizione del gate è seguita dalla rimozione del nitrato di passivazione dalla regione esposta, per poter realizzare l'elettrodo Schottky. L'attacco del SiN deve essere anisotropo, affinché le dimensioni finali del piede non siano maggiori di quelle definite litograficamente. Pertanto si utilizza un attacco “secco”, all'interno di un sistema RIE e una miscela di CF_4 e O_2 . Nel secondo passaggio litografico si definisce la testa del Γ -gate, e si completa il processo con l'evaporazione e il lift-off della metallizzazione di gate (Ni/Au).

Nel lavoro di sviluppo del processo sono stati riscontrati diversi aspetti critici, dovuti in particolare al tipo di substrati utilizzati. Essi sono infatti trasparenti e semi-isolanti; la trasparenza dei substrati non consente la corretta misura dell'altezza della superficie del campione, che il sistema utilizza per compensare il piano focale del fascio elettronico durante l'esposizione. Si ha quindi il degrado della risoluzione finale. Inoltre, se il fuoco del fascio varia tra un campo di esposizione e l'altro, ciascun campo viene esposto diversamente; questo ha come conseguenza il cosiddetto “*stitching*”, ovvero la presenza di regioni di esposizione disgiunte tra di loro. Un esempio di questo fenomeno è riportato in fig.3.9.

D'altra parte, la presenza di substrati semi-isolanti può produrre il caricamento del substrato durante l'esposizione [14]; se il campione esposto intrappola la carica del fascio incidente, esso può essere deflesso per repulsione elettrostatica. Nelle regioni esposte si possono ottenere geometrie molto diverse da quelle volute, a seguito della deflessione degli elettroni incidenti, o ancora effetti di stitching meno evidenti se l'effetto di caricamento non è troppo elevato. Sperimentalmente, questi effetti sono stati eliminati introducendo un sottile strato di cromo sacrificale, evaporato termicamente sopra lo strato di resist elettronico prima dell'esposizione. La superficie metallica garantisce una corretta misura dell'altezza della superficie del campione, su cui focalizzare il fascio elettronico. Inoltre, grazie alla presenza dello strato metallico è possibile “compensare” la carica intrappolata, eliminando anche il problema di caricamento del substrato [15]. Lo strato metallico sacrificale non incide sulla forma di riga ottenibile né sulla dose di esposizione, in quanto lo spessore adottato (10nm) permette la trasmissione integrale del fascio elettronico.

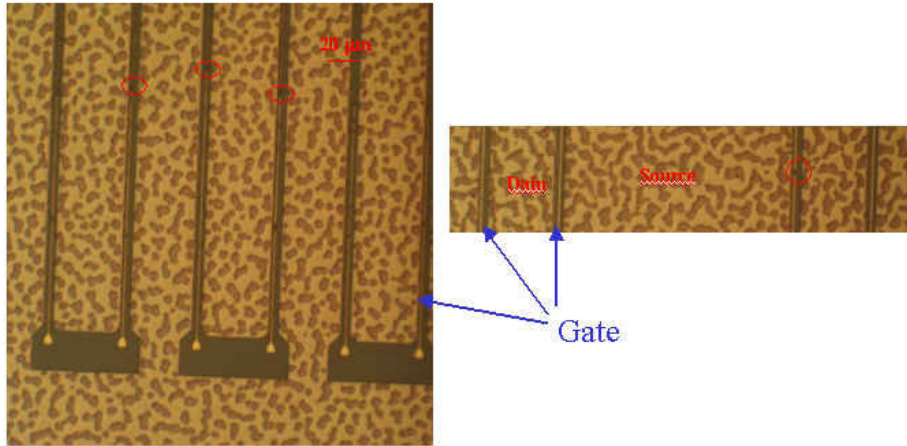


Figura 3.9: immagine al microscopio di varie dita di gate realizzate. Si è riscontrato un cattivo allineamento delle righe di gate rispetto alle metallizzazioni di Source e Drain, e la presenza di “stitching” nei punti cerchiati in rosso.

Esso viene rimosso immediatamente prima dello sviluppo immergendo il campione in una soluzione di attacco selettivo per il cromo.

I parametri per l’esposizione, come tipo e spessore di resist, dose e dimensioni delle strutture da esporre, sono stati scelti in seguito a una serie di test sperimentali. In particolare, l’ottimizzazione dell’esposizione del piede è stata fatta considerando le eventuali modifiche nella forma di riga dovute alla rimozione in RIE del nitruro di silicio. In fig.3.10 sono riportati i risultati di uno studio AFM sul profilo di riga ottenuto a seguito dell’attacco del nitruro, effettuato nelle stesse condizioni necessarie alla rimozione totale dello strato di passivazione. Come si vede, la profondità dello scavo varia con la larghezza di riga; questo effetto è dovuto alla non totale verticalità dell’attacco. D’altra parte, la misura dimostra la possibilità di ottenere le dimensioni del piede volute per la profondità dello scavo necessaria (70nm).

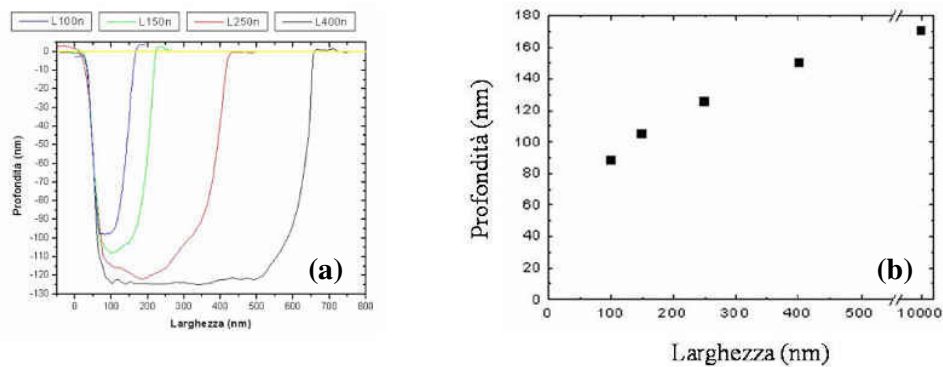


Figura 3.10: (a) misura AFM del profilo di riga ottenuto nell’attacco del SiN di passivazione, eseguito nelle stesse condizioni sperimentali del processo di fabbricazione dei GaN-HEMT, per diversi valori della larghezza di riga ottenuta dalla litografia elettronica. (b) profondità dello scavo in funzione della larghezza di riga.

Su uno stesso wafer sono stati realizzati GaN-HEMT aventi Field Plate di dimensioni diverse per la regione di sovrapposizione, 200nm e 500nm. È stata eseguita un'indagine dei Γ -gate realizzati con queste due geometrie tramite un microscopio elettronico che sfrutta un Fascio di Ioni Focalizzato (FIB, "Focused Ion Beam") per effettuare un taglio in sezione del materiale; i risultati sono riportati in fig. 3.11.

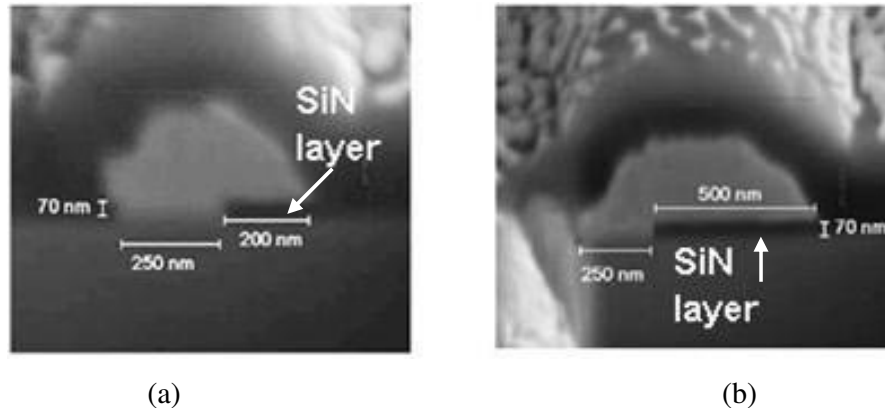


Figura 3.11: Immagini FIB dei G-gate aventi diverse dimensioni per l'estensione della testa. (a) $L_g=250$ nm, $L_{FP}=200$ nm. (b) $L_g=250$ nm, $L_{FP}=500$ nm.

3.3 Caratteristiche elettriche dei GaN-HEMT

In questo paragrafo saranno illustrati i risultati delle misure elettriche sui GaN-HEMT più rappresentativi; saranno brevemente presentati anche alcuni risultati delle simulazioni bidimensionali effettuate presso i laboratori coinvolti nel progetto, allo scopo di discutere complessivamente il comportamento dei dispositivi realizzati. Successivamente verranno descritti gli sviluppi futuri del lavoro.

3.3.1 Caratterizzazione dei GaN-HEMT

I GaN-HEMT aventi differenti geometrie di gate sono stati caratterizzati elettricamente, in particolare allo scopo di valutare l'effetto del Field Plate sulle prestazioni dei dispositivi. Le caratteristiche di uscita "impulsate" di tre HEMT aventi $W=100$ mm e rispettivamente $L_g=500$ nm senza Field Plate, $L_g=250$ nm e $L_{FP}=200$ nm, e $L_g=250$ nm e $L_{FP}=500$ nm sono riportate in fig.3.12. Le caratteristiche si riferiscono a 3 dispositivi appartenenti allo stesso wafer, costituito da un substrato di SiC e da un'eterostruttura composta da uno strato di buffer GaN di $2\mu\text{m}$, e da uno strato barriera di AlGaIn di 22nm ($x(\text{Al})=0.3$). l'eterostruttura è stata ottenuta a partire da un substrato di SiC mediante una deposizione chimica da vapori metallo-organici a bassa pressione (LP-MOCVD, Low-Pressure Metal Organic Chemical Vapour Deposition) [16].

Le caratteristiche in regime impulsivo sono effettuate portando il dispositivo in un punto di polarizzazione “quiescente” tra un punto e il successivo della caratteristica di uscita acquisita. Questo tipo di caratteristiche è utile a studiare la risposta dinamica dei transistor [11], in quanto la durata dell’impulso quiescente è dell’ordine di decine di nanosecondi o del microsecondo. I due punti di polarizzazione quiescente utilizzati sono: ($V_G=0V$ e $V_D=0V$) e ($|V_G| > |V_{TH}|$, $V_D \gg V_{Knee}$). In particolare, nel secondo caso possono essere evidenziati effetti riconducibili alla presenza degli elevati campi elettrici. L’impulso ha una durata di $1\mu s$.

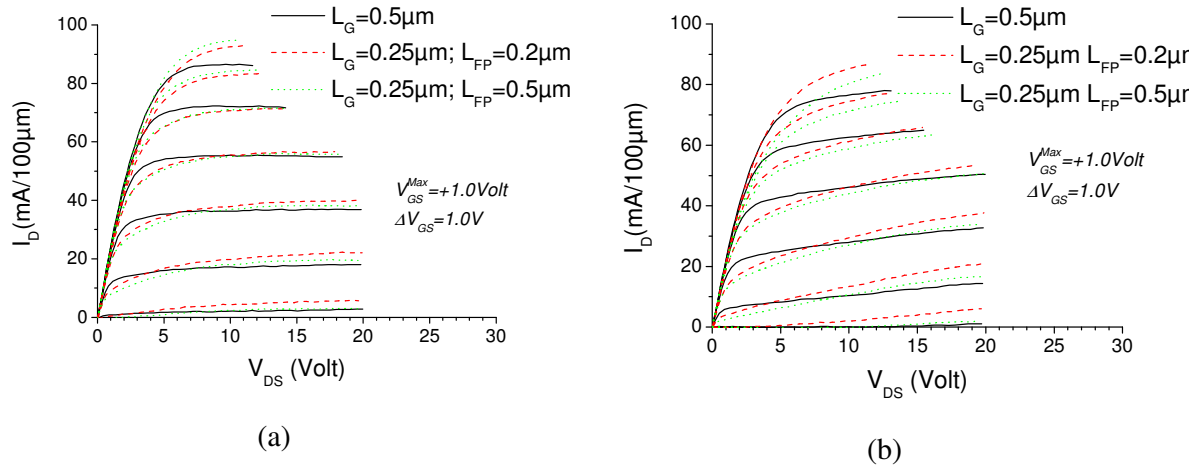


Figura 3.12: caratteristiche di uscita dei GaN-HEMT realizzati con differenti geometrie di gate, in regime impulsivo in differenti punti di polarizzazione quiescente (a) $V_G=0V$ e $V_D=0V$. (b) $V_G=-6V$ e $V_D=20V$

Dall’osservazione della fig.3.12 si vede una riduzione della corrente piuttosto piccola in regime impulsivo; sebbene la corrente dei GaN-HEMT con Γ -Gate sia superiore alla corrente con gate “standard” a parità di condizioni di polarizzazione, dal confronto tra le tre curve relative alle diverse geometrie si vede che la presenza del Field Plate e la sua estensione non hanno un’influenza molto elevata. Questo può essere attribuito alla bassa densità di trappole superficiali, dovuta alla presenza del SiN di passivazione e alla buona qualità del materiale. Pertanto si può concludere che in presenza di una bassa concentrazione di trappole superficiali la riduzione del campo elettrico da parte del Field Plate non è cruciale per il fenomeno del “current collapse”.

L’introduzione del Field Plate si è rivelata fondamentale per l’andamento del breakdown del dispositivo, come è stato verificato dalle misure di corrente di leakage in polarizzazione inversa gate-drain. In fig.3.13 sono riportate questo tipo di caratteristiche per i due dispositivi rispettivamente senza Field plate e con $L_{FP}=200nm$. Il transistor con $L_{FP}=500nm$ ha dato risultati simili a quest’ultimo. In tab.3.1 sono riportati i valori delle tensioni di breakdown di tipo “soft” e catastrofico. La prima rappresenta il valore massimo di polarizzazione gate-drain per cui si manifesta un aumento irreversibile della corrente di perdita; la seconda invece è il punto di polarizzazione corrispondente alla rottura catastrofica del transistor.

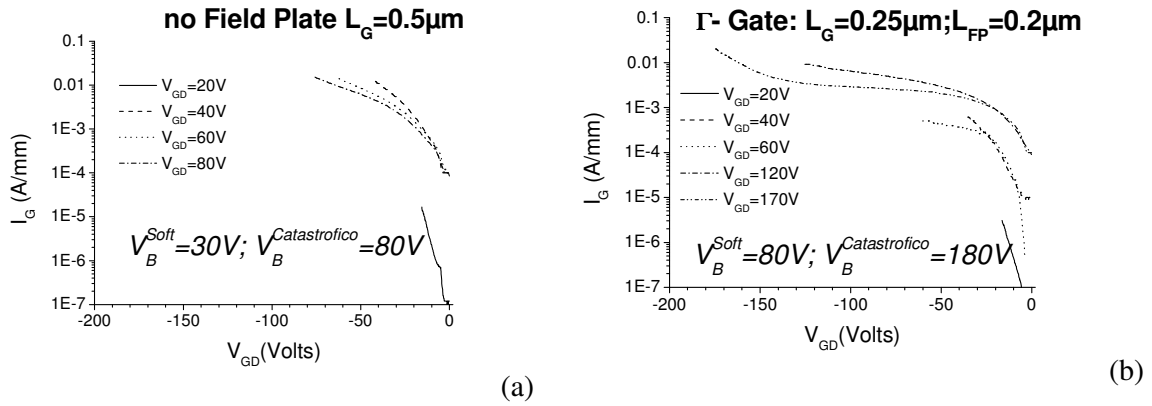


Figura 3.13: correnti di perdita misurate polarizzando inversamente la giunzione gate-drain; le varie curve si riferiscono alla tensione di polarizzazione massima relativa a ciascuna misura. (a) GaN-HEMT con geometria di gate $L_G=500\text{nm}$ (no Field Plate). (b) GaN-HEMT con geometria di gate $L_G=250\text{nm}$ e $L_{FP}=200\text{nm}$.

	V_{GD} soft breakdown (V)	V_{GD} catastrophic breakdown (V)
$L_G = 0.5 \mu\text{m}$ No FP	30	80
$L_G = 0.25 \mu\text{m}$ $L_{FP} = 0.2 \mu\text{m}$	80	180
$L_G = 0.25 \mu\text{m}$ $L_{FP} = 0.5 \mu\text{m}$	80	230

Tabella 3.1: riassunto dei valori delle tensioni di soft e catastrophic breakdown in funzione dell'estensione del Field Plate.

Grazie all'architettura Field Plate i valori di tensione di rottura catastrofica sono aumentati di più di un fattore due; aumentando l'estensione del Field Plate non si ha una sostanziale differenza per il soft breakdown, mentre la rottura catastrofica continua sensibilmente ad aumentare. L'effetto sulla tensione di breakdown è riconducibile alla distribuzione del campo elettrico nel canale, tra gate e drain. Allo scopo di chiarire meglio questo aspetto, sono state effettuate delle simulazioni numeriche bidimensionali presso i laboratori SELEX, per determinare la distribuzione del campo elettrico in funzione della tensione applicata e della geometria del gate. I risultati sono riportati in fig.3.14. Come si vede, è evidente la redistribuzione del campo elettrico in presenza del Field Plate, accompagnata da una significativa riduzione del valore di picco del campo elettrico. I valori di breakdown catastrofico previsti dalle simulazioni sono riportati in fig.3.15. La tensione di rottura aumenta sensibilmente tra $L_{FP}=0$ (no Field Plate) e $L_{FP}=200\text{nm}$. All'aumentare dell'estensione del Field Plate, il valore della tensione di rottura previsto dalle simulazioni tende a saturare. Dai risultati delle simulazioni si è avuta quindi una conferma dell'effetto del Field Plate sul comportamento del breakdown del transistor.

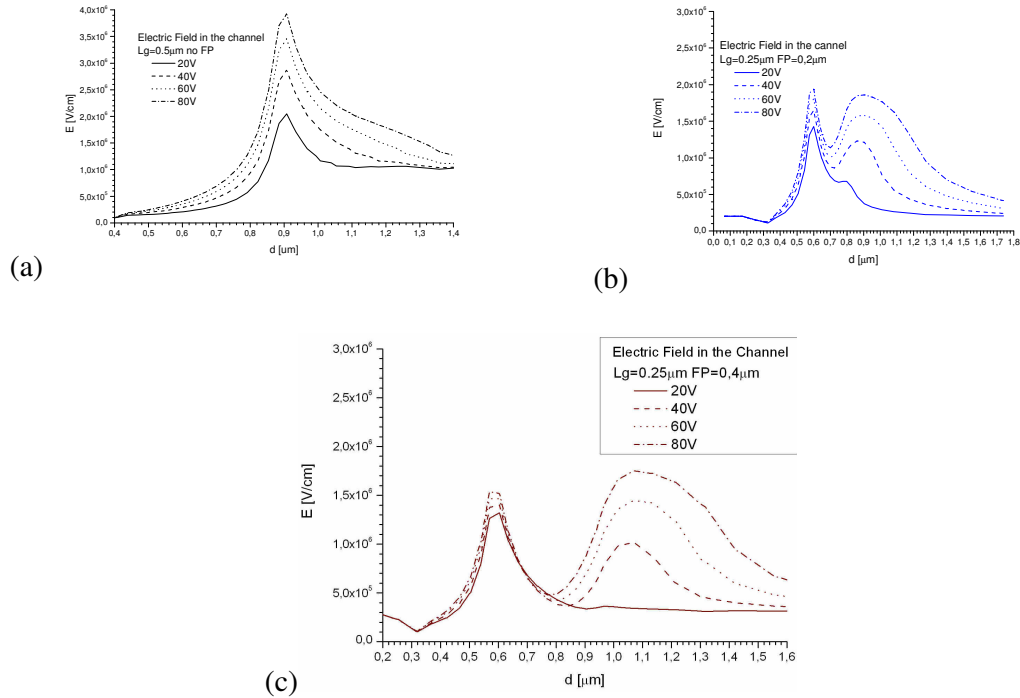


Figura 3.14: risultati delle simulazioni dell'andamento del campo elettrico in corrispondenza di diversi valori tensione di polarizzazione gate drain inversa VGD, in funzione della distanza d dal centro del canale (regione tra source e drain), relativa diverse geometrie di gate (a) $L_g = 500\text{nm}$ (no Field Plate). (b) $L_g = 250\text{nm}$ e $L_{FP} = 200\text{nm}$. (c) $L_g = 250\text{nm}$ e $L_{FP} = 400\text{nm}$.

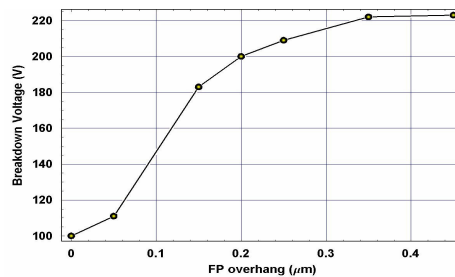


Figura 3.15: andamento previsto dalle simulazioni della tensione di breakdown catastrofico in funzione dell'estensione del Field Plate.

Il comportamento dei dispositivi ad alta frequenza è stato ottenuto mediante misure di risposta lineare a frequenza 4GHz, e tramite una caratterizzazione “load-pull” per la valutazione dell’efficienza e della potenza di uscita. Queste caratterizzazioni, al pari delle simulazioni numeriche presentate, sono parte integrante del lavoro riguardante i GaN-HEMT, ma non sono state oggetto del lavoro di tesi svolto. Si ritiene comunque utile riportare i risultati trovati sui dispositivi migliori; in tab.3.2 sono riportati i valori dei parametri misurati su GaN-HEMT con $L_g = 250\text{nm}$ e $L_{FP} = 200\text{nm}$, rappresentativi delle migliori prestazioni ottenute finora. I dispositivi realizzati sono confrontabili con quelli correntemente riportati in letteratura [6] [17].

Breakdown Catastrofico V_B (V)	$I_G@V_B$ (mA/mm)	f_T (GHz)	f_{MAX} (GHz)	Guadagno lineare @4GHz (dB)
180	<1	25	60	16

Potenza di uscita@ f_T (W/mm/))	“Power Added efficiency” (PAE) (*)@4GHz
5.3	50%

Tabella 3.2: caratteristiche di un GaN-HEMT con $L_g=250\text{nm}$ e $L_{FP}=200\text{nm}$.

$$(*) PAE = \frac{P_{RF}^{out} - P_{RF}^{in}}{V_{DS} * I_D}$$

P_{RF}^{out} : potenza segnale di uscita RF

P_{RF}^{in} : potenza segnale di ingresso RF

V_{DS} : tensione DC drain-source

I_D : corrente DC di drain

3.3.2 Sviluppi futuri

I risultati presentati sui dispositivi GaN-HEMT con architettura Field Plate e lunghezza di gate $L_g=250\text{nm}$ realizzati tramite litografia a fascio elettronico indicano un buon avanzamento nello sviluppo di queste tecnologie. Gli sviluppi futuri del lavoro prevedono la realizzazione di GaN-HEMT con architettura Field Plate e $L_g=150\text{nm}$, per consentire il raggiungimento di frequenze operative più elevate. Il lavoro di ottimizzazione prevede lo stesso tipo di studi descritto per la realizzazione dei Γ -Gate con $L_g=250\text{nm}$. L'ulteriore riduzione delle lunghezze di gate è accompagnata dall'aumento della resistenza dell'elettrodo. Questo effetto si può limitare aumentando le dimensioni dell'estensione del Field Plate; tuttavia questo comporterebbe anche l'aumento delle capacità parassite associate al gate. Per questo motivo sono allo studio anche diversi tipi di architetture: tra di esse, c'è la cosiddetta geometria *F-Gate*, che prevede un doppio profilo per l'elettrodo. Essa è riportata in fig.3.16(a). Per realizzare un gate con sezione a “F” è necessario di nuovo un doppio passaggio litografico. Nel primo si definisce il piede del gate, e si rimuove lo strato di passivazione. Nel secondo, si utilizza un triplo strato di resist, e si sfrutta la stessa strategia di esposizione necessaria alla formazione dei “T-gate”, presentata nel paragrafo 3.1. sono stati già eseguiti dei test sperimentali preliminari di esposizione e metallizzazione; un'immagine SEM dell'elettrodo ottenuto è riportata in fig.3.16(b).

Mentre la dimensione del piede è stata ridotta a 150nm, l'estensione del Field Plate è la stessa realizzata in precedenza (200nm), di cui sono già stati dimostrati i benefici. Inoltre, l'estesa metallizzazione della testa "sospesa" dovrebbe garantire l'abbattimento della resistenza dell'elettrodo associata alla riduzione della lunghezza di gate. La realizzazione di GaN-HEMT con F-gate rappresenta il prossimo obiettivo del lavoro dell'IFN nell'ambito del progetto KORRIGAN.

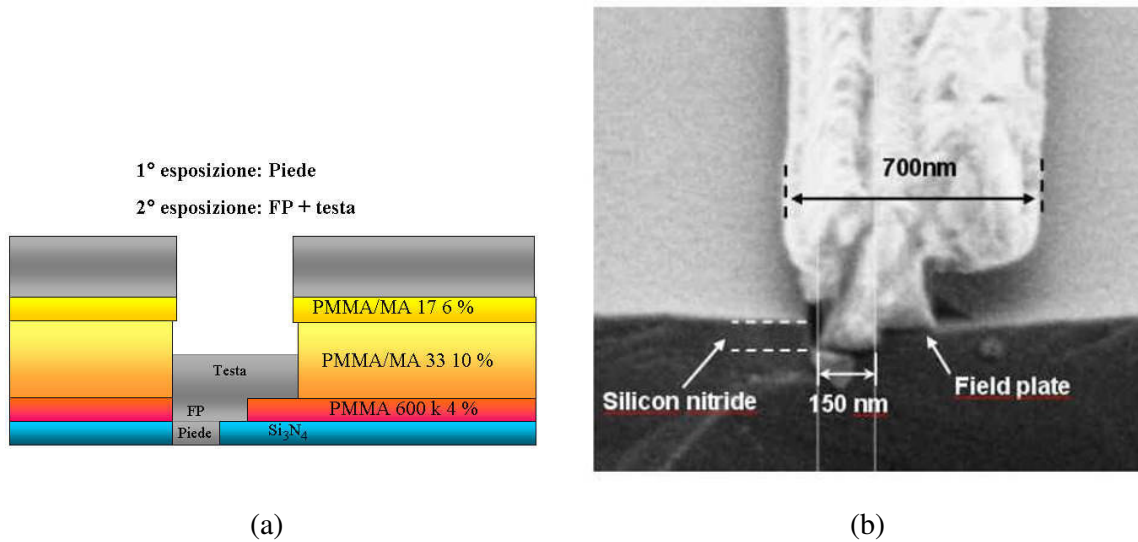


Figura 3.16: (a) illustrazione schematica della doppia esposizione utilizzata per attere un elettrodo di gate con profilo a "F"; si realizza prima il piede del gate, rimuovendo il SiN di passivazione dopo la prima esposizione. Nella seconda esposizione si utilizza un triplo strato composto dai resist elettronici indicati, e si utilizza una strategia di esposizione analoga a quella descritta in fig3.5. L'esposizione è seguita dalla deposizione della metallizzazione e dal lift-off. (b) immagine SEM dell'elettrodo "F-Gate" realizzato durante una prova preliminare di fabbricazione.

Bibliografia Capitolo 3

- [1] W.Liu, “*Fundamentals of III-V devices*”, Wiley Inter-Science 1999
- [2] O. Ambacher, B. Foutz, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, A. J. Sierakowski, W. J. Schaff, L. F. Eastman, R. Dimitrov, A. Mitchell, M. Stutzmann, “*Two dimensional electron gases induced by spontaneous and piezoelectric polarization in undoped and doped AlGaIn/GaN heterostructures*” J. Appl. Phys. **87**, 334 (2000)
- [3] H. Okumura, “*Present status and future prospect of widegap semiconductor high-power devices*”, Jpn. J. Appl. Phys. **45**, 7565 (2006)
- [4] J. M. Barker, D. K. Ferry, S. M. Goodnick, D. D. Koleske, A. Allerman, R. J. Shul, “*High field transport in GaN/AlGaIn heterostructures*”, J. Vac. Sci. Technol. B, **22**, 2405 (2004).
- [5] Y. Chen, D. Macintyre, S. Thoms, “*Electron beam lithography process for T- and Γ-shaped gate fabrication using chemically amplified DUV resists and PMMA*”, J. Vac. Sci. Technol. B, **17**, 2507 (1999).
- [6] Y.-F. Wu, A. Saxler, M. Moore, R. P. Smith, S. Sheppard, P. M. Chavarkar, T. Wisleder, U. K. Mishra, P. Parikh, “*30-W/mm GaN HEMTs by Field Plate Optimization*”, IEEE Electron Device Lett. **25**, 117 (2004)
- [7] S. Rajan, P. Waltereit, C. Poblenz, S.J. Heikman, D. S. Green, J. S. Speck, U. K. Mishra, “*Power performance of AlGaIn-GaN HEMTs grown on SiC by plasma-assisted MBE*”, IEEE Electron Device Lett. **25**, 247 (2004)
- [8] E. Miranda, J. Suné, R. Rodriguez, M. Nafria, F. Martin, X. Aymerich, “*Soft breakdown in ultrathin SiO₂ layers: the conduction problem from a new point of view*”, Jpn. J. Appl. Phys. **38**, 2223 (1999)
- [9] W. Mizubayashi, S. Miyazaki, “*Analysis of soft breakdown of 2.6-4.9-nm-thick gate oxide*”, Jpn. J. Appl. Phys. **43**, 6925 (2004)
- [10] S.M. Sze, Physics of Semiconductor Device, Jhon Wiley and Sons, 2nd Edition 1981
- [11] R. Vetry, N. Q. Zhang, S. Keller, Umesh K. Mishra, “*The Impact of Surface States on the DC and RF characteristics of AlGaIn/GaN HFETs*”, IEEE Trans. Electron Devices **48**, 560 (2001)
- [12] P.B. Klein, S. C. Binari, K. Ikossi-Anastasiou, A.E. Wickenden, D.D. Koleske, R.L. Henry, D.S. Katzer, “*Investigation of traps producing current collapse in AlGaIn/GaN high electron mobility transistors*”, Electron. Lett. **37**, 661 (2001)
- [13] A. Chini, D. Buttari, R. Coffie, L. Shen, S. Heikman, A. Chakraborty, S. Keller, U. K. Mishra, “*Power and Linearity Characteristics of Field-Plated Recessed-Gate AlGaIn-GaN HEMTs*”, IEEE Electron Device Lett. **25**, 229 (2004)
- [14] H. Itoh, K. Nakamura, H. Hayakawa, “*Charging effects on trilevel resist with an e-beam lithography system*”, J. Vac. Sci. Technol. B, **8**, 1893 (1990).

- [15] R. Steingruber, M. Ferstl, W. Pilz, “*Micro-optical elements fabricated by electron-beam lithography and dry etching technique using top conductive coatings*”, *Microelectronic Engineering* **57-58**, 285 (2001)
- [16] B. Potì, M.A. Tagliente, A. Passaseo, “*High quality MOCVD GaN film grown on sapphire substrates using HT-AlN buffer layer*”, *J. Non-Crystalline Solids* **352**, 2332 (2006)
- [17] U. K. Mishra, “*GaN-based RF power devices and amplifiers*”, *Proceedings of the IEEE* , Vol 96, No. 2, February 2008 pp. 287-305

Capitolo 4

Misure di trasporto elettrico su nanostrutture basate su AlGaIn/GaN

In questo capitolo saranno illustrati i risultati delle misure elettriche effettuate sui dispositivi basati su nanostrutture, la cui struttura e realizzazione sono state descritte nel secondo capitolo. Essi sono stati progettati al fine di evidenziare effetti di fisica mesoscopica, quali la quantizzazione della conduttanza nei punti di contatto quantico, o effetti di singola carica nei transistor a singolo elettrone. Questi fenomeni sono stati introdotti nel primo capitolo; il lavoro di caratterizzazione prevede da un lato l'utilizzo di apparati criogenici, per il raggiungimento delle basse temperature necessarie al manifestarsi del regime di trasporto balistico. D'altro canto, le tecniche di misura elettrica necessarie a studiare queste fenomenologie costituiscono un altro aspetto importante del lavoro. Pertanto, nel primo paragrafo sarà data una breve descrizione delle tecniche di caratterizzazione a bassa temperatura utilizzate. Successivamente, saranno presentati i risultati dello studio preliminare svolto sui dispositivi realizzati. Saranno presentati i risultati delle misure di effetto Hall, e sarà inoltre illustrato il comportamento degli elettrodi di gate, con particolare attenzione alle correnti di perdita. Gli ultimi due paragrafi del capitolo saranno dedicati ai risultati delle misure sui dispositivi mesoscopici, in particolare sarà discusso il comportamento dei sistemi unidimensionali realizzati.

4.1. Apparat sperimentali per la caratterizzazione a bassa temperatura

4.1.1 Sistemi criogenici

Durante il lavoro sono state effettuate misure elettriche nell'intervallo di temperature che va da 300K fino a 380mK; i sistemi criogenici utilizzati sono diversi. Nell'intervallo (15K-300K) sono state effettuate misure elettriche in continua di effetto Hall classico; il sistema di misura e alcuni dei risultati sono stati presentati nel cap.2. Le misure a temperatura fissa di 4.2K sono state effettuate per immersione del campione in un *dewar* contenete elio liquido. Infine, per le misure a 380mK è stato utilizzato un refrigeratore a ^3He .

Il sistema a 4.2K è un discendente che viene immerso nell'elio liquido; il discendente è costituito da una piastra di fissaggio per il campione posta all'estremità di un asta metallica cava, al cui interno passano i cavi per i collegamenti elettrici. Questi confluiscono all'altra estremità dell'asta, dove terminano mediante connettori BNC.

La parte terminale, dove viene posto il campione, è coperta da uno schermo metallico che permette l'ingresso dell'elio liquido durante l'immersione.

Il sistema a 380 mK è un criostato *Heliox* della Oxford Instruments. Il principio di raffreddamento si basa sulla condensazione dell' ^3He ; il criostato è illustrato in fig.4.1. Il sistema deve essere posto all'interno del dewar di elio liquido, ma è costruito in modo che ^3He e ^4He siano in circuiti separati. La condensazione viene realizzata ponendo l' ^3He in contatto termico con un punto a 1K ("*1K pot*"), e pompando l'elio condensato per consentire l'abbassamento della temperatura; il processo avviene all'interno di un circuito chiuso, contenete l' ^3He e la criopompa di adsorbimento ("*sorb*"). Il campione viene montato all'interno di un contenitore vuoto (*IVC, Inner Vacuum Chamber*) su un dito freddo a contatto termico con il contenitore dell'elio condensato. Maggiori dettagli sui componenti del criostato sono riportati in fig.4.1. Il criostato Heliox raggiunge la temperatura di 380mK; il ciclo di raffreddamento ha una durata di circa 5 ore, dopodiché la procedura di condensazione va fatta da capo. Tra un ciclo e l'altro, il campione resta ad una temperatura al di sotto di 6K.

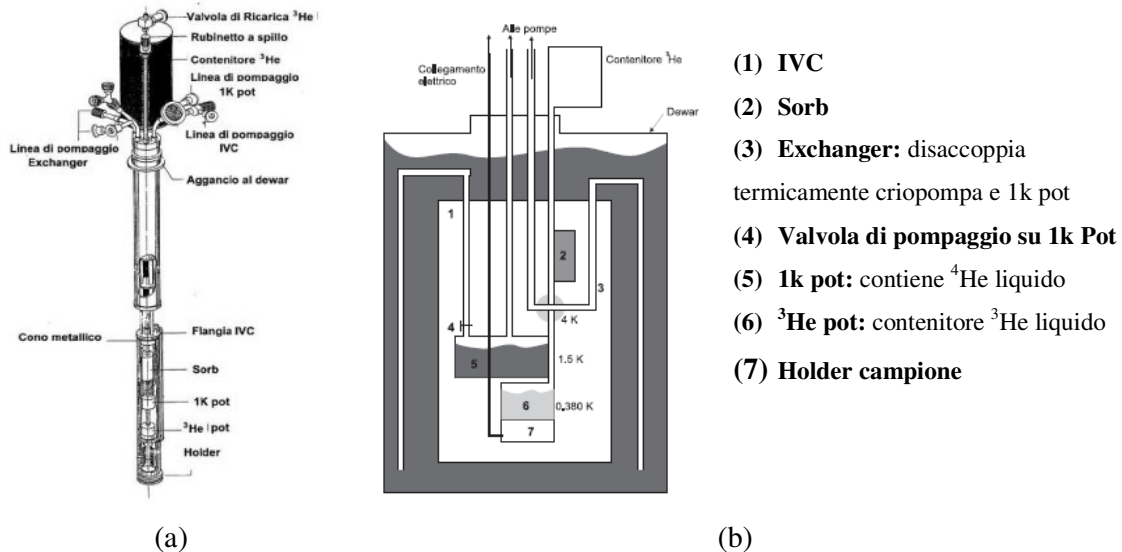


Figura 4.1: (a) illustrazione del criostato Heliox; (b) schematizzazione del circuito di raffreddamento del criostato.

4.1.2 Misure in tensione continua

La caratterizzazione elettrica preliminare dei dispositivi è stata effettuata in continua; le misure di trasporto sulle barre di Hall sono già state illustrate nel capitolo 2. Sui dispositivi mesoscopici le caratteristiche in continua sono state effettuate per misurare le correnti di perdita dei gate, e per la misura della conducibilità del materiale utilizzando una configurazione a 4 terminali.

In fig.4.2 sono illustrati gli schemi di misura adottati; gli strumenti utilizzati sono:

- generatore Keithley 4200 SCS (Semiconductor Characterization System) per la tensione di gate, in grado di erogare tensione nell'intervallo $\pm 210V$ con un passo che va da $5mV$ a $5\mu V$ in funzione del valore di tensione impostato.
- elettrometro Keithley 617 per la misura della corrente, uno strumento in grado di leggere correnti fino a $10^{-13}A$.
- multimetro Agilent 344010A per la misura della tensione, avente risoluzione di $1mV$.

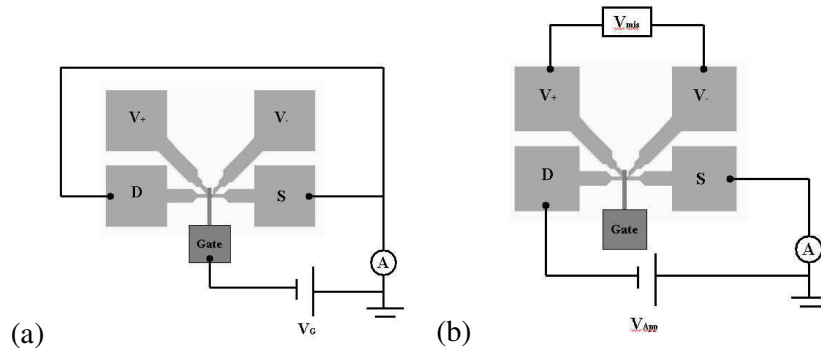


Figura 4.2: Schematizzazione del circuito DC adottato per le caratterizzazioni preliminari dei dispositivi mesoscopici. (a) per la misura delle correnti di perdita dei gate; (b) per la determinazione della conducibilità della regione attiva, attraverso una misura a 4 terminali

4.1.3 Misure differenziali mediante la tecnica lock-in

Per ottenere la conduttanza differenziale dei dispositivi si utilizza la stessa configurazione circuitale a 4 punte riportata in fig.4.2(b). Alla tensione continua V_{app} si somma un segnale sinusoidale di opportuna ampiezza e frequenza, mentre la risposta del dispositivo viene misurata utilizzando la tecnica lock-in; grazie ad essa, è possibile misurare la risposta del dispositivo alla stessa frequenza e fase dell'eccitazione sinusoidale in ingresso, eliminando quindi le componenti di rumore a frequenza diversa da quella impostata. Grazie alla configurazione a quattro terminali, la tecnica lock-in consente anche di evidenziare eventuali strutture non lineari nella risposta elettrica; infatti, la risposta locale a piccole sollecitazioni si può ottenere misurando contemporaneamente l'ampiezza della corrente e della tensione ai capi della regione attiva ($V_{mis} = V_+ - V_-$). Questa configurazione richiede l'impiego di due amplificatori lock-in. Lo schema circuitale adottato per le misure descritte è riportato in fig.4.3. Sono stati utilizzati gli amplificatori lock-in della SRS (Stanford Research Systems) SR 530 per la misura della tensione, e SR 830 per la corrente; quest'ultimo è stato utilizzato anche come generatore dell'eccitazione sovrapposta al segnale continuo, fornito da un generatore di funzioni d'onda DS 360 della SRS.

Per la determinazione della conduttanza in condizioni vicine all'equilibrio il segnale continuo applicato dovrebbe essere nominalmente nullo ($V_{SD}=0$); questo aspetto, oltre alla scelta dei segnali utilizzati durante le varie caratterizzazioni, sarà chiarito in seguito. Infine, gli amplificatori dei segnali in uscita di tensione e corrente sono stati inseriti per consentire una determinazione più accurata della conduttanza nell'intervallo di interesse: G dell'ordine di $e^2/h = 3.875 \cdot 10^{-5} \Omega^{-1}$.

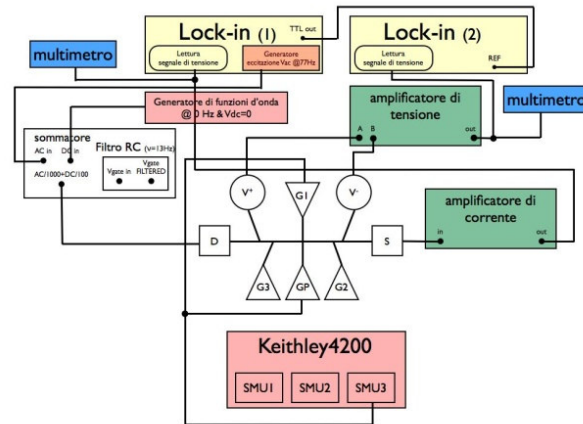


Figura 4.3: Schematizzazione del circuito adottato per la misura della conduttanza differenziale utilizzando la tecnica lock-in; lo schema riportato si riferisce al caso di un SET con 4 gate, in cui sono polarizzati contemporaneamente il plunger gate e il G1. Le altre 2 uscite del generatore “Keithley4200” (SMU1 e SMU2) sono utilizzate per polarizzare gli altri elettrodi, durante le misure che prevedono più gate. Sia il segnale di tensione, che il segnale di corrente vengono amplificati prima di essere mandati ai lock-in

4.2. Caratterizzazione preliminare dei dispositivi

In questo paragrafo saranno presentati i risultati dello studio preliminare fatto sui dispositivi realizzati. Inizialmente saranno illustrati i risultati delle misure di mobilità di Hall effettuate sui due campioni, aventi rispettivamente dispositivi con gate di tipo MIS e Schottky. Successivamente saranno riportati i risultati della caratterizzazione preliminare del comportamento dei gate realizzati, in particolare delle correnti di perdita.

4.2.1 Misura di effetto Hall

La misura di effetto Hall è finalizzata alla determinazione delle caratteristiche elettriche del materiale: conducibilità, densità e mobilità del gas bidimensionale. Inoltre, le proprietà elettriche devono essere valutate alla luce di eventuali effetti riconducibili al processo di fabbricazione; ad esempio, è stato dimostrato che sia la passivazione che i trattamenti superficiali delle eterostrutture possono influenzare le caratteristiche di questi sistemi [1] [2] [3]. A tale scopo, su entrambi i campioni sono state misurate due tipi di barre di Hall: una “standard”, e l'altra in cui un elettrodo di gate è stato depositato sull'intera superficie elettricamente attiva (regione compresa tra i due braccetti longitudinali). I risultati sono presentati in fig.4.4. Nelle curve di conducibilità sono stati inseriti anche i valori ricavati dalla misura in continua a 4 terminali, sui dispositivi mesoscopici misurati successivamente a 4.2K e 380mK. I valori trovati per le σ sono stati poi utilizzati per stimare le relative mobilità a queste temperature (fig.4.5(a)), utilizzando nel calcolo il valore di n_{2D} misurato per effetto Hall a 17K. Dai valori di mobilità e densità è stato poi ricavato il valore del libero cammino medio (fig.4.5(b)).

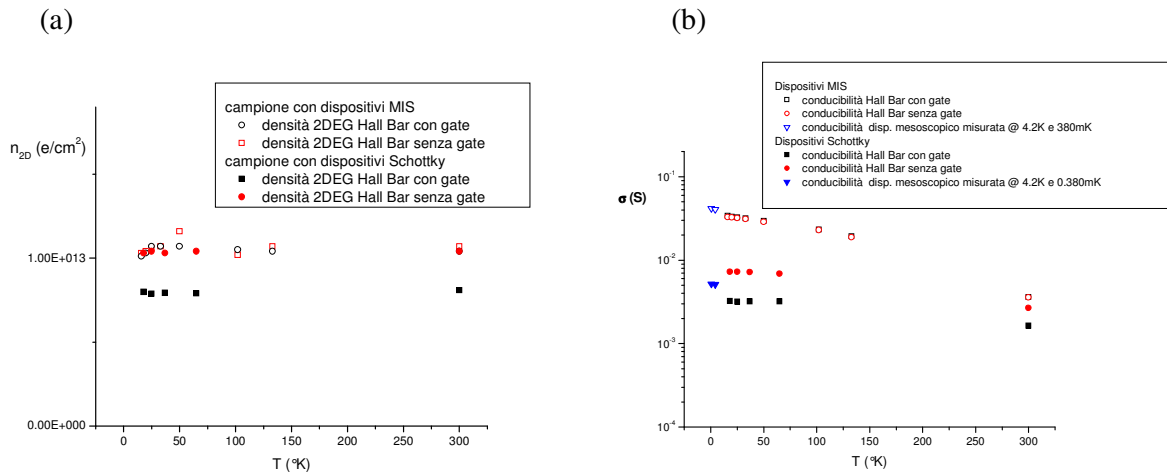


Figura 4.4: (a): andamento della densità del 2DEG in funzione della temperatura, ricavate da misure di effetto Hall classico su barre realizzate su entrambi i campioni; su ognuno dei campioni è stata caratterizzata una barra “standard” (cerchi), che una barra con un gate (quadrati). (b):conducibilità misurate in funzione della temperatura mediante misure IV a 4 punte nell’intervallo 15-300K, su dispositivi tipo barre di Hall. I valori a 4.2K e a 380mK (triangoli blu) sono stati misurati su dispositivi mesoscopici.

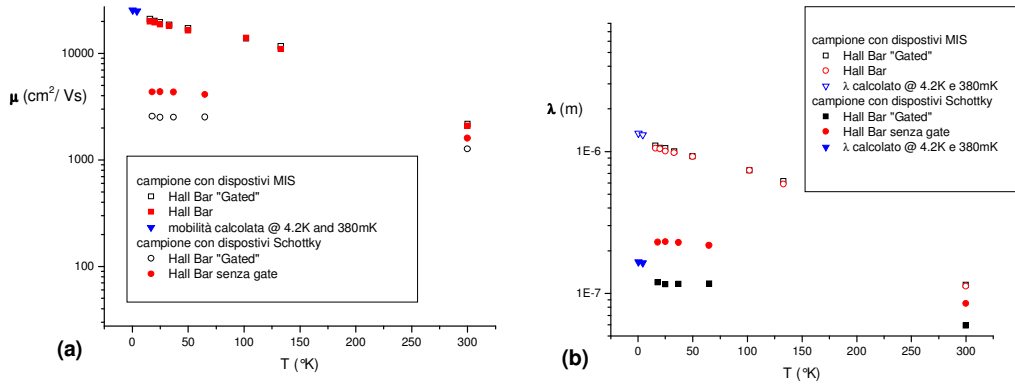


Figura 4.5: andamento della mobilità (a) e del libero cammino medio (b) in funzione della temperatura. I valori relativi a 4.2K e 380mK sono stati ricavati assumendo lo stesso valore di densità dei portatori misurato a 15K, e considerando il valore di conducibilità misurato su dispositivi mesoscopici. Nel caso del campione con i gate Schottky, il valore scelto per la densità del 2DEG è quello “intrinseco”, misurato sulla barra senza il gate ($n_{2D} \sim 10^{13} \text{ e/cm}^2$); esso è stato utilizzato per ottenere una stima del libero cammino medio.

I risultati mostrano una grande differenza tra il campione con i gate MIS e quello con i gate Schottky; nel primo, sia la barra con il gate che quella standard hanno caratteristiche molto simili. I valori di mobilità e libero cammino medio relativi alle temperature più basse confermano la possibilità di utilizzare questo sistema per gli obiettivi posti. Il campione su cui sono stati realizzati i gate Schottky ha delle caratteristiche molto diverse: la mobilità tra 15 e 300K è molto più bassa; inoltre la barra con il gate ha una mobilità inferiore a quella standard. Da un lato questo indica la peggiore qualità di questo campione; inoltre, si può ipotizzare che il processo di fabbricazione del gate Schottky ha avuto un ulteriore effetto di degrado. I dati relativi alle temperature più basse sono stati ricavati dalla misura a 4 punte su un dispositivo mesoscopico; il valore trovato per la conducibilità sembra non seguire nessuno dei due andamenti $\sigma(T)$. Questo è dovuto al fatto che la regione attiva del dispositivo da cui si è misurata la conducibilità è in parte sotto l’elettrodo di gate, quindi il valore misurato è una media del contributo “gated” e non. Il valore di libero cammino medio riportato per questo campione è stato calcolato a partire dalla conducibilità e densità ricavate sulla barra senza il gate. Dato che esso è dell’ordine di 100nm, sarà difficile raggiungere il regime balistico su questo campione.

4.2.2 Caratteristiche di perdita dei gate

La seconda fase della caratterizzazione preliminare consiste nella misura delle correnti di perdita dei gate dei dispositivi mesoscopici. Esse si ottengono polarizzando inversamente la giunzione metallo-semiconduttore formata dall'elettrodo di gate e il 2DEG, che viene contattato tramite i contatti ohmici. Lo schema del circuito adottato è riportata in fig.4.2(a); sul campione avente i gate Schottky sono stati caratterizzati un dispositivo di tipo QPC e un SET con doppio plunger. Nelle fig.4.6(b) e fig.4.7(b) sono riportate le curve di tenuta ottenute a 300K, 4.2K e 380mK relative a ciascuno degli elettrodi presenti sui dispositivi.

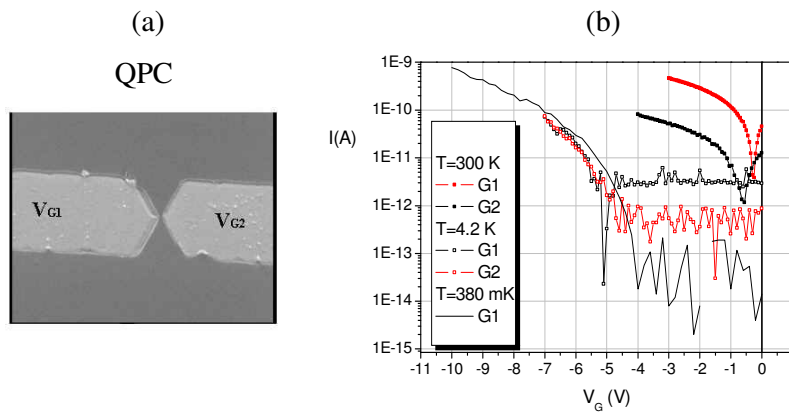


Figura 4.6: (a) immagine SEM del QPC realizzato con i gate di tipo Schottky; (b) caratteristiche di perdita dei due elettrodi G1 e G2 del QPC, misurate a 300K, 4.2K 380mK. Non è presente la curva relativa al gate G2 a 380mK; esso si è degradato durante il ciclo di raffreddamento e ha smesso di funzionare

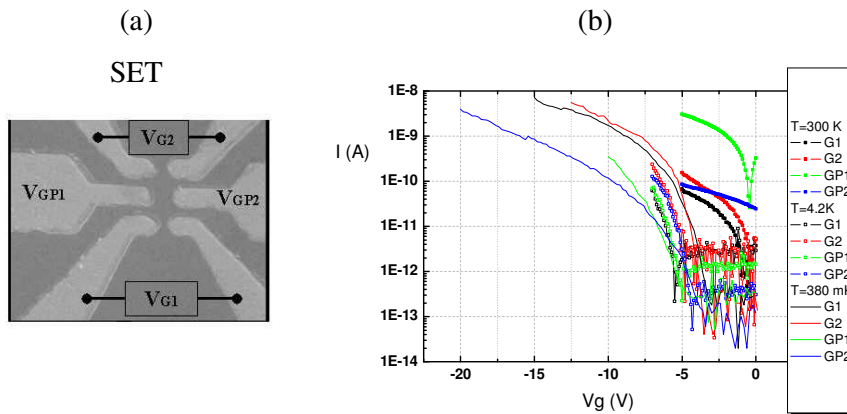


Figura 4.7: (a) immagini SEM del SET realizzato con i gate di tipo Schottky; (b) caratteristiche di perdita degli elettrodi G1, G2, GP1 e GP2 del SET, misurate a 300K, 4.2K 380mK.

L'andamento riscontrato ha la consueta forma delle caratteristiche delle giunzioni metallo semiconduttore in polarizzazione inversa. In ognuna delle curve misurate, per tensioni di polarizzazione piccole (0,-5V) la corrente tende a diminuire con la temperatura; questo comportamento è in accordo con un meccanismo di perdita termicamente assistito. Generalmente, l'effetto termoionico domina a temperatura ambiente, mentre a bassa temperatura si ha la prevalenza di meccanismi di tunnel per l'attraversamento della barriera Schottky [4]. Il tunneling della barriera può avvenire o in modo diretto, o attraverso un processo a due step: il tunneling assistito da trappola. È stato dimostrato [5] che quest'ultimo è il meccanismo dominante in questo tipo di sistemi; data l'altezza della barriera Schottky l'effetto termoionico entra in gioco a temperature superiori ai 300K, mentre il solo tunneling diretto non è sufficiente a spiegare i valori delle correnti di perdita riscontrati. Le elevate correnti di perdita nei gate su AlGaIn/GaN rappresentano una delle limitazioni maggiori nelle prestazioni dei dispositivi, e la formazione di difetti che favoriscono il tunneling è una delle tematiche maggiormente discusse [6] [7]. I nostri risultati confermano che i valori assoluti di corrente di perdita non sono affatto trascurabili. Il valore della corrente relativo a ciascun elettrodo è influenzato dall'area dell'elettrodo stesso; ad esempio i due gate G1 e G2 del QPC hanno la stessa estensione; infatti la corrente misurata è molto simile, soprattutto a bassa temperatura e per tensioni di polarizzazione più negative. I due plunger gate del SET hanno una superficie maggiore dei gate G1 e G2, infatti la corrente di perdita è più elevata. Questo comportamento è riconducibile ad un meccanismo di perdita verticale anziché laterale (fig.4.8) [4]; in altre parole, la corrente di perdita passa attraverso l'intera regione sotto l'elettrodo. Sul campione avente i gate di tipo MIS sono stati caratterizzati un QPC e un SET con singolo plunger gate. I risultati delle curve di tenuta dei gate sono riportate nelle fig.4.9 e fig.4.10.

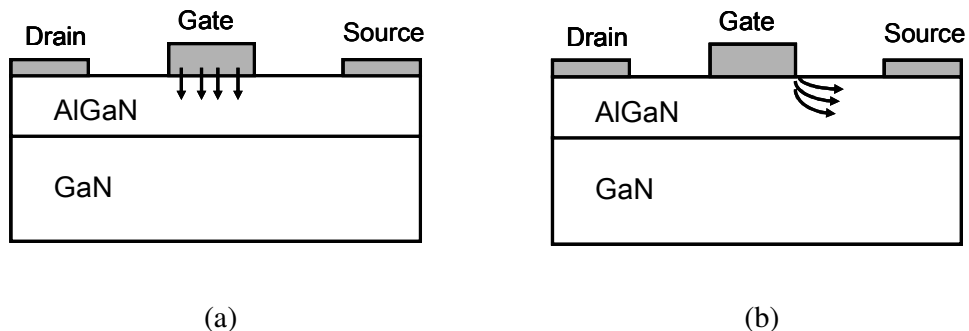


Figura 4.8: Illustrazione dei meccanismi di perdita da un Gate Schottky su un eterostruttura AlGaIn/GaN. Le frecce indicano le correnti. (a) meccanismi verticali, la corrente entra nel canale attraverso tutta l'area dell'elettrodo. (b) meccanismi laterali, la corrente di perdita passa dalla periferia del gate. Questa situazione si ha ad esempio se il canale è interdettato ($|V_G| > |V_{po}|$).

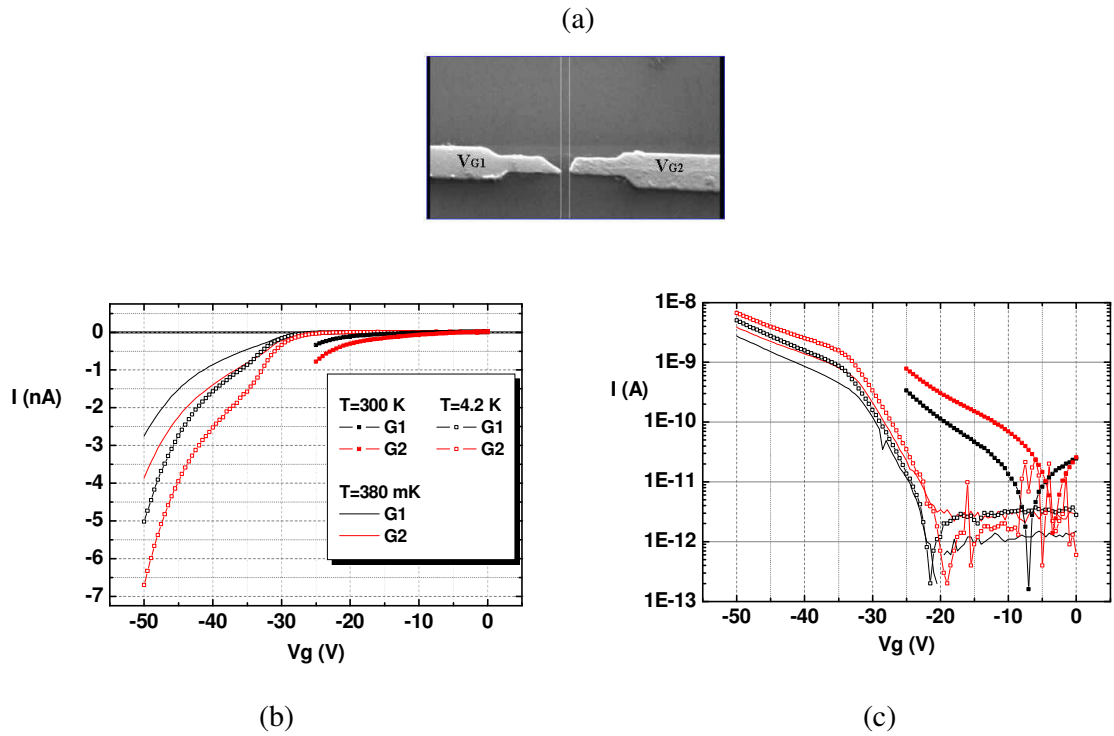


Figura 4.9: (a) immagine SEM del QPC realizzato con i gate di tipo MIS; (b) caratteristiche di perdita dei due elettrodi G1 e G2 del QPC, misurate a 300K, 4.2K 380mK, in scala lineare e logaritmica (c).

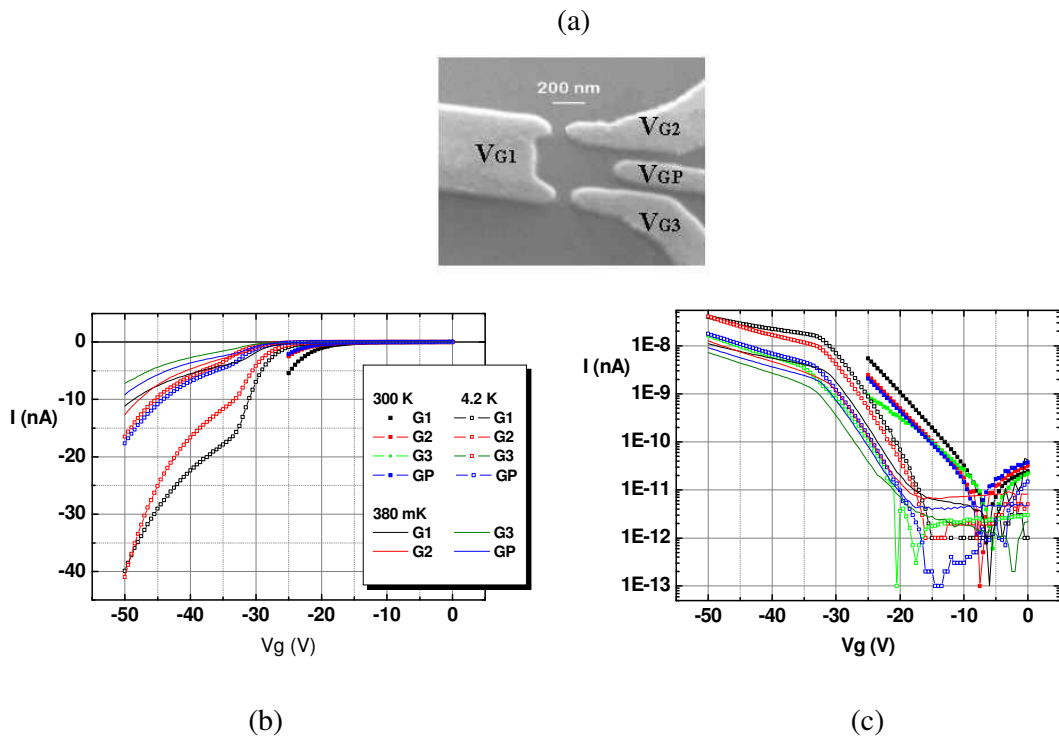


Figura 4.10: (a) immagine SEM del SET realizzato con i gate di tipo MIS; (b) caratteristiche di perdita degli elettrodi G1, G2, GP1 e GP2 del SET, misurate a 300K, 4.2K 380mK, in scala lineare e logaritmica (c)

Alcune delle considerazioni fatte sui gate di tipo Schottky si estendono anche ai gate MIS; la riduzione delle correnti con la temperatura e l'andamento con la superficie degli elettrodi si riscontrano anche in questo sistema. La presenza di un meccanismo di perdita termicamente assistito è ancora più evidente dal confronto delle curve misurate a 300K e a temperature criogeniche; le prime hanno un andamento crescente molto ripido nell'intervallo di tensione considerato (0,-25V), mentre le curve a 4.2 e 380 mK nello stesso intervallo sono quasi piatte.

La caratteristica maggiormente evidente è la presenza di una “spalla” nelle curve a bassa temperatura; essa rappresenta un punto in cui la salita della corrente diventa più lenta, ed è presente su ognuna delle curve misurate approssimativamente alla stessa tensione ($V_G \sim -32V$). Questa proprietà è senz'altro riconducibile al nitruro di silicio; la forma delle curve sperimentali è da attribuire alla presenza di contributi differenti alla corrente di perdita totale. In fig.4.11 è riportata singolarmente la corrente di perdita del gate G1 del SET a 4.2K, suddivisa nelle tre regioni A, B e C, relative a tre andamenti diversi della corrente.

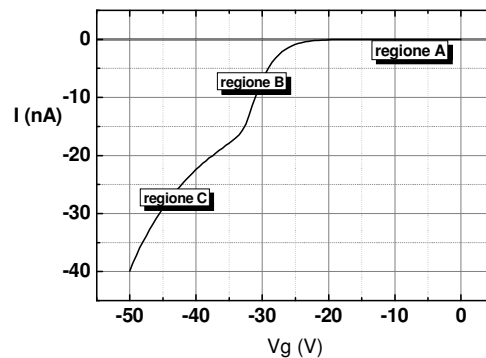


Figura 4.11: Corrente di perdita dell'elettrodo G2 del SET a 4.2K; la curva è stata suddivisa nelle 3 regioni A, B e C, corrispondi a un diverso andamento.

Un comportamento di questo tipo può essere spiegato attraverso il tunneling della barriera di potenziale tra l'elettrodo e il 2DEG. Costruendo il diagramma a bande si può risalire al tipo di meccanismo di attraversamento che determina la corrente di perdita in funzione della tensione applicata. Il profilo della banda di conduzione vicino all'equilibrio è riportato in fig.4.12(a); esso è costituito da una doppia barriera di potenziale: la prima, più alta e larga, relativa al nitruro di silicio, e la seconda relativa allo strato di esclusione. La corrente di tunnel totale è data dalla serie delle due resistenze di tunnel relative alle due barriere, denominate $R_{T1}(V_g)$ e R_{T2} . La prima delle due varia con il potenziale di gate, mentre la seconda può essere considerata costante.

Per tensioni applicate piccole, finché il potenziale di gate è inferiore alla tensione denominata V_1 in fig.4.12(b), la resistenza di tunnel R_{T1} è molto grande e la corrente di perdita è trascurabile. Questa zona corrisponde con la regione A della caratteristica. Al crescere della tensione applicata, per effetto del campo elettrico la barriera relativa al SiN diverrà sempre più stretta; pertanto la resistenza di tunnel associata alla prima barriera diminuisce, secondo un meccanismo analogo al tunnel Fowler-Nordheim nelle giunzioni MIS. Il profilo di potenziale relativo a questa situazione è illustrato in fig.4.12(b). La corrente aumenta esponenzialmente per effetto della riduzione della resistenza R_{T1} , fino a quando questa non diventa confrontabile con la resistenza della seconda barriera. Questa regione corrisponde alla zona B della caratteristica. Aumentando ulteriormente il potenziale di gate, tra le due barriere diventa dominante la seconda. La corrente totale è determinata dalla resistenza di tunnel R_{T2} , ed aumenta ad una velocità inferiore: questa è la regione C della caratteristica.

Una ulteriore conferma del fatto che l'andamento osservato sia associato alla doppia barriera è l'assenza della "spalla" nelle curve relative ai dispositivi con gate Schottky. Il quadro presentato fornisce una spiegazione qualitativa del fenomeno osservato.

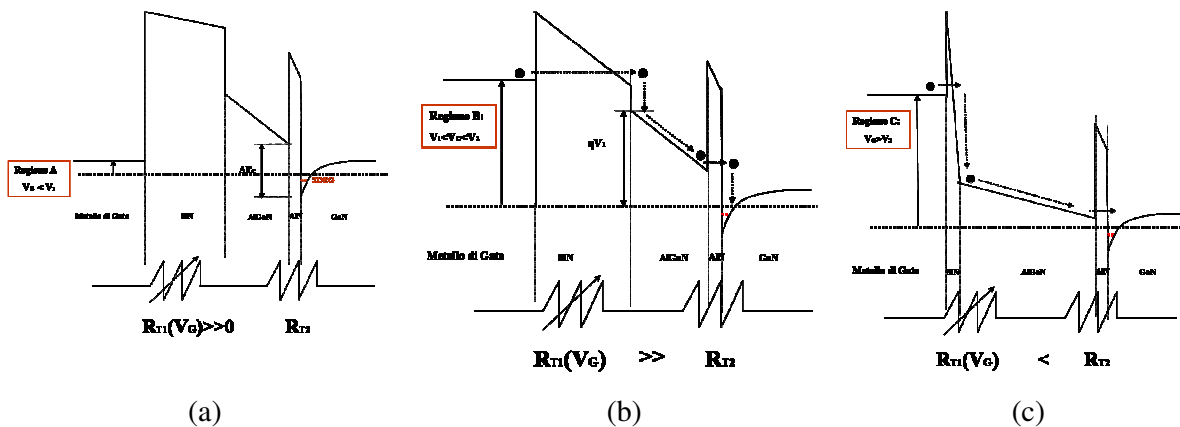


Figura 4.12: profilo di potenziale (non in scala) per diversi valori del potenziale di gate. (a) V_g piccolo e tunneling trascurabile (regione A della caratteristica riportata in fig.11). (b) $V_g > V_1$, resistenza di tunnel associata alla barriera del SiN maggiore della resistenza di tunnel della barriera dell' AlN (regione B). (c) V_g grande, resistenza di barriera del SiN piccola (regione C).

4.3 Misure su sistemi unidimensionali

In questo paragrafo saranno presentati i risultati delle misure di conduttanza differenziale in funzione della tensione di gate, relativa ai sistemi unidimensionali realizzati; è stato analizzato il comportamento dei dispositivi QPC realizzati su entrambi i campioni. Inoltre, anche la costrizione realizzata nelle barriere dei SET è stata caratterizzata come sistema unidimensionale.

4.3.1 Caratterizzazione dei QPC realizzati sul campione con gate Schottky

Le misure di conduttanza differenziale su un QPC e su una delle due barriere di un SET sono riportate in fig.4.13.

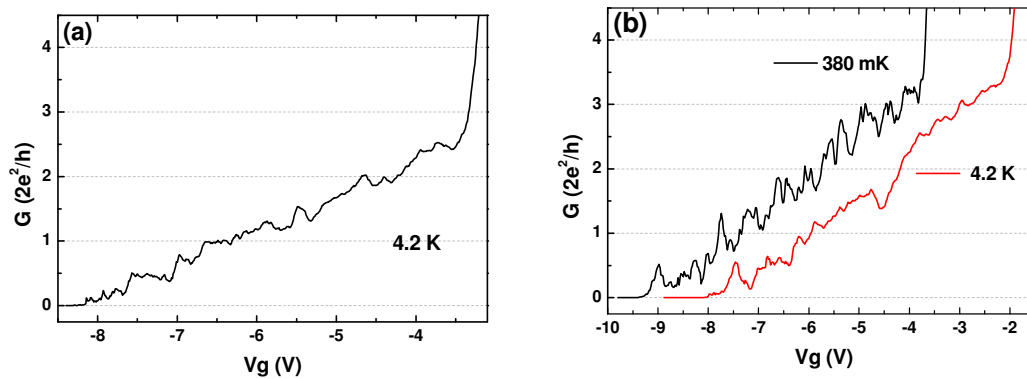


Figura 4.13: (a) conduttanza differenziale del QPC realizzato con i gate di tipo Schottky, misurata a 4.2K ; (b) conduttanza differenziale di una delle due barriere del SET realizzato sullo stesso campione, misurata a 4.2K e 380mK

In tutte le curve riportate è evidente la transizione del sistema dal carattere bidimensionale a unidimensionale. La conduttanza bidimensionale decresce in modo molto ripido all'aumentare della polarizzazione del gate; quando il 2DEG sotto gli split-gate è stato svuotato, aumentando ulteriormente la tensione di gate la conduttanza scende molto più lentamente, per effetto campo elettrico laterale ("*Fringing Field*"). In questa regione si può studiare il comportamento unidimensionale del sistema, e la presenza della quantizzazione della conduttanza; nelle curve misurate non sono presenti strutture riconducibili ad essa. La conduttanza manifesta invece delle oscillazioni di ampiezza dell'ordine del quanto e^2/h .

Questo comportamento può essere assimilato al fenomeno delle Fluttuazioni Universali della Conduttanza [8], introdotto nel capitolo 1, dovuto alla presenza di impurezze e difetti, che limitano il valore di mobilità e nei sistemi unidimensionali possono dare luogo a quei fenomeni di interferenza all'origine delle oscillazioni osservate.

Infatti, dalle misure preliminari di mobilità precedentemente descritte è stato ricavato il valore del libero cammino medio di questo materiale; esso è dell'ordine di 100nm a bassa temperatura, pertanto è confrontabile con le dimensioni delle costrizioni realizzate. Per questo motivo, la condizione di raggiungimento del regime balistico, $\lambda_m \ll L_{QPC}$ non è soddisfatta, e il trasporto in questi dispositivi sarà di tipo diffusivo o quasi-balistico.

4.3.2 Caratterizzazione dei QPC del campione con gate MIS

Prima di presentare i risultati di queste misure, vanno discussi alcuni aspetti sperimentali preliminari.

Le correnti di perdita misurate sui gate di questi dispositivi sono piuttosto elevate; anche utilizzando la tecnica lock-in, la presenza di una corrente DC non trascurabile durante le misure può costituire una sorgente di rumore; inoltre, sperimentalmente si è visto che la corrente di perdita del gate produce la comparsa di una caduta di tensione ai capi del dispositivo. In presenza di una corrente continua non è possibile misurare correttamente la risposta del sistema in condizioni di equilibrio ($V_{SD} = 0$). Per eliminare questo effetto, sperimentalmente si è applicata una piccola tensione tra Source e Drain, in modo da bilanciare la differenza di potenziale indotta dalla corrente di gate nel punto di perdita maggiore (vicino alla tensione di chiusura), e minimizzare la corrente continua passante nel dispositivo. Il segnale utilizzato come eccitazione per ricavare la conduttanza differenziale è una sinusoide di frequenza 77 Hz e ampiezza di 20 μ V a 4.2K e 10 μ V a 380mK.

Un altro comportamento riscontrato, è lo spostamento verso tensioni meno negative del punto di chiusura del QPC dopo cicli di raffreddamento a 380mK successivi. Come si vede in fig.4.14(a), la tensione di chiusura varia in un intervallo tra -39V -40.5V; in questi dispositivi essa è determinata, oltre che dallo strato barriera di AlGaIn, dalla qualità dell'isolante di gate. In particolare, è influenzata dal potenziale generato dai difetti e dalle impurezze, che a sua volta è determinato dallo stato di carica degli stati associati. Durante cicli termici successivi a temperature criogeniche la configurazione delle cariche negli stati associati a difetti e impurezze varia in modo non banale, causando una variazione disomogenea e non riproducibile del potenziale. Data la variabilità del potenziale associato alle impurezze, nelle misure di conduttanza effettuate in diversi cicli solo le strutture riproducibili possono essere considerate intrinseche, e riconducibili al potenziale unidimensionale. Ad esempio, in fig.4.14(b) sono riportate due curve misurate in differenti cicli di raffreddamento; nella prima è evidente la presenza di alcuni picchi che non si ritrovano nella seconda. Le due curve sono quindi attribuibili a differenti distribuzioni di potenziale da impurezze.

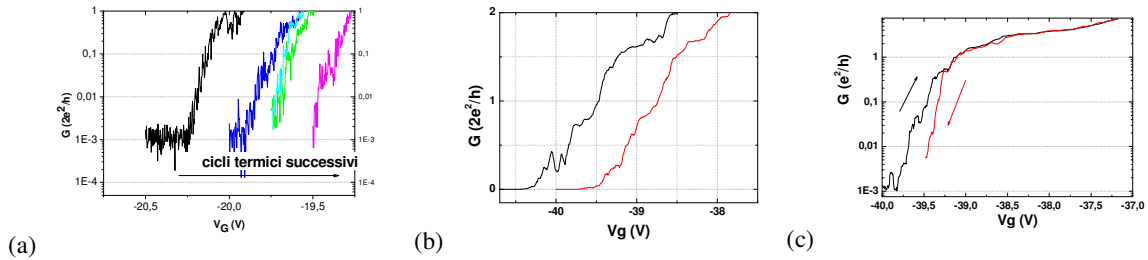


Figura 4.14: (a), (b) conduttanza differenziale del QPC misurata a 380mK durante cicli termici successivi, nella zona di trasporto unidimensionale, vicina al punto di chiusura. (c) conduttanza differenziale misurata a 380mK ottenuta durante lo stesso ciclo di raffreddamento, variando il gate nelle due direzioni indicate dalle frecce (isteresi).

Un altro fenomeno osservato è l'*isteresi* della conduttanza, ovvero un diverso andamento in funzione della direzione in cui viene variata la tensione di gate. In fig.4.14(c) sono riportate due curve acquisite in successione nello stesso ciclo di raffreddamento, muovendo il potenziale di gate nelle due direzioni: decrescente e crescente. Come si vede, la tensione di chiusura è diversa nei due casi; anche questo effetto potrebbe essere provocato dal caricamento di stati interfacciali o dovuti a impurezze nell'isolante di gate. Da qui in avanti, per poter discutere uniformemente i risultati, le curve presentate sono state tutte acquisite variando la tensione di gate nella direzione che va da valori negativi a valori positivi.

La conduttanza differenziale del dispositivo QPC, misurata secondo quanto detto finora a 4.2K e 380mK, è riportata in fig.4.15. I valori di conduttanza sono stati riportati utilizzando come unità di misura il quanto di conduttanza, che nel sistema in esame è pari a $G_0 = 2e^2/h$ per via della degenerazione di spin.

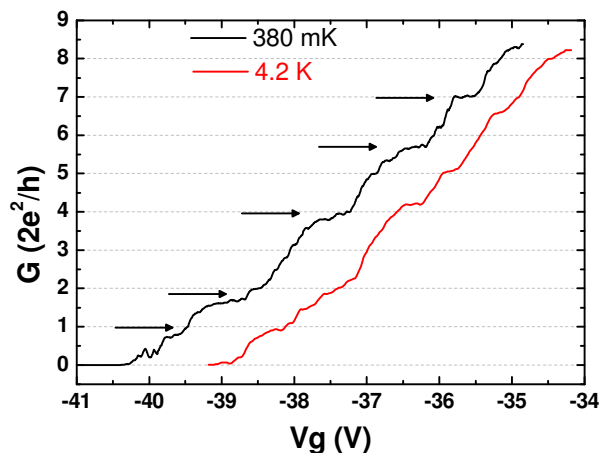


Figura 4.15: Conduttanza lineare del QPC a 4.2K e 380mK; per chiarezza, la curva a 4.2K è stata traslata lungo l'asse del potenziale di gate di 0.5V. Sono evidenziate le strutture nella conduttanza riscontrate.

Nella curva misurata a 4.2K sono presenti alcuni plateau nella conduttanza, anche se non molto definiti. Nella curva a 380mK le strutture presenti risultano maggiormente definite; in fig.4.15 sono stati evidenziati i valori a cui si osservano i gradini più marcati e riproducibili in unità di G_0 .

Al fine di eliminare il più possibile il rumore nelle caratteristiche in fig.4.16 è riportata la caratteristica ottenuta da uno “smoothing” numerico sui dati sperimentali, relativi a una curva rappresentativa di conduttanza acquisita a 380mK. In questo modo è stato possibile calcolare la derivata numerica della curva, al fine di facilitare la discussione. Essa è riportata nel pannello di destra della fig.4.16, ed è costituita da una serie di picchi in corrispondenza di ciascun plateau.

La conduttanza del QPC presenta un plateau molto vicino a G_0 e a $2*G_0$; il plateau a $3*G_0$ è soppresso, mentre è presente un gradino a $4*G_0$. Anche il gradino $5*G_0$ è soppresso, mentre la conduttanza presenta una struttura vicino a $6*G_0$ e un gradino ben definito in corrispondenza di $7*G_0$.

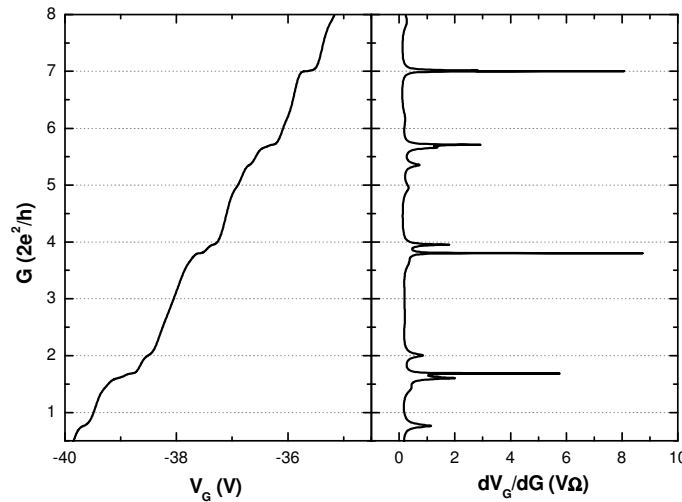


Figura 4.16: Conduttanza differenziale del QPC a 380mK, ottenuta da uno smoothing numerico della curva sperimentale (pannello di sinistra). Nel pannello di destra è riportata la derivata numerica della tensione di gate rispetto alla conduttanza misurata.

La presenza di strutture riproducibili in differenti cicli termici permette di escludere l’origine delle strutture da disomogeneità del potenziale. Inoltre, sono presenti alcune strutture di ordine inferiore sovrapposte o a ridosso di ciascun plateau, presenti nella curva del pannello di destra come dei piccoli picchi nella derivata. La caratteristica più evidente dell’andamento della conduttanza è la soppressione del plateau a $3*G_0$ e $5*G_0$. Le altre strutture invece sono riconducibili ad un andamento regolare, con valori poco inferiori a quelli previsti dalla quantizzazione.

Ipotizzando un coefficiente di trasmissione dei modi unidimensionali del QPC $T_n \lesssim 1$, e ricordando che la conduttanza teorica è data da: $G = G_0 \sum_n T_n$, l'andamento osservato corrisponde alla quantizzazione regolare, con la soppressione del modo $n=3$ e $n=5$.

La soppressione dei plateau può essere attribuita all'apertura di un canale 1D parallelo: la trasmissione di un doppio canale è accompagnata da un aumento di conduttanza di $2 \cdot G_0$, dato che ciascuno dei modi trasmessi contribuisce con un quanto di conduttanza. Una quantizzazione con plateau spaziati di $2 \cdot G_0$, o con la soppressione di alcuni dei plateau regolari è stata infatti osservata in sistemi costituiti da 2 QPC in parallelo [9]. Se la distanza tra le due costrizioni è inferiore sia al libero cammino medio dell'elettrone che alla lunghezza di coerenza di fase, le onde elettroniche possono attraversare il sistema in modo coerente, e i due canali paralleli costituiscono un sistema unidimensionale. È stato osservato che in un tale sistema sotto certe condizioni i due canali 1D sono correlati da un effetto "cooperativo", e al variare delle tensione di gate i modi vengono depopolati simultaneamente in entrambe le costrizioni, così da produrre una quantizzazione con periodicità doppia. L'effetto di accoppiamento dei due canali è una diretta conseguenza della natura unidimensionale del sistema: avviene una redistribuzione di elettroni che porta all'allineamento dei modi 1D delle due costrizioni. Tale allineamento è responsabile del doppio salto nella conduttanza.

Questa discussione può essere applicata per spiegare il comportamento del QPC misurato; nel capitolo 1 sono stati presentati alcuni risultati sperimentali che hanno dimostrato l'occupazione di una seconda sottobanda nel 2DEG [10], corrispondente al secondo livello discreto della buca di potenziale lungo z . L'occupazione della seconda sottobanda è una conseguenza dell'elevato valore del livello di Fermi dei gas bidimensionali in questi sistemi, dell'ordine o maggiore di 100 meV. All'interno della costrizione, a partire dalla seconda sottobanda si forma il canale 1D parallelo. Nel seguito sarà chiarita la distribuzione dei livelli energetici dei modi nel sistema, e sarà discusso come essa possa portare all'andamento osservato sperimentalmente. Si definiscono ϵ_{2D0} e ϵ_{2D1} rispettivamente i primi due livelli discreti della buca di potenziale in cui è confinato il 2DEG; siano invece ϵ_{1D0}^n e ϵ_{1D1}^m i modi 1D relativi ai due livelli della buca.

Al variare della tensione di gate durante la misura di conduttanza, si varia il livello di Fermi e dunque il numero di modi occupati. Inizialmente, a V_g molto negativi, il canale è interdetto e nessuno dei modi è occupato. Quando il livello di Fermi oltrepassa il livello del minimo del primo modo, esso viene popolato e può essere trasmesso: la conduttanza aumenta di un quanto. Nel sistema studiato, il primo gradino di conduttanza coincide con il modo $n=1$ della prima sottobanda del 2DEG (ϵ_{1D0}^1). Variando ulteriormente il potenziale di gate, il livello di Fermi interseca i modi successivi (ϵ_{1D0}^n), che possono essere via via trasmessi e contribuire ciascuno con un quanto $2e^2/h$ alla conduttanza.

Al di sopra dell'energia della seconda sottobanda 2D occupata (ϵ_{2D1}) la situazione si complica: le sue nuove sottobande 1D (ϵ_{1D1}^m) si sovrappongono alla serie di modi unidimensionali relativi alla prima sottobanda occupata dal gas (ϵ_{1D0}^n).

Se uno dei modi 1D della prima sottobanda coincide con uno dei modi della seconda, al variare del gate lo spostamento del livello di Fermi li popola entrambi simultaneamente, e in corrispondenza dello stesso potenziale si ha un salto doppio di conduttanza. Secondo l'interpretazione data, questa è la situazione sperimentale relativa alla soppressione dei plateau a $3*G_0$ e $5*G_0$. Ad esempio, la soppressione del gradino a $3*G_0$ corrisponde all'allineamento del modo 1D $n=3$ della prima sottobanda 2D (ϵ_{1D0}^3) e del modo 1D $n=1$ della seconda (ϵ_{1D1}^1).

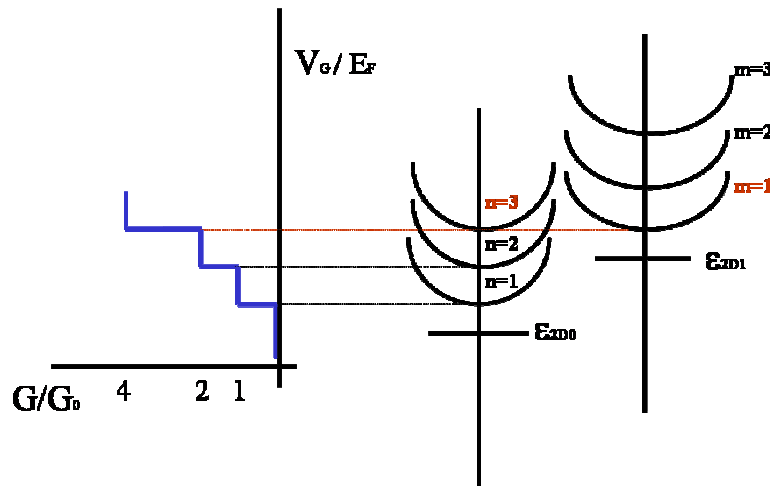


Figura 4.17: Schematizzazione della distribuzione dei modi 1D nelle due sottobande 2D occupate dal gas, all'origine della una curva di conduttanza riportata. Nella situazione illustrata, il plateau a $3*G_0$ è soppresso a causa dell'allineamento delle energie corrispondenti al modo $n=3$ di ϵ_{2D0} e $m=1$ di ϵ_{2D1} .

Questa situazione è illustrata in fig.4.17. L'allineamento dei modi responsabile del salto nella conduttanza potrebbe essere un fenomeno "accidentale", oppure potrebbe essere la conseguenza di un accoppiamento dei due canali 1D, limitato ai livelli in questione. Questo accoppiamento andrebbe giustificato sulla base di effetti di correlazione, uscendo dal quadro descrittivo a elettroni indipendenti in cui le due sottobande non interagiscono. D'altro canto non è semplice prevedere quantitativamente il comportamento del sistema. Il contributo del secondo canale è dovuto all'occupazione della seconda sottobanda 2D; il suo minimo coincide con il secondo livello discreto della buca di potenziale di confinamento del 2DEG. Come è stato detto nel capitolo 1, essa può essere approssimata con una buca triangolare, in cui la posizione dei livelli è sensibilmente dipendente dal campo elettrico che descrive la buca [11]. Al variare del livello di Fermi varia la carica totale del 2DEG, che a sua volta determina proprio il potenziale di confinamento.

La distribuzione relativa dei livelli energetici discreti e del livello di Fermi al variare della forma buca triangolare è illustrata schematicamente in fig.4.18. Ad esempio, si consideri una situazione in cui il 2DEG è poco popolato (fig.4.18(a)) e inizialmente solo la prima sottobanda 2D è occupata (ϵ_{2D0}). All'aumentare della concentrazione del gas per effetto del potenziale di gate, il campo elettrico aumenta e la buca di potenziale si stringe. Ciò fa variare simultaneamente sia l'energia di Fermi e il livello della seconda sottobanda. Come è noto, il livello di Fermi aumenta in energia linearmente con la densità di carica. Il livello energetico della seconda sottobanda, invece, varia con la densità del 2DEG secondo la dipendenza: $E_i \sim AF^{2/3} \sim An_{2D}^{2/3}$ [11]. È plausibile quindi che la seconda sottobanda, che si muove più lentamente con il campo elettrico, si porti al di sotto del livello di Fermi nella nuova condizione (fig.4.18(b)). Si è quindi nella situazione in cui entrambe le sottobande sono occupate e è presente una doppia serie di modi 1D nella costrizione.

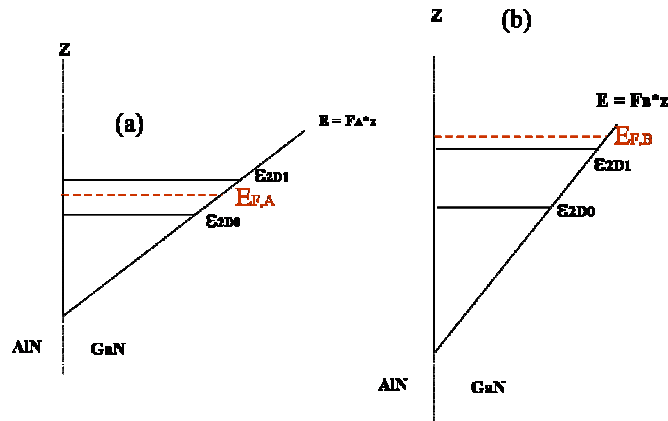


Figura 4.18: Illustrazione schematica della distribuzione dei primi due livelli in una buca triangolare, in funzione del campo elettrico. Nella situazione (a), corrispondente ad una densità di carica del 2DEG più bassa, il campo è minore e la buca è più larga; il livello di Fermi è tale che un solo livello della buca di potenziale è popolato. Nella situazione (b), la carica del 2DEG è più alta, il campo elettrico è maggiore e i livelli energetici si alzano; d'altra parte, il livello di Fermi aumenta di più di quanto non aumentino i livelli discreti della buca in questa nuova condizione, popolando entrambe le sottobande

D'altra parte, l'andamento della conduttanza riportato con la soppressione dei gradini a $3 \cdot G_0$ e $5 \cdot G_0$ si è manifestata in modo riproducibile in tutti i cicli di raffreddamento, eseguiti anche a distanza di settimane. Pertanto, il comportamento osservato deve essere ricondotto alla natura intrinseca del sistema, e l'interpretazione data è compatibile con il comportamento di un oggetto unidimensionale in un quadro a elettroni indipendenti.

La presenza delle strutture "minori" sovrapposte ai plateau principali potrebbe essere dovuta a effetti di interferenza elettronica nel QPC; come è noto, nelle misure di conduttanza dei QPC essi si manifestano come delle risonanze sovrapposte ai gradini regolari [12].

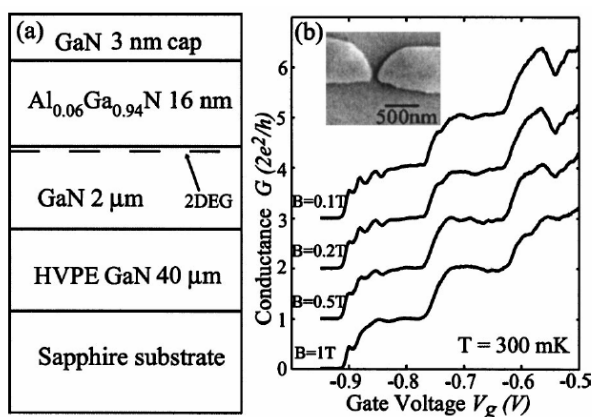


Figura 4.19: (a) schematizzazione dell'eterostruttura utilizzata per la realizzazione del QPC. Le caratteristiche del 2DEG riportate sono: densità $n_s = 1.03 \cdot 10^{12} \text{ cm}^{-2}$ e mobilità $\mu = 56 \text{ 000 cm}^2/\text{Vs}$. (b) conduttanza differenziale del QPC, misurata a 300mK in presenza di un campo magnetico di diversi valori [13].

Questo effetto è stato riscontrato anche nel comportamento del primo QPC riportato, realizzato su un eterostruttura AlGaIn/GaN, e ottenuto da una costrizione singola realizzata con gli split-gate [13]. In fig.4.19 è riportata la sua curva di conduttanza. Le curve presentate sono state acquisite in campo magnetico; a bassi campi sono presenti una serie di picchi di risonanza sovrapposti ai plateau, che vengono soppressi al crescere del campo magnetico. Questo comportamento è un fenomeno noto: gli effetti di interferenza delle onde elettroniche diffuse dal potenziale generato dalle impurezze, che sono all'origine delle risonanze osservate, sono notevolmente ridotti in presenza di un campo magnetico [12]. Esso infatti agisce sulle traiettorie elettroniche, distruggendo i cammini di interferenza. La presenza dello stesso tipo di risonanze nella conduttanza a campo nullo non è stata discussa, e la curva relativa non viene presentata. Allo stato attuale, sulla base dei risultati ottenuti finora dalla caratterizzazione dei QPC realizzati durante il lavoro di tesi o da un confronto con la letteratura, non è possibile chiarire l'origine delle strutture sovrapposte ai plateau nella conduttanza.

4.3.3 Conduttanza differenziale delle barriere del SET

Nei dispositivi SET realizzati sul campione con i gate MIS, le costrizioni realizzate per costituire le due barriere di accesso all'isola sono state caratterizzate entrambe come sistemi unidimensionali. I due sistemi presi in esame sono l'elettrodo G1 del SET insieme rispettivamente all'elettrodo G2 e G3; le misure di conduttanza differenziale che saranno riportate nel seguito sono state acquisite polarizzando insieme i due elettrodi, e lasciando scollegato (*floating*) il plunger gate e l'altro ramo della seconda costrizione.

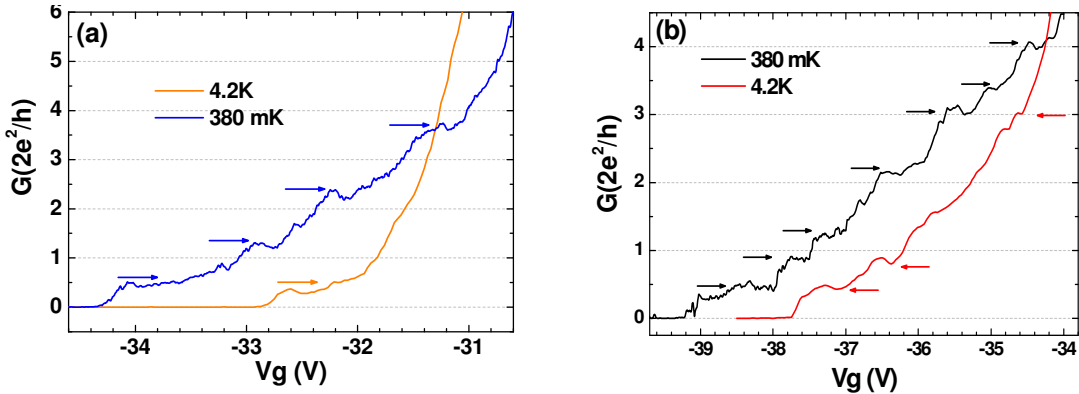


Figura 4.20: (a) conduttanza lineare della costrizione realizzata dagli elettrodi split gate G1 e G2 del SET, misurata a 4.2K e 380mK; (b) conduttanza lineare della costrizione relativa a G1 e G3 del SET, misurata a 4.2K e 380mK. Le frecce indicano le strutture più evidenti a entrambe le temperature

In fig.4.20(a) sono riportate due misure rappresentative di conduttanza lineare misurate a 4.2K e 380mK sulla barriera G1G2; la caratteristica più evidente è la presenza di un lungo plateau con strutture sovrapposte a $0.5 \cdot G_0$, sia nella curva a 4.2K che in quella a 380mK. Nella conduttanza a temperatura più bassa si osservano anche un'altra serie di strutture, evidenziate nel grafico, che a 4.2K non sono presenti o sono solo accennate.

In fig.4.20(b) sono riportate le curve relative alla barriera G1G3; nel grafico sono evidenziate le strutture più marcate presenti a 380mK, e quelle corrispondenti a 4.2K. Anche nel comportamento della seconda barriera è presente il plateau a $0.5 \cdot G_0$ sia a 380mK che a 4.2K. Inoltre, è maggiore il numero di strutture presenti ad entrambe le temperature.

Anche in questo caso, le caratteristiche sperimentali sono state sottoposte a un procedimento di "smoothing", per eliminare il rumore. Esse sono riportate in fig.4.21, insieme alla derivata numerica della conduttanza rispetto al potenziale.

Una delle proprietà riscontrate è la presenza di uno o più picchi sovrapposti ai plateau; essi possono essere ricondotti ad effetti di risonanza. Essi sono favoriti dalla lunghezza della costrizione. Le costrizioni in esame sono infatti più lunghe dei QPC descritti in precedenza, nei quali questo effetto era presente ma molto meno evidente.

In questi dispositivi i valori a cui si osservano le strutture nella conduttanza sono anomali rispetto all'andamento regolare; i valori anomali a cui si manifestano i plateau potrebbero essere dovuti a un coefficiente di trasmissione della barriera T diverso dall'unità; in questo caso la spaziatura dei gradini diverrebbe $T \cdot G_0$. La quantizzazione corretta si potrebbe ottenere quindi dividendo le curve sperimentali per il coefficiente di trasmissione non unitario. I plateau non sono equispaziati, pertanto non è possibile riportarli a valori multipli di G_0 utilizzando un unico parametro per il coefficiente di trasmissione della barriera.

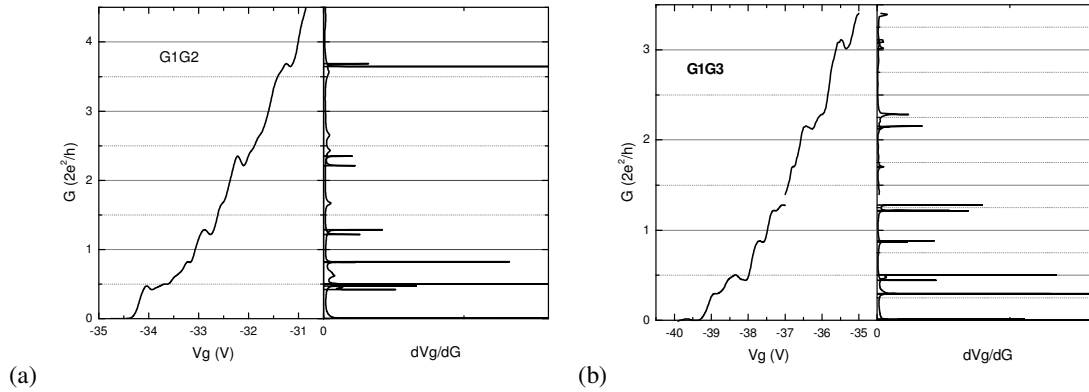


Figura 4.21: Conduttanza differenziale della costrizione realizzata dalla coppia di split-gate G1G2 (a) e G1G3 (b) del SET a 380mK, ottenute da uno smoothing numerico dei dati sperimentali (pannello di sinistra). Nel pannello di destra è riportata la derivata numerica della tensione di gate rispetto alla conduttanza misurata.

La caratteristica più evidente degli spettri riportati è la presenza del plateau anomalo $0.5 \cdot G_0$, riprodotto in entrambe le barriere e ben visibile anche a temperatura più alta. Nella discussione sulla presenza di plateau a valori anomali della conduttanza occorre utilizzare un approccio diverso, che va oltre il modello di trasporto unidimensionale per elettroni non interagenti. Per valutare l'importanza degli effetti di correlazione in un sistema elettronico si deve guardare al parametro adimensionale $r_s \propto m_e \cdot / \epsilon n_s^{1/2}$. Nei sistemi AlGaAs/GaAs esso può essere controllato variando la densità del 2DEG. Per questa ragione essi sono stati utilizzati da sempre come modello di studio degli effetti a molti elettroni. Il 2DEG nelle eterostrutture AlGaN/GaN da un lato ha una densità elettronica molto più elevata, dall'altro ha una costante dielettrica più bassa e una massa efficace più alta. Il valore per il parametro r_s risulta quindi confrontabile se non superiore a quello ottenibile su GaAs. Pertanto, gli effetti di correlazione elettronica sono evidentemente importanti anche nei sistemi in esame.

La struttura a $0.5 \cdot G_0$ potrebbe avere un'origine simile a quella della cosiddetta "anomalia 0.7" (o "struttura 0.7") [14]; poco dopo le prime osservazioni sperimentali della quantizzazione della conduttanza è emerso questo nuovo fenomeno, che consiste appunto in un plateau addizionale ad un valore intorno a $0.7 \cdot G_0$.

La struttura 0.7 è stata osservata in molteplici sistemi unidimensionali, realizzati su silicio [15], arsenuro di gallio [16] e, più recentemente, su nitruro di gallio [13]. Inoltre, i dispositivi utilizzati sono stati realizzati sia attraverso la tecnica split-gate che attraverso l'etching [17]. Questo dimostra l'universalità e l'origine intrinseca di questo fenomeno, che costituisce attualmente una delle tematiche più controverse nel trasporto in sistemi mesoscopici. Un esempio di una struttura 0.7 osservata sperimentalmente è illustrato in fig.4.22.

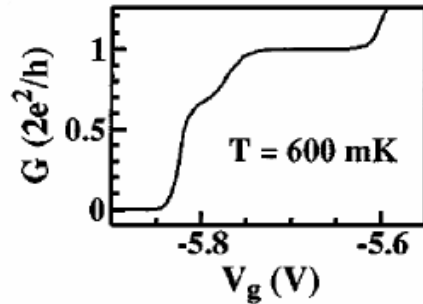


Figura 4.22: “Anomalia 0.7”, riscontrata durante la caratterizzazione di un QPC realizzato su un eterostruttura AlGaAs/GaAs

Una delle caratteristiche della struttura 0.7 è il suo comportamento in funzione della temperatura: essa diventa maggiormente evidente al di sopra di 1K [18] [19]. Inoltre, in presenza di un campo magnetico la struttura 0.7 evolve verso il plateau $0.5 \cdot G_0$, che costituisce il valore di quantizzazione se si rimuove la degenerazione di spin [19]. Il comportamento della struttura 0.7 in funzione della temperatura e in presenza di un campo magnetico è riportata in fig.4.23. Recentemente, sono state osservate altre strutture anomale a valori diversi di conduttanza, il cui comportamento è analogo a quello alla struttura 0.7 [20].

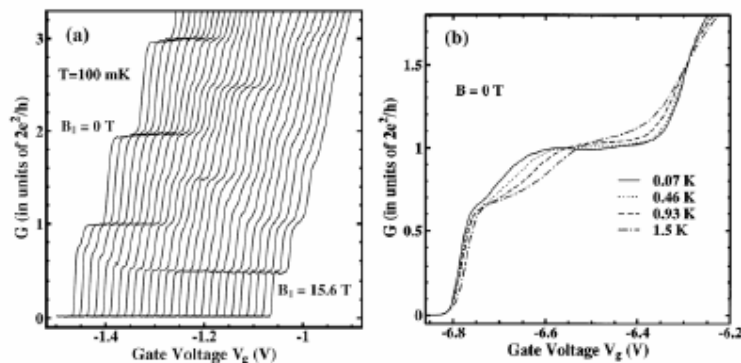


Figura 23: Andamento della struttura 0.7 in funzione del campo magnetico (a) e della temperatura (b) [19]

L'interpretazione dell'anomalia 0.7 risulta ancora lontana dall'essere chiara e univoca. I vari modelli proposti si basano tutti sugli effetti dell'interazione elettrone-elettrone.

Una tra le prime spiegazioni dell'anomalia 0.7 si basa sull'esistenza di una polarizzazione di spin spontanea, che si forma quando la densità del 2DEG diminuisce per effetto del potenziale di gate e $G < G_0$ [18], [21]. La polarizzazione di spin è una conseguenza dell'interazione di scambio; essa produce la formazione delle 2 sottobande occupate da elettroni con "spin up" e "spin down", entrambe popolate a $T > 0$, accompagnata dall'apertura di una *spin gap*.

Il modello fenomenologico basato sulla formazione di una spin-gap riproduce correttamente la comparsa e il comportamento della struttura 0.7 e delle anomalie analoghe a valori più alti di conduttanza, se si assume innanzitutto che la spin-gap vari con la densità di elettroni, e quindi con la tensione di gate. Altrimenti, si dovrebbe ottenere un plateau di quantizzazione a $0.5 * G_0$; inoltre, si deve assumere un *pinning* del livello di Fermi al livello della sottobanda superiore (spin up), e lo spostamento in energia di entrambe le sottobande al variare del potenziale di gate.

Una seconda interpretazione, e attualmente tra le più diffuse, si basa sull'effetto Kondo [22] [23]. La struttura 0.7 avrebbe origine dall'interazione tra lo spin dell'elettrone che attraversa il QPC e lo spin di un elettrone in uno stato quasi-legato nella costrizione. La formazione di stati quasi-legati è stata verificata attraverso delle simulazioni basate sulla teoria del funzionale densità (DFT, Density Functional Theory) [24]; essi sono analoghi agli stati associati ai fenomeni di risonanza nella trasmissione attraverso barriere unidimensionali. La fisica di Kondo è stata invocata anche per spiegare altri fenomeni associati al trasporto in sistemi a bassa dimensionalità, quali ad esempio la "Zero Bias Anomaly" (ZBA) [23]; essa si manifesta con la presenza di un picco anomalo nella conduttanza in condizioni di equilibrio a temperature molto basse, ed è stato suggerito che essa sia intrinsecamente collegata all'anomalia 0.7.

Sia la ZBA che la presenza di anomalie nella quantizzazione della conduttanza sono state recentemente osservate anche nella conduttanza dei sistemi 1D realizzati a partire dal 2DEG nelle eterostrutture AlGaIn/GaN [13] [25]. In fig.4.24(a) è riportata la misura in cui è stata evidenziata la presenza della ZBA sul primo QPC riportato, costituito da una costrizione simmetrica ottenuta con 2 split-gate su GaN [13]; si può osservare come essa sia accompagnata dall'anomalia 0.7, che si manifesta come un addensamento di curve a $G=0.7 * G_0$ in corrispondenza di $V_{SD}=0$. In presenza di un elevato campo magnetico, la ZBA è soppressa e l'anomalia 0.7 evolve verso il semi-plateau $0.5 * G_0$.

Nel quadro descritto, la struttura 0.7 avrebbe origine dall'effetto Kondo, per valori di conduttanza del sistema 1D superiori al semi-plateau $0.5 * (2e^2/h)$ [23].

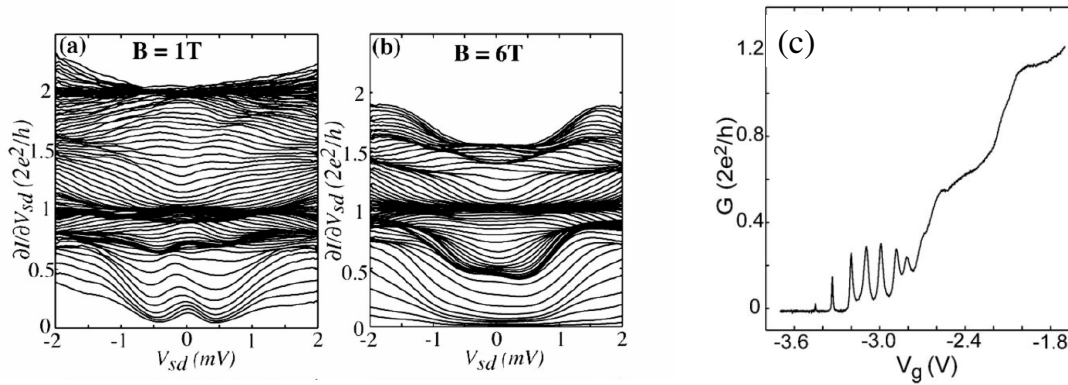


Figura 24: Andamento dell'conduttanza differenziale non lineare in funzione della applicata tra Source e Drain (condizioni di non equilibrio) di un QPC su GaN ottenuto da una singola costrizione, misurata a 300mK, in presenza di $B=1T$ (a) e $B=6T$ (b) [13]. (c) conduttanza differenziale di un QPC su GaN ottenuto dalla coppia di split-gate di forma asimmetrica, misurata a 300mK; sono presenti dei plateau nella conduttanza a valori anomali ($0.6 \cdot G_0$ e $1.2 \cdot G_0$), e una serie di risonanze vicine al punto di chiusura della costrizione [25].

La struttura a $0.5 \cdot G_0$ presente nelle curve sperimentali dei dispositivi realizzati durante il lavoro di tesi non presenta un comportamento totalmente assimilabile a quello della struttura 0.7 ; infatti la struttura anomala non è accompagnata dal plateau regolare. Il plateau a $0.5 \cdot G_0$ è comunque il più evidente tra tutte le strutture anomale riscontrate durante il lavoro.

Studi sperimentali recenti hanno dimostrato la relazione esistente tra la struttura 0.7 e il potenziale unidimensionale di confinamento [26] [27]; questi studi supportano un'interpretazione "ibrida" per il fenomeno, basata sull'idea che esso non sia spiegabile solo in termini di correlazione elettronica. I risultati sperimentali suggeriscono che gli effetti di interferenza legati alle caratteristiche del potenziale abbiano un ruolo determinante nella formazione di strutture anomale della conduttanza, il cui comportamento è confrontabile con quello dell'anomalia 0.7 . In primo luogo, è stato dimostrato che la presenza di plateau regolari nella quantizzazione dipende in modo critico dall'adiabaticità del potenziale [28], e un comportamento anomalo della conduttanza può essere legato a questa proprietà del potenziale. La riscontrata presenza di anomalie e la soppressione dei plateau regolari è generalmente attribuita al duplice effetto delle interazioni elettrone-elettrone e alla non-adiabaticità del potenziale. Solitamente, il potenziale di confinamento nei sistemi a bassa dimensionalità ottenuti con la tecnica split-gate non presenta discontinuità o variazioni tali da renderlo non adiabatico, quindi questo comportamento non è molto evidente. D'altro canto, la forma del potenziale è direttamente riconducibile alla forma degli elettrodi. Ad esempio, in fig.4.24(c) è riportata la caratteristica ottenuta su un secondo QPC realizzato su GaN [25] avente una struttura asimmetrica. Nella caratteristica sono evidenti dei plateau a valori anomali di conduttanza. La presenza di queste anomalie non è stata ancora chiarita.

I sistemi unidimensionali in esame sono molto diversi dai QPC descritti nel paragrafo 4.3.2. Innanzitutto, la lunghezza della costrizione è maggiore; questo è dovuto alla forma degli elettrodi, che nel caso dei QPC ha un profilo graduale che si restringe nel punto in cui si realizza il contatto quantico. Nelle barriere del SET, invece, la forma è più *abrupta* e la costrizione risulta più estesa lungo la direzione di attraversamento. È naturale ricercare le cause del diverso comportamento dei due sistemi nella forma degli elettrodi che producono il potenziale di confinamento del 2DEG. Data la geometria graduale e la forma simmetrica dei due rami della costrizione del QPC presentato nel paragrafo precedente, si può ipotizzare che il potenziale abbia le stesse proprietà di simmetria e gradualità; in altre parole, è ragionevole assumere che il potenziale unidimensionale sia adiabatico. La forma degli elettrodi da sola non garantisce l'adiabaticità, vista la criticità con cui il potenziale dipende dalle disomogeneità presenti. D'altro canto, la forma molto irregolare degli elettrodi che costituiscono i due rami delle barriere del SET conferisce al potenziale di confinamento del sistema 1D una forte asimmetria. L'elettrodo G1, più esteso di entrambi gli elettrodi con cui viene accoppiato, sarà più efficiente nello svuotamento del 2DEG sottostante al variare della tensione di gate; in altre parole, il *pinch-off* del dispositivo sarà determinato prevalentemente dall'elettrodo più esteso. È possibile quindi che la maggiore riduzione della densità del gas sotto l'elettrodo più esteso abbia favorito le interazioni a molti elettroni all'origine della conduttanza anomala osservata sperimentalmente.

Uno dei modelli utilizzati per spiegare la presenza di anomalie accompagnate dalla soppressione del plateau regolare corrispondente, si basa sul trasporto associato ad una elevata polarizzazione di spin; esso è già stato accennato in precedenza. Come si è detto, la polarizzazione di spin è accompagnata dall'apertura di una spin gap. La presenza del semi-plateau e l'assenza del plateau intero possono essere dovute alla presenza di una spin gap molto elevata. Sotto questa ipotesi, il plateau semi-intero è dovuto alla trasmissione completa del solo canale "spin up", mentre il secondo canale "spin down" è bloccato e il plateau intero non si manifesta [29].

Esistono molteplici possibilità oltre a quella che la spin gap sia all'origine della soppressione del plateau regolare. Come già sottolineato in precedenza, la presenza di plateau regolari è criticamente dipendente dall'adiabaticità del potenziale; in questo senso, i risultati presentati indicano chiaramente un'influenza molto significativa della forma del potenziale sul trasporto elettronico nei sistemi unidimensionali.

I modelli basati sull'interazione elettrone-elettrone e quelli in cui si evidenzia l'effetto del potenziale comunque non si escludono a vicenda. La presenza del lungo plateau a $0.5 \cdot G_0$ può essere infatti spiegata dall'apertura di una larga spin gap, favorita dalla forma asimmetrica del potenziale; questa affermazione è provata dall'assenza della stessa anomalia nei QPC più simmetrici.

Anche le anomalie a valori di conduttanza più alta, accompagnate dalla mancanza dei plateau regolari ben definiti, possono essere interpretati in questa duplice chiave.

4.4. Caratterizzazione dei dispositivi “Single Electron Transistor”

In questo paragrafo saranno illustrati i risultati della caratterizzazione dei dispositivi a singolo elettrone (SET) realizzati sul campione con i gate MIS; a causa delle scarse qualità elettriche riscontrate sui dispositivi aventi i gate Schottky, lo stesso tipo di misura non è stata possibile.

Il funzionamento del dispositivo, illustrato nel primo capitolo, si basa sulla formazione di un isola quantica (*quantum dot*) all'interno della regione compresa da due barriere di potenziale. Le barriere del dispositivo in esame, sono le due costrizioni realizzate attraverso gli split gate G1, G2 e G3 (fig.4.25). Il potenziale dell'isola viene regolato attraverso il quarto elettrodo, il plunger gate. La caratteristica principale di un dispositivo che si basa su questo fenomeno, è la sensibilità a effetti di singola carica [30].

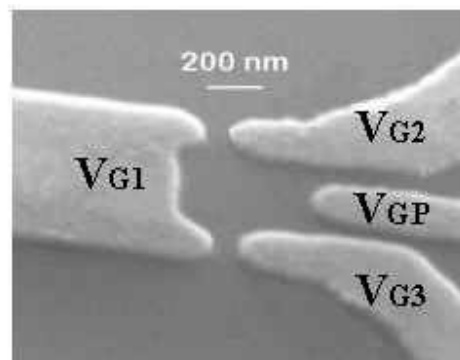


Figura 4.25: immagine SEM del SET avente gate MIS; gli elettrodi G1-G2 e G1-G3 costituiscono i due QPC-barriera di accesso all'isola. L'elettrodo GP è il plunger gate, singolo in questo dispositivo.

Per studiare il dispositivo come SET, occorre innanzitutto trovare la condizione di chiusura dell'isola. Questo è stato fatto in modo speculare sulle due barriere; si porta la prima barriera vicina all'interdizione, applicando lo stesso potenziale all'elettrodo G1 e al secondo ramo della costrizione. Variando il potenziale sul secondo ramo della seconda costrizione, si trova il punto di interdizione totale del sistema. Ripetendo il procedimento specularmente sull'altra barriera, si risale al punto di chiusura dell'isola. Durante queste caratterizzazioni preliminari, il plunger gate è stato lasciato scollegato. In fig.4.26 sono riportate le curve di conduttanza acquisite durante questa fase. La proprietà più evidente di queste curve è la presenza di una regione strutturata nella curva di conduttanza, costituita da una serie di oscillazioni dell'ordine di $0.1 * e^2/h$. La regione strutturata è accompagnata in entrambi i casi da una variazione brusca della corrente continua passante nel dispositivo, anch'essa riportata nei grafici.

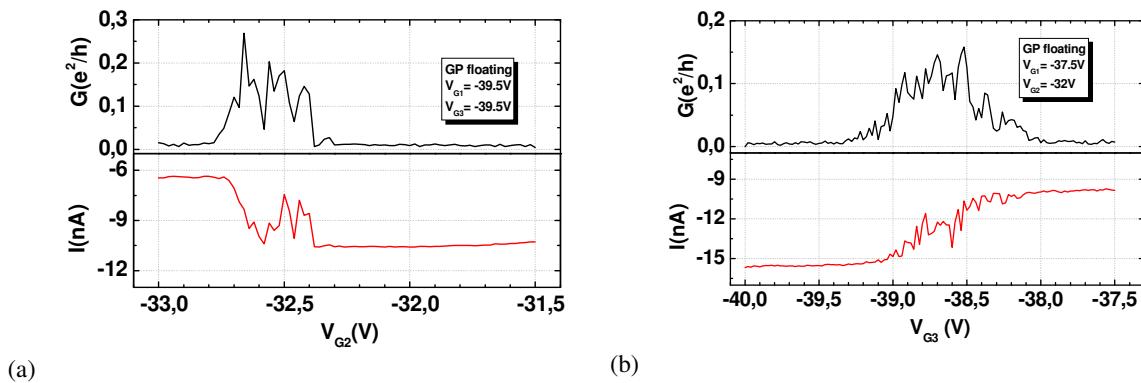


Figura 4.26: (a) Andamento della conduttanza differenziale (pannello sopra) e della corrente continua (pannello sotto) del SET, misurate a 4.2K in funzione della tensione sull'elettrodo G2, con gli elettrodo G1 e G3 vicino alla chiusura e il plunger gate scollegato (floating) (b) curve misurate in condizioni speculari rispetto a quelle relative al caso (a).

Sebbene siano stati riportati effetti simili durante la caratterizzazione di dispositivi analoghi [25], che sono stati attribuiti a un bloccaggio accidentale provocato da un difetto o da un'impurezza, nelle condizioni sperimentali adottate la regione strutturata nella conduttanza non è risolvibile come una serie di picchi attribuibili a bloccaggio Coulombiano.

Una volta trovate le condizioni di chiusura delle barriere, è stato misurato il comportamento del dispositivo come SET polarizzando il quarto elettrodo di controllo: il plunger gate. La misura della conduttanza differenziale in questa configurazione è riportata in fig.4.27. Anche in questo caso sono presenti effetti simili a quelli riportati in fig.4.26. Sono stati osservati dei picchi non ben risolti nella conduttanza, in corrispondenza dei quali si ha una variazione della corrente continua passante nel dispositivo. Essi non possono essere considerati effetti di singola carica riconducibili al bloccaggio Coulombiano.

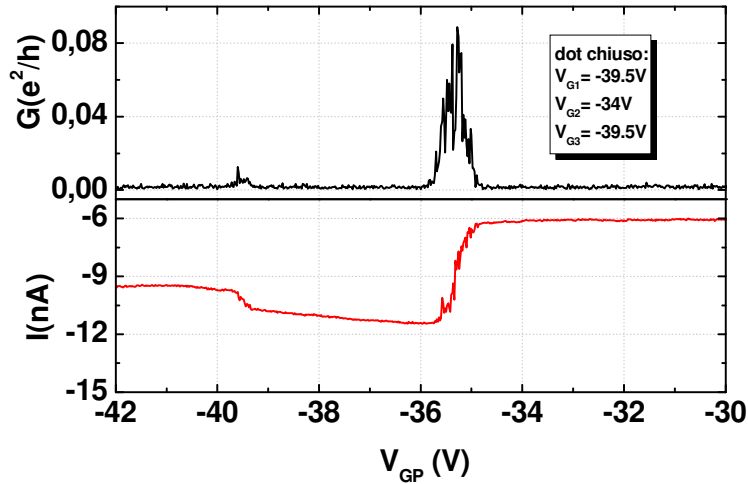


Figura 4.27: Andamento della conduttanza differenziale (pannello sopra) e della corrente continua (pannello sotto) del SET, misurate a 4.2K in funzione della tensione del plunger gate, con gli elettrodo G1 G2 e G3 polarizzati nei rispettivi punti di chiusura.

Una possibile spiegazione del comportamento osservato risiede nelle elevate correnti continue misurate. La corrente continua riportata è misurata al Source, ed è determinata dalle correnti di perdita di ciascun elettrodo polarizzato; nelle regioni in esame esse sono piuttosto elevate, dell'ordine delle decine di nanoampere. Inoltre, la corrente totale sarà determinata anche dal profilo di potenziale presente nel canale, poiché al variare delle tensioni applicate agli split gate, si può favorire o meno una direzione di raccolta della corrente di perdita di ciascuno degli altri elettrodi. Infatti, l'estensione geometrica dei gate è paragonabile se non superiore all'estensione dell'isola; inoltre la geometria dei gate è tale che la corrente di perdita può entrare nel circuito in diversi modi, non solo attraverso l'isola. Questo è confermato dal fatto che si osserva una corrente continua elevata anche in condizioni di punto quantico chiuso. In altre parole, si ha una ridistribuzione non banale delle correnti ogni volta che la configurazione dei potenziali sugli elettrodi viene cambiata. Questo comportamento può risultare qualitativamente più chiaro osservando il pannello in basso della fig.4.27: la corrente continua totale presenta due variazioni, che vanno attribuite a due diverse configurazioni per i cammini delle varie componenti di perdita.

In corrispondenza della variazione di corrente continua, si assiste sempre ad un aumento della conduttanza differenziale del dispositivo; essa è la derivata strumentale della corrente rispetto alla tensione applicata tra Source e Drain. Tuttavia, la presenza di un picco di conduttanza in funzione della tensione tra Gate e Source in corrispondenza dello scalino nella corrente suggerisce l'ipotesi che l'andamento osservato sia la derivata strumentale rispetto alla tensione di gate. In effetti, il piccolo segnale alternato applicato al Drain per la misura di conduttanza differenziale produce una modulazione di stessa frequenza anche tra Gate e Drain. Visti gli elevati valori di corrente di perdita, una corrente alternata di stessa frequenza e fase passa anche nei terminali di gate, e viene quindi processata dagli amplificatori lock-in nella determinazione della conduttanza. Le elevate correnti di perdita non hanno consentito l'analisi del comportamento come SET del dispositivo; nelle condizioni sperimentali adottate, esse impediscono una misura lineare della conduttanza. Gli effetti di bloccaggio Coulombiano cercati probabilmente non si sono manifestati per questo motivo; inoltre, è possibile che le barriere di accesso all'isola realizzate siano troppo opache e impediscano il tunnel dei portatori tra il punto quantico e il 2DEG. I SET realizzati sul campione con i gate Schottky erano stati progettati per limitare questa possibilità; la presenza del doppio plunger gate avrebbe consentito una modulazione più efficiente dei livelli dell'isola. Le barriere sono state realizzate attraverso costrizioni di dimensioni longitudinali molto più piccole e di forma simmetrica, tali da produrre un potenziale più adiabatico. Il degrado delle proprietà elettriche del materiale ha impedito la caratterizzazione della nuova geometria del SET; pertanto, attualmente non è possibile fare un confronto, e confermare questa ipotesi.

Bibliografia Capitolo 4

- [1] B. M. Green, K. K. Chu, E. M. Chumbes, J. A. Smart, J. R. Shealy, L.F. Eastman, “*The effect of surface passivation on the microwave characteristics of undoped AlGaIn/GaN HEMTs*”, IEEE Electron Device Lett. **21**, 268 (2000)
- [2] S. Arulkumaran, T. Egawa, H. Ishikawa, T. Jimbo, “*Surface passivation effects on AlGaIn/GaN high-electron-mobility transistors with SiO₂, Si₃N₄, and silicon oxynitride*”, Appl. Phys. Lett. **84**, 613 (2004)
- [3] D. Mistele, O. Katz, A. Horn, G. Bahir, J. Salzman, “*Engineering and impact of surface states on AlGaIn/GaN-based hetero field effect transistors*”, Semicond. Sci. Technol. **20**, 972-978 (2005)
- [4] J. Kotani, S. Kasai, T. Hashizume, H. Hasegawa, “*Lateral tunneling injection and peripheral dynamic charging in nanometer-scale Schottky gates on AlGaIn/GaN heterostructure transistors*”, J. Vac. Sci. Technol. B **23**(4) 1799 (2005)
- [5] D. Mahaveer Sathaiya, S. Karmalkar, “*Thermionic trap-assisted tunneling model and its application to leakage current in nitrided oxides and AlGaIn/GaN high electron mobility transistors*”, J. Appl. Phys. **99**, 093701 (2006)
- [6] S. Karmalkar, N. Satyan, D. M. Sathaiya, “*On the resolution of the mechanism for reverse gate leakage in AlGaIn/GaN HEMTs*”, IEEE Electron Device Lett. **27**, 87 (2006)
- [7] T. Hashizume, J. Kotani, H. Hasegawa, “*Leakage mechanism in GaN and AlGaIn Schottky interfaces*”, Appl. Phys. Lett. **84**, 4884 (2004)
- [8] David K. Ferry e Stephen M. Goodnick, “*Transport in Nanostructures*”, Cambridge University Press, 1997
- [9] C. G. Smith, M. Pepper, R. Newbury, H. Ahmed, D. G. Hasko, D. C. Peacock, J. E. F. Frost, D. A. Ritchie, G. A. C. Jones, G. Hill, “*One-dimensional quantised ballistic resistors in parallel configuration*”, J. Phys. Condens. Matter **1**, 6763 (1989)
- [10] Z. W. Zheng, B. Shen, Y. S. Gui, C. P. Jiang, “*Transport properties of two-dimensional electron gas in different subbands in triangular quantum wells at Al_xGa_{1-x}N/GaN heterointerfaces*”, Appl. Phys. Lett. **82**, 1872 (2003)
- [11] John H. Davies, “*The physics of low-dimensional semiconductors: an introduction*”, Cambridge University Press, 1998
- [12] B. J. Van Wees, L. P. Kouwenhoven, E. M. M. Willems, C. J. P. M. Harmans, J. E. Mooij, H. van Houten, C. W. J. Beenakker, J. G. Williamson, C. T. Foxon, “*Quantum ballistic and adiabatic electron transport studied with quantum point contacts*”, Phys. Rev. B **43**, 12431 (1991)
- [13] H. T. Chou, S. Lüscher, D. Goldhaber-Gordon, M. J. Manfra, A. M. Sergent, K. W. West, R. J. Molnar, “*High-quality quantum point contacts in GaN/AlGaIn heterostructures*” Appl. Phys. Lett. **86**, 073108 (2005)

- [14] K. J. Thomas, J. T. Nicholls, M. Y. Simmons, M. Pepper, D. R. Mace, D. A. Ritchie, “*Possible Spin Polarization in a One-Dimensional Electron Gas*”, Phys. Rev. Lett. **77**, 135 (1996)
- [15] N. T. Bagraev, A. D. Buravlev, L. E. Klyachkin, A. M. Malyarenko, W. Gehlhoff, V. K. Ivanov, I. A. Shelykh, “*Quantized conductance in silicon quantum wires*”, Semiconductors **36**, 439 (2002)
- [16] K. S. Pyshkin, C. J. B. Ford, R. H. Harrell, M. Pepper, E. H. Linfield, D. A. Ritchie, “*Spin splitting of one-dimensional subbands in high quality quantum wires at zero magnetic field*”, Phys. Rev. **B 62**, 15842 (2002)
- [17] R. de Picciotto, L. N. Pfeiffer, K. W. Baldwin, K. W. West, “*Temperature-dependent 0.7 structure in the conductance of cleaved-edge-overgrowth one-dimensional wires*”, Phys. Rev. **B 72**, 033319 (2005)
- [18] A. Kristensen, H. Bruus, A. E. Hansen, J. B. Jensen, P. E. Lindelof, C. J. Marckmann, J. Nygård, C. B. Sørensen, “*Bias and temperature dependence of the 0.7 conductance anomaly in quantum point contacts*”, Phys. Rev. **B 62**, 10950 (2000)
- [19] F. Sfigakis, A. C. Graham, K. J. Thomas, M. Pepper, C. J. B. Ford, D. A. Ritchie, “*Spin effects in one-dimensional systems*” J. Phys. Condens. Matter **20**, 164213 (2008)
- [20] K. J. Thomas, J. T. Nicholls, N. J. Appleyard, M. Y. Simmons, M. Pepper, D. R. Mace, W. R. Tribe, D. A. Ritchie, “*Interaction effects in a one-dimensional constriction*”, Phys. Rev. **B 58**, 4846 (1998)
- [21] D. J. Reilly, “*Phenomenological model for the 0.7 conductance feature in quantum wires*”, Phys. Rev. **B 72**, 033309 (2005)
- [22] D. Goldhaber-Gordon, H. Shtrikman, D. Mahalu, D. Abush-Magder, U. Meirav, M. A. Kastner, “*Kondo effect in a single-electron transistor*”, Nature **391**, 156 (1998)
- [23] S. M. Cronenwett, H. J. Lynch, D. Goldhaber-Gordon, L. P. Kouwenhoven, C. M. Marcus, K. Hirose, N. S. Wingreen, V. Umansky, “*Low-Temperature Fate of the 0.7 Structure in a Point Contact: A Kondo-like Correlated State in an Open System*”, Phys. Rev. Lett. **88**, 226805 (2002)
- [24] K. Hirose, Y. Meir, N. S. Wingreen, “*Local Moment Formation in Quantum Point Contacts*”, Phys. Rev. Lett. **90**, 026804 (2003)
- [25] H. T. Chou, D. Goldhaber-Gordon, S. Schmult, M. J. Manfra, A. M. Sergent, R. J. Molnar, “*Single electron transistor in GaN/AlGaIn heterostructures*”, Appl. Phys. Lett. **89**, 033104 (2006)
- [26] Yunchul Chung, Sanghyun Jo, Dong-In Chang, Hu-Jong Lee, M. Zaffalon, V. Umansky, M. Heiblum, “*Tunable 0.7 conductance plateau in quantum dots*”, Phys. Rev. **B, 76** 035316 (2007)
- [27] H. Kothari, A. Ramamoorthy, R. Akis, S. M. Goodnick, D. K. Ferry, J. L. Reno, J. P. Bird, “*Linear and nonlinear conductance of ballistic quantum wires with hybrid confinement*”, J. Appl. Phys. **103**, 013701 (2008)
- [28] M. Buttiker, “*Quantized transmission of a saddle-point constriction*”, Phys. Rev. **B 41**, 7906 (1990)

- [29] A. Shailos, A. Ashok, J. P. Bird, R. Akis, D. K. Ferry, S. M. Goodnick, M. P. Lilly, J. L. Reno, J. A. Simmons, “*Linear conductance of quantum point contacts with deliberately broken symmetry*”, J. Phys. Condens. Matter **18**, 1715 (2006)
- [30] L. L. Shon, L. P. Kouwenhoven, G. Schon, “*Mesoscopic electron transport*”, Kluwer academic Publishers, 1997

Conclusioni

I principali obiettivi di questo lavoro di tesi sono stati la realizzazione di dispositivi elettronici con eterostrutture AlGaIn/GaN, e il loro utilizzo nello studio approfondito delle proprietà di trasporto del gas bidimensionale. Il risultato principale ottenuto in questo lavoro è stata la realizzazione e la caratterizzazione di nanodispositivi con caratteristiche assimilabili a un Punto di Contatto Quantico (QPC), che hanno manifestato un comportamento elettrico riconducibile al trasporto mesoscopico nei sistemi unidimensionali. Questo tipo di studi su sistemi AlGaIn/GaN rientra in un campo ancora pressoché inesplorato: per quanto è a nostra conoscenza, esistono solo due precedenti pubblicati, e il comportamento osservato non è stato ancora del tutto chiarito.

Per il raggiungimento degli obiettivi, è stata intrapresa un'attività di ricerca articolata su due binari paralleli. Inizialmente, essa è stata volta alla realizzazione degli elettrodi di gate dei transistor a elevata mobilità basati su GaN (GaN-HEMT) tramite litografia a fascio elettronico, per le applicazioni industriali ad alta frequenza e ad alta potenza. Successivamente, l'attività è stata finalizzata allo sviluppo di tutte le tecniche necessarie alla realizzazione di nanodispositivi elettronici da utilizzare nello studio dei fenomeni di fisica mesoscopica, a partire dalla fabbricazione dei contatti ohmici fino alla realizzazione degli elettrodi di gate di dimensioni nanometriche.

Nell'ambito dei GaN-HEMT, è stato svolto un lavoro di sviluppo e ottimizzazione del processo di fabbricazione di elettrodi di gate di dimensioni nanometriche, con architettura "Field-Plate", tramite litografia a fascio elettronico. Il processo è stato sviluppato in collaborazione con i laboratori "GaAs-Foundry" della SELEX-SI, e prevede un doppio passaggio litografico, per l'ottenimento di un gate con sezione variabile a forma di "T". Sono stati realizzati GaN-HEMT con architettura Field Plate, aventi dimensione del piede di 250nm e dimensioni della regione di sovrapposizione della testa di 200nm e 400nm. Le caratteristiche dei gate realizzati con questa architettura si sono rivelate superiori a quelle ottenute su transistor senza architettura Field Plate e lunghezza di gate 500nm, realizzati sullo stesso wafer. I benefici dell'introduzione del Field-Plate sono risultati evidenti nella risposta dinamica e nel comportamento del breakdown del dispositivo. Questo comportamento è stato attribuito ad una significativa redistribuzione del campo elettrico nella regione di canale. Il confronto tra le due diverse geometrie per il Field Plate ha mostrato un comportamento simile; le prestazioni migliori ad alta frequenza sono state ottenute sul dispositivo con estensione della sovrapposizione minore (200nm), che garantisce un minor accoppiamento capacitivo parassita tra gate e drain. Gli sviluppi futuri dell'attività riguardante i GaN-HEMT sono la realizzazione di transistor con lunghezza del piede 150nm, e lo sviluppo di architetture innovative, quali ad esempio la cosiddetta geometria "*F-Gate*".

Nell'attività intrapresa parallelamente, sono state messe a punto le fasi del processo di fabbricazione di un dispositivo elettronico realizzato a partire da un eterostruttura AlGaIn/GaN, riguardanti la formazione dei contatti ohmici e l'isolamento elettrico. I contatti ohmici sono stati ottenuti dalla deposizione di un multistrato metallico (Ti/Al/Ni/Au), seguito da un riscaldamento rapido ad alta temperatura per l'attivazione. È stato effettuato uno studio del comportamento dei contatti realizzati su un eterostruttura standard con substrato di zaffiro, in funzione delle condizioni di realizzazione. I risultati hanno evidenziato un comportamento ohmico soddisfacente dei contatti realizzati in condizioni di processo ottimali.

Il processo di fabbricazione sviluppato è stato utilizzato per la realizzazione di strutture aventi geometria tipo barre di Hall, su una serie di eterostrutture cresciute su substrati di zaffiro e SiC, e con composizione variabile. Esse sono state utilizzate per la determinazione delle proprietà elettriche del 2DEG nell'intervallo di temperature 15-300K. Le mobilità riscontrate sono influenzate dal tipo di substrato; sia temperatura ambiente che a bassa temperatura, grazie alla qualità cristallina superiore, il 2DEG dell'eterostruttura realizzata su SiC ha una mobilità superiore. Le proprietà elettriche più interessanti sono state riscontrate in un eterostruttura con un sottile strato di esclusione di AlN interposto tra il GaN e l'AlGaIn. Lo strato di esclusione abbatte i meccanismi di scattering a corto raggio responsabili della limitazione della mobilità a bassa temperatura, e il 2DEG ha una mobilità a 15K dell'ordine di $20\,000\text{ cm}^2/\text{Vs}$, e un libero cammino medio maggiore di $1\text{ }\mu\text{m}$. Questo dimostra la possibilità di utilizzare questa eterostruttura, denominata avanzata, per la realizzazione di nanostrutture, e intraprendere lo studio di effetti di fisica mesoscopica. A tale scopo, sono stati progettati due tipi di nanodispositivi, entrambi basati sulla tecnica split-gate. Il primo tipo è un QPC ottenuto da una costrizione realizzata attraverso due split-gate affacciati. Il secondo ha una geometria tipo Transistor a Singolo Elettrone (SET); esso è formato da un'isola nella regione compresa tra due QPC, accoppiata capacitivamente a un elettrodo di gate. Sono stati progettati due tipi di SET, il primo dei quali ha un singolo elettrodo di controllo (plunger gate), e uno dei due rami della costrizione in comune tra i due QPC-barriera. Il secondo ha un doppio plunger gate. I nanodispositivi di tipo QPC e SET sono stati realizzati su due campioni aventi eterostruttura avanzata. Dopo la formazione dei contatti ohmici, i dispositivi su entrambi i materiali sono stati passivati con uno strato di 70nm di nitruro di silicio, e isolati elettricamente. Nella fase successiva sono stati realizzati gli elettrodi di gate mediante litografia elettronica. Sul primo dei due campioni sono stati realizzati gate di tipo Schottky, rimuovendo il SiN di passivazione prima della deposizione del metallo di gate. Sul secondo campione il nitruro di silicio è stato utilizzato come isolante di gate. I dispositivi hanno quindi una struttura Metallo-Isolante-Semiconduttore (MIS).

Dalla caratterizzazione elettrica a bassa temperatura dei due campioni è emersa una mobilità inferiore nei dispositivi con i gate Schottky, con un degrado maggiore nella regione sotto gli elettrodi. Il libero cammino medio stimato per questo campione è di circa 100nm, un valore confrontabile o inferiore alle dimensioni delle nanostrutture realizzate.

Sono state misurate correnti di perdita dei gate con un andamento decrescente in funzione della temperatura, ad indicare la presenza di meccanismi termicamente assistiti. Solo nelle caratteristiche dei gate MIS è presente un doppio andamento della corrente, spiegabile attraverso il tunneling di una doppia barriera di potenziale tra l'elettrodo e il 2DEG nei campioni MIS, dovuta al SiN e allo strato di esclusione. Le correnti di perdita a temperature criogeniche sono dell'ordine delle decine di nanoampere per tensioni vicine all'interdizione.

Le curve di conduttanza lineare in funzione del potenziale applicato agli split-gate dei sistemi 1D realizzati sui due campioni sono state ottenute a 4.2K e 380mK, utilizzando una tecnica lock-in.

La conduttanza dei dispositivi ottenuti sul campione con i gate Schottky manifesta una serie di oscillazioni di ampiezza dell'ordine del quanto e^2/h , un fenomeno tipicamente riscontrato nei sistemi 1D in regime diffusivo. Le oscillazioni osservate sono dovute a effetti di interferenza legati al potenziale prodotto dalle impurezze.

La conduttanza lineare dei QPC singoli realizzati con split-gate MIS ha manifestato una serie di strutture simili a gradini. Le strutture sperimentali sono a valori vicini ai multipli di $G_0 = 2 * e^2/h$, previsti per la quantizzazione regolare in un sistema 1D con degenerazione di spin, ad eccezione di due plateau mancanti a $3 * G_0$ e $5 * G_0$. La soppressione dei plateau è stata attribuita all'apertura di un doppio canale, dovuta all'occupazione di una seconda sottobanda nella buca di potenziale di confinamento del 2DEG, e alla trasmissione dei modi 1D relativi. Questa interpretazione è supportata dai più recenti risultati sul trasporto nei sistemi AlGaIn/GaN. L'andamento regolare è accompagnato da una serie di strutture minori, simili a risonanze sovrapposte ai plateau, solitamente attribuite a effetti di interferenza. Sulla base dei risultati ottenuti finora o attraverso un confronto con la letteratura, dove questo comportamento è riportato ma non discusso, non è possibile indicare la ragione delle strutture osservate.

Nelle curve di conduttanza misurate sulle barriere di accesso all'isola del SET sono presenti dei plateau a valori anomali nella conduttanza. Il più evidente si manifesta a un valore di $0.5 * G_0$, che costituisce il valore del quanto di conduttanza se si rimuove la degenerazione di spin.

La presenza di anomalie nella conduttanza di sistemi unidimensionali basati su AlGaAs/GaAs è stata osservata e studiata intensivamente. Tuttavia, l'origine e l'interpretazione date non sono ancora chiare e univoche. L'osservazione sperimentale di una conduttanza anomala in un QPC realizzato su GaN è stata riportata in letteratura, ma costituisce un risultato molto recente.

La presenza di plateau anomali generalmente viene attribuita a effetti di correlazione elettronica. Essi possono essere favoriti dall'andamento del potenziale di confinamento; la forma del potenziale è data dalla geometria degli split-gate, che in questo caso è fortemente asimmetrica e quindi non adiabatica. Questa spiegazione è supportata dall'assenza delle stesse anomalie nel QPC singolo, progettato in modo da risultare adiabatico.

I dispositivi SET con elettrodi MIS sono stati caratterizzati a 4.2K. Lo stesso tipo di misure sui dispositivi con gate di tipo Schottky non sono state possibili, per via del trasporto diffusivo in questo materiale. In condizioni di punto quantico chiuso, con entrambe le barriere in interdizione, è stata riscontrata una regione strutturata nella conduttanza differenziale misurata al variare del plunger gate, costituita da serie di picchi di altezza dell'ordine di $0.1 * e^2/h$ non ben risolti su un fondo di conduttanza nulla. Essi non possono essere attribuiti al bloccaggio coulombiano, ma sono riconducibili ad una brusca variazione di corrente continua presente nel dispositivo, associata alla distribuzione non banale delle correnti di perdita, al variare del potenziale applicato all'elettrodo di controllo. La presenza di correnti di perdita non trascurabili da un lato, e il degrado delle proprietà di trasporto dall'altro, non hanno consentito l'analisi del comportamento da transistor a singolo elettrone dei dispositivi realizzati.